



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	DQS for X32/X36 for H1152 (Note 1)
		NC					K34	H33	D32												
		TDI		TDI			L34	G34	G28												
		TMS		TMS			J35	F34	H28												
		TRST		TRST			H37	C37	J28												
		TCK		TCK			H36	D36	F30												
		TDO		TDO			J36	F35	G29												
		VCCA_PLL_L1					M34	L31													
		VCCD_PLL_L1					M33	M30													
1A	VREF1A	PLL_L1_CLKn	PLL_L1_CLKn				C42	C39													
1A	VREF1A	PLL_L1_CLKp	PLL_L1_CLKp				C41	C38													
1A	VREF1A	IO	PLL_L1_CLKOutn		DIFFIO_TX_L1n	DIFFOUT_L1n	G37	J33	G31												
1A	VREF1A	IO	PLL_L1_FB_CLKOUTop		DIFFIO_TX_L1p	DIFFOUT_L1p	G37	K32	G30												
1A	VREF1A	IO	RDN1A		DIFFIO_RX_L1n	DIFFOUT_L1n	C40	G35	E32												
1A	VREF1A	IO	RUP1A		DIFFIO_RX_L1p	DIFFOUT_L1p	D40	H34	E31												
1A	VREF1A	IO			DIFFIO_TX_L2n	DIFFOUT_L3n	N34	J35	J30	DQ1L	DQ1L	DQ1L		DQ1L	DQ1L	DQ1L		DQ1L	DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L2p	DIFFOUT_L3p	N33	J34	J29	DQ1L	DQ1L	DQ1L		DQ1L	DQ1L	DQ1L		DQ1L	DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L2n	DIFFOUT_L4n	F39	E37	F32	DQSn1L	DQ1L	DQ1L		DQSn1L	DQ1L	DQ1L		DQSn1L	DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L2p	DIFFOUT_L4p	F38	E36	F31	DQS1L	DQ1L/CQn1L	DQ1L		DQS1L	DQ1L/CQn1L	DQ1L		DQS1L	DQ1L/CQn1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L3n	DIFFOUT_L5n	J38	K35	K28	DQ1L	DQ1L	DQ1L		DQ1L	DQ1L	DQ1L		DQ1L	DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L3p	DIFFOUT_L5p	J37	K34	K27	DQ1L	DQ1L	DQ1L		DQ1L	DQ1L	DQ1L		DQ1L	DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L3n	DIFFOUT_L6n	E40	D38	C34	DQSn2L	DQSn1L/DQ1L	DQ1L		DQSn2L	DQSn1L/DQ1L	DQ1L		DQSn2L	DQSn1L/DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L3p	DIFFOUT_L6p	E39	D37	C33	DQS2L	DQS1L/CQ1L	DQ1L/CQn1L		DQS2L	DQS1L/CQ1L	DQ1L/CQn1L		DQS2L	DQS1L/CQ1L	DQ1L/CQn1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L4n	DIFFOUT_L7n	M32	L34	N25	DQ1L	DQ1L	DQ1L		DQ2L	DQ1L	DQ1L		DQ2L	DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L4p	DIFFOUT_L7p	M31	L33	M24	DQ2L	DQ1L	DQ1L		DQ2L	DQ1L	DQ1L		DQ2L	DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L4n	DIFFOUT_L8n	D42	F36	H32	DQ1L	DQ1L	DQ1L		DQ2L	DQ1L	DQ1L		DQ2L	DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L4p	DIFFOUT_L8p	D41	G36	H31	DQ2L	DQ1L	DQ1L		DQ2L	DQ1L	DQ1L		DQ2L	DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L5n	DIFFOUT_L9n	K36	M34	M27	DQ3L	DQ2L	DQ1L		DQ3L	DQ2L	DQ1L		DQ3L	DQ2L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L5p	DIFFOUT_L9p	K35	M33	M26	DQ3L	DQ2L	DQ1L		DQ3L	DQ2L	DQ1L		DQ3L	DQ2L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L5n	DIFFOUT_L10n	E42	D39	D34	DQSn3L	DQSn1L/DQ1L	DQ1L		DQSn3L	DQSn1L/DQ1L	DQ1L		DQSn3L	DQSn1L/DQ1L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L5p	DIFFOUT_L10p	F42	E39	D33	DQS3L	DQ2L/CQn2L	DQS1L/CQ1L		DQS3L	DQ2L/CQn2L	DQS1L/CQ1L		DQS3L	DQ2L/CQn2L	DQS1L/CQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L6n	DIFFOUT_L11n	N32	M32	K30	DQ3L	DQ2L	DQ1L		DQ3L	DQ2L	DQ1L		DQ3L	DQ2L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L6p	DIFFOUT_L11p	N31	N31	K29	DQ3L	DQ2L	DQ1L		DQ3L	DQ2L	DQ1L		DQ3L	DQ2L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L6n	DIFFOUT_L12n	F41	F39	J32	DQSn4L	DQSn2L/DQ2L	DQ1L		DQSn4L	DQSn2L/DQ2L	DQ1L		DQSn4L	DQSn2L/DQ2L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L6p	DIFFOUT_L12p	F40	F38	J31	DQS4L	DQS2L/CQ2L	DQ1L		DQS4L	DQS2L/CQ2L	DQ1L		DQS4L	DQS2L/CQ2L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L7n	DIFFOUT_L13n	K38	J37	L29	DQ4L	DQ2L	DQ1L		DQ4L	DQ2L	DQ1L		DQ4L	DQ2L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L7p	DIFFOUT_L13p	K37	J36	L28	DQ4L	DQ2L	DQ1L		DQ4L	DQ2L	DQ1L		DQ4L	DQ2L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L7n	DIFFOUT_L14n	G40	H37	E34	DQ4L	DQ3L	DQ1L		DQ4L	DQ3L	DQ1L		DQ4L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L7p	DIFFOUT_L14p	G39	H36	F33	DQ4L	DQ2L	DQ1L		DQ4L	DQ2L	DQ1L		DQ4L	DQ2L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L8n	DIFFOUT_L15n	M37	M29	M28	DQ5L	DQ3L	DQ1L		DQ5L	DQ3L	DQ1L		DQ5L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L8p	DIFFOUT_L15p	M36	M28	N27	DQ5L	DQ3L	DQ1L		DQ5L	DQ3L	DQ1L		DQ5L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L8n	DIFFOUT_L16n	H40	G38	F34	DQSn5L	DQ3L	DQ1L		DQSn5L	DQ3L	DQ1L		DQSn5L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L8p	DIFFOUT_L16p	H39	G37	G33	DQS5L	DQ3L/CQn3L	DQ1L		DQS5L	DQ3L/CQn3L	DQ1L		DQS5L	DQ3L/CQn3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L9n	DIFFOUT_L17n	P31	N30	N26	DQ5L	DQ3L	DQ1L		DQ5L	DQ3L	DQ1L		DQ5L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L9p	DIFFOUT_L17p	P30	N29	P25	DQ5L	DQ3L	DQ1L		DQ5L	DQ3L	DQ1L		DQ5L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L9n	DIFFOUT_L18n	G42	G39	K32	DQSn6L	DQSn3L/DQ3L	DQ1L		DQSn6L	DQSn3L/DQ3L	DQ1L		DQSn6L	DQSn3L/DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L9p	DIFFOUT_L18p	G41	H39	K31	DQS6L	DQS3L/CQ3L	DQ1L		DQS6L	DQS3L/CQ3L	DQ1L		DQS6L	DQS3L/CQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L10n	DIFFOUT_L19n	N36	L37	L32	DQ6L	DQ3L	DQ1L		DQ6L	DQ3L	DQ1L		DQ6L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L10p	DIFFOUT_L19p	N35	L36	L31	DQ6L	DQ3L	DQ1L		DQ6L	DQ3L	DQ1L		DQ6L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L10n	DIFFOUT_L20n	J40	J39	G34	DQ6L	DQ3L	DQ1L		DQ6L	DQ3L	DQ1L		DQ6L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L10p	DIFFOUT_L20p	J39	J38	H34	DQ6L	DQ3L	DQ1L		DQ6L	DQ3L	DQ1L		DQ6L	DQ3L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L11n	DIFFOUT_L21n	R30	P28	N24	DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L11p	DIFFOUT_L21p	R29	P27	P23	DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L11n	DIFFOUT_L22n	K40	K38	J34	DQS7L	DQ4L	DQ1L		DQS7L	DQ4L	DQ1L		DQS7L	DQ4L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L11p	DIFFOUT_L22p	K39	K37	J33	DQS7L	DQ4L	DQ1L		DQS7L	DQ4L	DQ1L		DQS7L	DQ4L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L12n	DIFFOUT_L23n	R32	R27	M30	DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_TX_L12p	DIFFOUT_L23p	R31	R26	M29	DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L12n	DIFFOUT_L24n	J42	K39	K34	DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L	DQ1L
1A	VREF1A	IO			DIFFIO_RX_L12p	DIFFOUT_L24p	J41	L39	K33	DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L		DQ7L	DQ4L	DQ1L	DQ1L
1B	VREF1B	IO			DIFFIO_TX_L13n	DIFFOUT_L25n	P37	N33		DQ8L	DQ8L	DQ8L		DQ8L	DQ8L	DQ8L		DQ8L	DQ8L	DQ8L	DQ8L
1B	VREF1B	IO			DIFFIO_TX_L13p	DIFFOUT_L25p	P36	N32		DQ8L	DQ8L	DQ8L		DQ8L	DQ8L	DQ8L		DQ8L	DQ8L	DQ8L	DQ8L
1B	VREF1B	IO			DIFFIO_RX_L13n	DIFFOUT_L26n	M38	M39		DQSn8L	DQ8L	DQ8L		DQSn8L	DQ8L	DQ8L		DQSn8L	DQ8L	DQ8L	DQ8L
1B	VREF1B	IO			DIFFIO_RX_L13p	DIFFOUT_L26p	N37	M38		DQS8L	DQ8L/CQn8L	DQ8L		DQS8L	DQ8L/CQn8L	DQ8L		DQS8L	DQ8L/CQn8L	DQ8L	DQ8L
1B	VREF1B	IO			DIFFIO_TX_L14n	DIFFOUT_L27n	R34	P21		DQ8L	DQ8L	DQ8L		DQ8L	DQ8L	DQ8L		DQ8L	DQ8L	DQ8L	DQ8L
1B	VREF1B	IO			DIFFIO_TX_L14p	DIFFOUT_L27p	R33	P30		DQ8L	DQ8L	DQ8L		DQ8L	DQ8L	DQ8L		DQ8L	DQ8L	DQ8L	DQ8L
1B	VREF1B	IO			DIFFIO_RX_L14n	DIFFOUT_L28n	L40	M36		DQS9L	DQS8L/DQ8L	DQ8L		DQS9L	DQS8L/DQ8L	DQ8L		DQS9L	DQS8L/DQ8L	DQ8L	DQ8L
1B	VREF1B	IO			DIFFIO_RX_L14p	DIFFOUT_L28p	L39	M35		DQS9L	DQS8L/CQ8L										



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	DQS for X32/X36 for H1152 (Note 1)	
1C	VREF1C	IO			DIFFIO_TX_L22n	DIFFOUT_L43n	U37	R36	N30	DQ14L	DQ14L	DQ14L		DQ14L	DQ14L	DQ14L		DQ14L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_TX_L22p	DIFFOUT_L43p	U36	R35	N29	DQ14L	DQ14L	DQ14L		DQ14L	DQ14L	DQ14L		DQ14L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L22n	DIFFOUT_L44n	N42	T36	N32	DQSn14L	DQ14L	DQ14L		DQSn14L	DQ14L	DQ14L		DQ14L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L22p	DIFFOUT_L44p	P42	T35	M31	DQS14L	DQ14L/CQn14L	DQ14L		DQS14L	DQ14L/CQn14L	DQ14L		DQ14L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_TX_L23n	DIFFOUT_L45n	V34	T33	P29	DQ14L	DQ14L	DQ14L		DQ14L	DQ14L	DQ14L		DQ14L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L23p	DIFFOUT_L45p	V33	T32	P28	DQ14L	DQ14L	DQ14L		DQ14L	DQ14L	DQ14L		DQ14L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L23n	DIFFOUT_L46n	R40	P37	L34	DQSn15L	DQSn14L/DQ14L	DQ14L		DQSn15L	DQSn14L/DQ14L	DQ14L		DQSn15L	DQSn14L/DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L23p	DIFFOUT_L46p	T39	P36	M33	DQS15L	DQS14L/CQ14L	DQ14L/CQn14L		DQS15L	DQS14L/CQ14L	DQ14L/CQn14L		DQS15L	DQS14L/CQ14L	DQ14L/CQn14L	DQ14L/CQn14L	
1C	VREF1C	IO			DIFFIO_TX_L24n	DIFFOUT_L47n	V38	R34	R24	DQ15L	DQ14L	DQ14L		DQ15L	DQ14L	DQ14L		DQ15L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_TX_L24p	DIFFOUT_L47p	V37	T34	R25	DQ15L	DQ14L	DQ14L		DQ15L	DQ14L	DQ14L		DQ15L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L24n	DIFFOUT_L48n	R42	R38	P22	DQ15L	DQ14L	DQ14L		DQ15L	DQ14L	DQ14L		DQ15L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L24p	DIFFOUT_L48p	R41	R37	N31	DQ15L	DQ14L	DQ14L		DQ15L	DQ14L	DQ14L		DQ15L	DQ14L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_TX_L25n	DIFFOUT_L49n	W34	U31	R24	DQ16L	DQ15L	DQ14L		DQ16L	DQ15L	DQ14L		DQ16L	DQ15L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_TX_L25p	DIFFOUT_L49p	W33	U30	T23	DQ16L	DQ15L	DQ14L		DQ16L	DQ15L	DQ14L		DQ16L	DQ15L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L25n	DIFFOUT_L50n	T41	P39	M34	DQSn16L	DQ15L	DQSn14L/DQ14L		DQSn16L	DQ15L	DQSn14L/DQ14L		DQSn16L	DQ15L	DQSn14L/DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L25p	DIFFOUT_L50p	T40	R39	N33	DQS16L	DQ15L/CQn15L	DQS14L/CQ14L		DQS16L	DQ15L/CQn15L	DQS14L/CQ14L		DQS16L	DQ15L/CQn15L	DQS14L/CQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_TX_L26n	DIFFOUT_L51n	W31	V29	R28	DQ16L	DQ15L	DQ14L		DQ16L	DQ15L	DQ14L		DQ16L	DQ15L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_TX_L26p	DIFFOUT_L51p	W30	V28	R27	DQ16L	DQ15L	DQ14L		DQ16L	DQ15L	DQ14L		DQ16L	DQ15L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L26n	DIFFOUT_L52n	U40	T39	R32	DQSn17L	DQSn15L/DQ15L	DQ14L		DQSn17L	DQSn15L/DQ15L	DQ14L		DQSn17L	DQSn15L/DQ15L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L26p	DIFFOUT_L52p	U39	T38	P31	DQS17L	DQS15L/CQ15L	DQ14L		DQS17L	DQS15L/CQ15L	DQ14L		DQS17L	DQS15L/CQ15L	DQ14L	DQ14L	
1C	VREF1C	IO		CLKUSR	DIFFIO_TX_L27n	DIFFOUT_L53n	W38	U34	R30	DQ17L	DQ15L	DQ14L		DQ17L	DQ15L	DQ14L		DQ17L	DQ15L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_TX_L27p	DIFFOUT_L53p	W37	U33	R29	DQ17L	DQ15L	DQ14L		DQ17L	DQ15L	DQ14L		DQ17L	DQ15L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L27n	DIFFOUT_L54n	T42	U37	N34	DQ17L	DQ15L	DQ14L		DQ17L	DQ15L	DQ14L		DQ17L	DQ15L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_RX_L27p	DIFFOUT_L54p	U42	U36	P34	DQ17L	DQ15L	DQ14L		DQ17L	DQ15L	DQ14L		DQ17L	DQ15L	DQ14L	DQ14L	
1C	VREF1C	IO		DATA0	DIFFIO_TX_L28n	DIFFOUT_L55n	W36	W29	T28	DQ18L	DQ16L	DQ14L		DQ18L	DQ16L	DQ14L		DQ18L	DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		DATA1	DIFFIO_TX_L28p	DIFFOUT_L55p	W35	W28	T27	DQ18L	DQ16L	DQ14L		DQ18L	DQ16L	DQ14L		DQ18L	DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		DATA2	DIFFIO_RX_L28n	DIFFOUT_L56n	V40	U39	R34	DQSn18L	DQ16L	DQ14L		DQSn18L	DQ16L	DQ14L		DQSn18L	DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		DATA3	DIFFIO_RX_L28p	DIFFOUT_L56p	V39	V39	R33	DQS18L	DQ16L/CQn16L	DQ14L		DQS18L	DQ16L/CQn16L	DQ14L		DQS18L	DQ16L/CQn16L	DQ14L	DQ14L	
1C	VREF1C	IO		DATA4	DIFFIO_TX_L29n	DIFFOUT_L57n	V34	V31	T25	DQ18L	DQ16L	DQ14L		DQ18L	DQ16L	DQ14L		DQ18L	DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		DATAS	DIFFIO_TX_L29p	DIFFOUT_L57p	Y33	W30	T24	DQ18L	DQ16L	DQ14L		DQ18L	DQ16L	DQ14L		DQ18L	DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		DATAG	DIFFIO_RX_L29n	DIFFOUT_L58n	V42	V38	T32	DQSn19L	DQSn16L/DQ16L	DQ14L		DQSn19L	DQSn16L/DQ16L	DQ14L		DQSn19L	DQSn16L/DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		DATAF	DIFFIO_RX_L29p	DIFFOUT_L58p	V41	V37	R31	DQS19L	DQS16L/CQ16L	DQ14L		DQS19L	DQS16L/CQ16L	DQ14L		DQS19L	DQS16L/CQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		INIT_DONE	DIFFIO_TX_L30n	DIFFOUT_L59n	Y31	V33	T26	DQ19L	DQ16L	DQ14L		DQ19L	DQ16L	DQ14L		DQ19L	DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		CRC_ERROR	DIFFIO_TX_L30p	DIFFOUT_L59p	Y30	W33	U25	DQ19L	DQ16L	DQ14L		DQ19L	DQ16L	DQ14L		DQ19L	DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		DEV_OE	DIFFIO_RX_L30n	DIFFOUT_L60n	W40	V36	U32	DQ19L	DQ16L	DQ14L		DQ19L	DQ16L	DQ14L		DQ19L	DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO		DEV_Clrn	DIFFIO_RX_L30p	DIFFOUT_L60p	W39	V35	U31	DQ19L	DQ16L	DQ14L		DQ19L	DQ16L	DQ14L		DQ19L	DQ16L	DQ14L	DQ14L	
1C	VREF1C	IO			DIFFIO_TX_L31n	DIFFOUT_L61n	AA32			DQ20L												
1C	VREF1C	IO			DIFFIO_TX_L31p	DIFFOUT_L61p	AA31			DQ20L												
1C	VREF1C	IO			DIFFIO_RX_L31n	DIFFOUT_L62n	Y40			DQSn20L												
1C	VREF1C	IO			DIFFIO_RX_L31p	DIFFOUT_L62p	Y39			DQS20L												
1C	VREF1C	IO			DIFFIO_TX_L32n	DIFFOUT_L63n	AA38			DQ20L												
1C	VREF1C	IO			DIFFIO_TX_L32p	DIFFOUT_L63p	AA37			DQ20L												
1C	VREF1C	IO			DIFFIO_RX_L32n	DIFFOUT_L64n	W42															
1C	VREF1C	IO			DIFFIO_RX_L32p	DIFFOUT_L64p	Y42															
1C	VREF1C	IO		PLL_L2_CLKOUT0n	DIFFIO_TX_L33n	DIFFOUT_L65n	Y36	W35	T30													
1C	VREF1C	IO		PLL_L2_FB_CLKOUT0p	DIFFIO_TX_L33p	DIFFOUT_L65p	AA36	W34	T29													
1C	VREF1C	IO		CLK0n	DIFFIO_RX_L33n	DIFFOUT_L66n	AA40	W37	V32													
1C	VREF1C	IO		CLK0p	DIFFIO_RX_L33p	DIFFOUT_L66p	AA39	W36	V31													
1C	VREF1C	IO		CLK1n			AA42	W39	T34													
1C	VREF1C	IO		CLK1p			AA41	W38	T33													
				VCCA_PLL_L2			AA35	W32	U28													
				VCCD_PLL_L2			AA34	W31	U26													
				VCCD_PLL_L3			AB34	AA31	V26													
				VCCA_PLL_L3			AB35	AA32	V28													
2C	VREF2C	IO		CLK3p			AB41	AA38	V33													
2C	VREF2C	IO		CLK3n			AB42	AA39	V34													
2C	VREF2C	IO		CLK2p	DIFFIO_RX_L34p	DIFFOUT_L67p	AB39	Y36	W33													
2C	VREF2C	IO		CLK2n	DIFFIO_RX_L34n	DIFFOUT_L67n	AB40	Y37	W34													
2C	VREF2C	IO		PLL_L3_FB_CLKOUT0p	DIFFIO_TX_L34p	DIFFOUT_L68p	AB32	AA34	W28													
2C	VREF2C	IO		PLL_L3_CLKOUT0n	DIFFIO_TX_L34n	DIFFOUT_L68n	AB33	AA35	V29													
2C	VREF2C	IO			DIFFIO_RX_L35p	DIFFOUT_L69p	AB37															
2C	VREF2C	IO			DIFFIO_RX_L35n	DIFFOUT_L69n	AB38															
2C	VREF2C	IO			DIFFIO_TX_L35p	DIFFOUT_L70p	AC36			DQ21L												
2C	VREF2C	IO			DIFFIO_TX_L35n	DIFFOUT_L70n	AC37			DQ21L												
2C	VREF2C	IO			DIFFIO_RX_L36p	DIFFOUT_L71p	AC39			DQS21L												
2C	VREF2C	IO			DIFFIO_RX_L36n	DIFFOUT_L71n	AC40			DQSn21L												
2C	VREF2C	IO			DIFFIO_TX_L36p	DIFFOUT_L72p	AC33			DQ21L												
2C	VREF2C	IO			DIFFIO_TX_L36n	DIFFOUT_L72n	AC34			DQ21L												
2C	VREF2C	IO			DIFFIO_RX_L37p	DIFFOUT_L73p	AD42	AA36	AA33	DQ22L	DQ25L			DQ22L	DQ25L			DQ22L	DQ25L		DQ25L	
2C	VREF2C	IO			DIFFIO_RX_L37n	DIFFOUT_L73n	AC42	AA37	Y34	DQ22L	DQ25L			DQ22L	DQ25L			DQ22L	DQ25L		DQ25L	
2C	VREF2C	IO			DIFFIO_TX_L37p	DIFFOUT_L74p	AC30	AB34	W26	DQ22L	DQ25L			DQ22L	DQ25L			DQ22L	DQ25L		DQ25L	
2C	VREF2C	IO			DIFFIO_TX_L37n	DIFFOUT_L74n	AC31	AB35	W27	DQ22L	DQ25L			DQ22L	DQ25L			DQ22L	DQ25L		DQ25L	
2C	VREF2C	IO			DIFFIO_RX_L38p	DIFFOUT_L75p	AF42	AB38	Y31	DQS22L	DQS25L/CQ25L			DQS22L	DQS25L/CQ25L			DQS22L	DQS25L/CQ25L		DQ25L	
2C	VREF2C	IO			DIFFIO_RX_L38n	DIFFOUT_L75n	AE42	AB39	Y32	DQSn22L	DQS25L/DQ25L			DQS22L	DQS25L/DQ25L			DQS22L	DQS25L/DQ25L		DQ25L	
2C	VREF2C	IO			DIFFIO_TX_L38p	DIFFOUT_L76p	AD30	AB32	V24	DQ23L	DQ25L			DQ23L	DQ25L							



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	
2C	VREF2C	IO			DIFFIO_TX_L43p	DIFFOUT_L86p	AF36	AB29	Y25	DQ26L	DQ27L	DQ27L		DQ26L	DQ27L	DQ27L		DQ26L	DQ27L	DQ27L	
2B	VREF2C	IO			DIFFIO_TX_L43n	DIFFOUT_L86n	AF37	AA29	Y26	DQ26L	DQ27L	DQ27L		DQ26L	DQ27L	DQ27L		DQ26L	DQ27L	DQ27L	
2C	VREF2C	IO			DIFFIO_RX_L44p	DIFFOUT_L87p	AF39	AE36	AC31	DQS26L	DQS27L/CQ27L	DQ27L/CQn27L		DQS26L	DQS27L/CQ27L	DQ27L/CQn27L		DQS26L	DQS27L/CQ27L	DQ27L/CQn27L	
2C	VREF2C	IO			DIFFIO_RX_L44n	DIFFOUT_L87n	AF40	AE37	AC32	DQS26L	DQS27L/CQ27L	DQ27L/CQn27L		DQS26L	DQS27L/CQ27L	DQ27L/CQn27L		DQS26L	DQS27L/CQ27L	DQ27L/CQn27L	
2C	VREF2C	IO			DIFFIO_TX_L44p	DIFFOUT_L88p	AE33	AC30	AA27	DQ27L	DQ27L	DQ27L		DQ27L	DQ27L	DQ27L		DQ27L	DQ27L	DQ27L	
2C	VREF2C	IO			DIFFIO_TX_L44n	DIFFOUT_L88n	AE34	AC31	AA28	DQ27L	DQ27L	DQ27L		DQ27L	DQ27L	DQ27L		DQ27L	DQ27L	DQ27L	
2C	VREF2C	IO			DIFFIO_RX_L45p	DIFFOUT_L89p	AG39	AD35	AE33	DQS27L	DQ27L/CQn27L	DQ27L		DQS27L	DQ27L/CQn27L	DQ27L		DQS27L	DQ27L/CQn27L	DQ27L	
2C	VREF2C	IO			DIFFIO_RX_L45n	DIFFOUT_L89n	AG40	AD36	AE34	DQS27L	DQ27L	DQ27L		DQS27L	DQ27L	DQ27L		DQS27L	DQ27L	DQ27L	
2C	VREF2C	IO			DIFFIO_TX_L45p	DIFFOUT_L90p	AG37	AD33	AB29	DQ27L	DQ27L	DQ27L		DQ27L	DQ27L	DQ27L		DQ27L	DQ27L	DQ27L	
2C	VREF2C	IO			DIFFIO_TX_L45n	DIFFOUT_L90n	AG38	AD34	AB30	DQ27L	DQ27L	DQ27L		DQ27L	DQ27L	DQ27L		DQ27L	DQ27L	DQ27L	
2B	VREF2B	IO			DIFFIO_RX_L46p	DIFFOUT_L91p	AK42			DQ28L	DQ31L			DQ28L	DQ31L						
2B	VREF2B	IO			DIFFIO_RX_L46n	DIFFOUT_L91n	AJ42			DQ28L	DQ31L			DQ28L	DQ31L						
2B	VREF2B	IO			DIFFIO_TX_L46p	DIFFOUT_L92p	AE30			DQ28L	DQ31L			DQ28L	DQ31L						
2B	VREF2B	IO			DIFFIO_TX_L46n	DIFFOUT_L92n	AE31			DQ28L	DQ31L			DQ28L	DQ31L						
2B	VREF2B	IO			DIFFIO_RX_L47p	DIFFOUT_L93p	AM42			DQS28L	DQS31L/CQ31L			DQS28L	DQS31L/CQ31L						
2B	VREF2B	IO			DIFFIO_RX_L47n	DIFFOUT_L93n	AL42			DQS28L	DQS31L/DQ31L			DQS28L	DQS31L/DQ31L						
2B	VREF2B	IO			DIFFIO_TX_L47p	DIFFOUT_L94p	AF30			DQ29L	DQ31L			DQ29L	DQ31L						
2B	VREF2B	IO			DIFFIO_TX_L47n	DIFFOUT_L94n	AF31			DQ29L	DQ31L			DQ29L	DQ31L						
2B	VREF2B	IO			DIFFIO_RX_L48p	DIFFOUT_L95p	AL40			DQS29L	DQ31L/CQn31L			DQS29L	DQ31L/CQn31L						
2B	VREF2B	IO			DIFFIO_RX_L48n	DIFFOUT_L95n	AL41			DQS29L	DQ31L			DQS29L	DQ31L						
2B	VREF2B	IO			DIFFIO_TX_L48p	DIFFOUT_L96p	AF33			DQ29L	DQ31L			DQ29L	DQ31L						
2B	VREF2B	IO			DIFFIO_TX_L48n	DIFFOUT_L96n	AF34			DQ29L	DQ31L			DQ29L	DQ31L						
2B	VREF2B	IO			DIFFIO_RX_L49p	DIFFOUT_L97p	AJ39	AG38		DQ30L	DQ32L	DQ33L		DQ30L	DQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_RX_L49n	DIFFOUT_L97n	AJ40	AG39		DQ30L	DQ32L	DQ33L		DQ30L	DQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L49p	DIFFOUT_L98p	AG31	AE31		DQ30L	DQ32L	DQ33L		DQ30L	DQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L49n	DIFFOUT_L98n	AG32	AD31		DQ30L	DQ32L	DQ33L		DQ30L	DQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_RX_L50p	DIFFOUT_L99p	AH38	AE34		DQS30L	DQS32L/CQ32L	DQ33L		DQS30L	DQS32L/CQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_RX_L50n	DIFFOUT_L99n	AH39	AE35		DQS30L	DQS32L/DQ32L	DQ33L		DQS30L	DQS32L/DQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L50p	DIFFOUT_L100p	AH33	AD28		DQ31L	DQ32L	DQ33L		DQ31L	DQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L50n	DIFFOUT_L100n	AH34	AD30		DQ31L	DQ32L	DQ33L		DQ31L	DQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_RX_L51p	DIFFOUT_L101p	AK39	AF36		DQS31L	DQ32L/CQn32L	DQS33L/CQ33L		DQS31L	DQ32L/CQn32L	DQS33L/CQ33L					
2B	VREF2B	IO			DIFFIO_RX_L51n	DIFFOUT_L101n	AK40	AF37		DQS31L	DQ32L/DQ33L	DQS33L/DQ33L		DQS31L	DQ32L/DQ33L	DQS33L/DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L51p	DIFFOUT_L102p	AJ36	AC27		DQ31L	DQ32L	DQ33L		DQ31L	DQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L51n	DIFFOUT_L102n	AJ37	AB28		DQ31L	DQ32L	DQ33L		DQ31L	DQ32L	DQ33L					
2B	VREF2B	IO			DIFFIO_RX_L52p	DIFFOUT_L103p	AM39	AH38		DQ32L	DQ33L	DQ33L		DQ32L	DQ33L	DQ33L					
2B	VREF2B	IO			DIFFIO_RX_L52n	DIFFOUT_L103n	AM40	AH39		DQ32L	DQ33L	DQ33L		DQ32L	DQ33L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L52p	DIFFOUT_L104p	AG33	AD28		DQ32L	DQ33L	DQ33L		DQ32L	DQ33L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L52n	DIFFOUT_L104n	AG34	AC28		DQ32L	DQ33L	DQ33L		DQ32L	DQ33L	DQ33L					
2B	VREF2B	IO			DIFFIO_RX_L53p	DIFFOUT_L105p	AL38	AG36		DQS32L	DQS33L/CQ33L	DQ33L/CQn33L		DQS32L	DQS33L/CQ33L	DQ33L/CQn33L					
2B	VREF2B	IO			DIFFIO_RX_L53n	DIFFOUT_L105n	AL39	AH37		DQS32L	DQS33L/DQ33L	DQ33L		DQS32L	DQS33L/DQ33L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L53p	DIFFOUT_L106p	AG35	AE29		DQ33L	DQ33L	DQ33L		DQ33L	DQ33L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L53n	DIFFOUT_L106n	AG36	AE30		DQ33L	DQ33L	DQ33L		DQ33L	DQ33L	DQ33L					
2B	VREF2B	IO			DIFFIO_RX_L54p	DIFFOUT_L107p	AK37	AF34		DQS33L	DQ33L/CQn33L	DQ33L		DQS33L	DQ33L/CQn33L	DQ33L					
2B	VREF2B	IO			DIFFIO_RX_L54n	DIFFOUT_L107n	AK38	AG35		DQS33L	DQ33L	DQ33L		DQS33L	DQ33L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L54p	DIFFOUT_L108p	AH36	AE32		DQ33L	DQ33L	DQ33L		DQ33L	DQ33L	DQ33L					
2B	VREF2B	IO			DIFFIO_TX_L54n	DIFFOUT_L108n	AH37	AF33		DQ33L	DQ33L	DQ33L		DQ33L	DQ33L	DQ33L					
2A	VREF2A	IO			DIFFIO_RX_L55p	DIFFOUT_L109p	AN41	AK39	AG33												
2A	VREF2A	IO			DIFFIO_RX_L55n	DIFFOUT_L109n	AN42	AJ39	AF34												
2A	VREF2A	IO			DIFFIO_TX_L55p	DIFFOUT_L110p	AL36	AE27	AA24	DQ34L				DQ34L						DQ34L	
2A	VREF2A	IO			DIFFIO_TX_L55n	DIFFOUT_L110n	AL37	AE28	AA25	DQ34L				DQ34L						DQ34L	
2A	VREF2A	IO			DIFFIO_RX_L56p	DIFFOUT_L111p	AN39	AJ36	AE31	DQS34L				DQS34L						DQS34L	
2A	VREF2A	IO			DIFFIO_RX_L56n	DIFFOUT_L111n	AN40	AJ37	AE32	DQS34L				DQS34L						DQS34L	
2A	VREF2A	IO			DIFFIO_TX_L56p	DIFFOUT_L112p	AM36	AH35	AC28	DQ34L				DQ34L						DQ34L	
2A	VREF2A	IO			DIFFIO_TX_L56n	DIFFOUT_L112n	AM37	AH36	AC29	DQ34L				DQ34L						DQ34L	
2A	VREF2A	IO			DIFFIO_RX_L57p	DIFFOUT_L113p	AP41	AL38	AH33	DQ35L	DQ38L			DQ35L	DQ38L					DQ38L	
2A	VREF2A	IO			DIFFIO_RX_L57n	DIFFOUT_L113n	AP42	AL39	AG34	DQ35L	DQ38L			DQ35L	DQ38L					DQ38L	
2A	VREF2A	IO			DIFFIO_TX_L57p	DIFFOUT_L114p	AH29	AH33	AD30	DQ35L	DQ38L			DQ35L	DQ38L					DQ38L	
2A	VREF2A	IO			DIFFIO_TX_L57n	DIFFOUT_L114n	AH30	AG34	AD31	DQ35L	DQ38L			DQ35L	DQ38L					DQ38L	
2A	VREF2A	IO			DIFFIO_RX_L58p	DIFFOUT_L115p	AP39	AN39	AF31	DQS35L	DQS38L/CQ38L			DQS35L	DQS38L/CQ38L					DQS38L	
2A	VREF2A	IO			DIFFIO_RX_L58n	DIFFOUT_L115n	AP40	AM39	AF32	DQS35L	DQS38L/DQ38L			DQS35L	DQS38L/DQ38L					DQS38L	
2A	VREF2A	IO			DIFFIO_TX_L58p	DIFFOUT_L116p	AH31	AG32	AB24	DQ38L	DQ38L			DQ38L	DQ38L					DQ38L	
2A	VREF2A	IO			DIFFIO_TX_L58n	DIFFOUT_L116n	AH32	AG33	AB25	DQ38L	DQ38L			DQ38L	DQ38L					DQ38L	
2A	VREF2A	IO			DIFFIO_RX_L59p	DIFFOUT_L117p	AT42	AL37	AJ34	DQS36L	DQ38L/CQn38L			DQS36L	DQ38L/CQn38L					DQ38L	
2A	VREF2A	IO			DIFFIO_RX_L59n	DIFFOUT_L117n	AR42	AK38	AH34	DQS36L	DQ38L			DQS36L	DQ38L					DQ38L	
2A	VREF2A	IO			DIFFIO_TX_L59p	DIFFOUT_L118p	AJ30	AF30	AB26	DQ36L	DQ38L			DQ36L	DQ38L					DQ38L	
2A	VREF2A	IO			DIFFIO_TX_L59n	DIFFOUT_L118n	AJ31	AF31	AB27	DQ36L	DQ38L			DQ36L	DQ38L					DQ38L	
2A	VREF2A	IO			DIFFIO_RX_L60p	DIFFOUT_L119p	AR39	AP38	AG31	DQ37L	DQ39L	DQ40L		DQ37L	DQ39L	DQ40L				DQ40L	
2A	VREF2A	IO			DIFFIO_RX_L60n	DIFFOUT_L119n	AR40	AN38	AG32	DQ37L	DQ39L	DQ40L		DQ37L	DQ39L	DQ40L				DQ40L	
2A	VREF2A	IO			DIFFIO_TX_L60p	DIFFOUT_L120p	AN37	AF28	AE29	DQ37L	DQ39L	DQ40L		DQ37L	DQ39L	DQ40L				DQ40L	
2A	VREF2A	IO			DIFFIO_TX_L60n	DIFFOUT_L120n	AN38	AG29	AE30	DQ37L	DQ39L	DQ40L		DQ37L	DQ39L	DQ40L				DQ40L	
2A	VREF2A	IO			DIFFIO_RX_L61p	DIFFOUT_L121p	AT39	AM36	AK33	DQS37L	DQS39L/CQ39L			DQS37L	DQS39L/CQ39L					DQ40L	
2A	VREF2A	IO			DIFFIO_RX_L61n	DIFFOUT_L121n	AT40	AM37	AK34	DQS37L	DQS39L/DQ39L			DQS37L	DQS39L/DQ39L					DQ40L	
2A	VREF2A	IO			DIFFIO_TX_L61p	DIFFOUT_L122p	AP37	AG30	AD28	DQ38L	DQ39L	DQ40L		DQ38L	DQ39L	DQ40L				DQ40L	
2A	VREF2A	IO			DIFFIO_TX_L61n	DIFFOUT_L122n	AP38	AG31	AD29	DQ38L	DQ39L	DQ40L		DQ38L	DQ39L	DQ40L				DQ40L	
2A	VREF2A	IO			DIFFIO_RX_L62p	DIFFOUT_L123p	AU40	AL35	AJ31	DQS38L	DQ39L/CQn39L	DQ40L/CQ40L		DQS38L	DQ39L/CQn39L	DQ40L/CQ40L				DQ40L	
2A	VREF2A	IO			DIFFIO_RX_L62n	DIFFOUT_L123n	AU41	AL36	AJ32	DQS38L	DQ39L	DQ40L/DQ40L		DQS38L	DQ39L	DQ40L/DQ40L				DQ40L	
2A	VREF2A	IO			DIFFIO_TX_L62p	DIFFOUT_L124p	AR36	AH31	AF28	DQ38L	DQ39L	DQ40L									



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	HQDS for X4 for F1152	DQS for X8/X9 for F1152 (Note 1)	DQS for X16/X18 for F1152 (Note 1)			
2A	VREF2A	PLL_L4_CLKp	PLL_L4_CLKp				AY41	AU38															
2A	VREF2A	PLL_L4_CLKn	PLL_L4_CLKn				AY42	AU39															
		VCCD_PLL_L4					AL33	AK31															
		VCCA_PLL_L4					AL34	AK32															
		nCONFIG		nCONFIG			AL32	AG28	AE25														
		nSTATUS		nSTATUS			AN35	AN35	AH28														
		CONF_DONE		CONF_DONE			AU38	AT37	AH29														
		PORSEL		PORSEL			AN34	AM34	AF26														
		nCE		nCE			AL35	AH29	AE26														
		NC					AM33	AM33	AL31														
3A	VREF3A	IO				DIFFOUT_B1n	AR31	AM30	AH27	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B1p	AN31	AM31	AJ27	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	
3A	VREF3A	IO	RDN3A		DIFFIO_RX_B1n	DIFFOUT_B2n	AP32	AN30	AK28	DQS1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	
3A	VREF3A	IO	RUP3A		DIFFIO_RX_B1p	DIFFOUT_B2p	AN32	AN29	AJ28	DQS1B	DO1B/CQn1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B3n	AM31	AN31	AJ29	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B3p	AL31	AJ26		DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B2n	DIFFOUT_B4n	AU37	AP33	AM32	DQS2B	DQS1B/DQ1B	DO1B	DO1B	DQS2B	DQS1B/DQ1B	DO1B	DO1B	DQS2B	DQS1B/DQ1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B4p	DIFFOUT_B4p	AT37	AN33	AM31	DQS2B	DQS1B/CQ1B	DO1B/CQn1B	DO1B	DQS2B	DQS1B/CQ1B	DO1B/CQn1B	DO1B	DQS2B	DQS1B/CQ1B	DO1B/CQn1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B5n	AV37	AP32	AL29	DO2B	DO1B	DO1B	DO1B	DO2B	DO1B	DO1B	DO1B	DO1B	DO2B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B5p	AV37	AP32	AM29	DO2B	DO1B	DO1B	DO1B	DO2B	DO1B	DO1B	DO1B	DO1B	DO2B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B3n	DIFFOUT_B6n	AV38	AR33	AN30	DO2B	DO1B	DO1B	DO2B	DO1B	DO1B	DO1B	DO1B	DO2B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B3p	DIFFOUT_B6p	AV38	AP34	AM30	DO2B	DO1B	DO1B	DO2B	DO1B	DO1B	DO1B	DO1B	DO2B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B7n	AP33	AL29	AH26	DO3B	DO2B	DO1B	DO1B	DO3B	DO2B	DO1B	DO1B	DO1B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B7p	AP34	AL28	AF24	DO3B	DO2B	DO1B	DO1B	DO3B	DO2B	DO1B	DO1B	DO1B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B4n	DIFFOUT_B8n	AT35	AK30	AH24	DO3nB	DO2B	DQS1B/DQ1B	DO1B	DQS3B	DQS1B/DQ1B	DO1B	DQS3B	DO2B	DQS1B/DQ1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B4p	DIFFOUT_B8p	AT34	AK29	AG24	DO3B	DO2B/CQn2B	DQS1B/CQ1B	DO1B	DQS3B	DO2B/CQn2B	DQS1B/CQ1B	DO1B	DQS3B	DO2B/CQn2B	DQS1B/CQ1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B9n	AR33	AK28	AH25	DO3B	DO2B	DO1B	DO1B	DO3B	DO2B	DO1B	DO1B	DO1B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B9p	AR34	AJ28	AF23	DO3B	DO2B	DO1B	DO1B	DO3B	DO2B	DO1B	DO1B	DO1B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B5n	DIFFOUT_B10n	BB41	AT36	AP33	DQS4B	DQS2B/DQ2B	DO1B	DO1B	DQS4B	DQS2B/DQ2B	DO1B	DO1B	DQS4B	DQS2B/DQ2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B5p	DIFFOUT_B10p	BB40	AR36	AN33	DQS4B	DQS2B/CQ2B	DO1B	DO1B/CQn1B	DQS4B	DQS2B/CQ2B	DO1B	DO1B/CQn1B	DQS4B	DQS2B/CQ2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B11n	BA40	AR34	AP32	DQ4B	DO2B	DO1B	DO1B	DQ4B	DO2B	DO1B	DO1B	DQ4B	DO2B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B11p	BB39	AT34	AP30	DQ4B	DO2B	DO1B	DO1B	DQ4B	DO2B	DO1B	DO1B	DQ4B	DO2B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B6n	DIFFOUT_B12n	BA39	AU35	AP31	DQ4B	DO2B	DO1B	DQ4B	DO2B	DO1B	DO1B	DQ4B	DO2B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B6p	DIFFOUT_B12p	AY39	AT35	AN31	DQ4B	DO2B	DO1B	DQ4B	DO2B	DO1B	DO1B	DQ4B	DO2B	DO1B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B13n	AL30	AW37	AK27	DQ5B	DO3B	DO2B	DO1B	DQ5B	DO3B	DO2B	DO1B	DQ5B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B13p	AL29	AV36	AL28	DO5B	DO3B	DO2B	DO1B	DQ5B	DO3B	DO2B	DO1B	DQ5B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B7n	DIFFOUT_B14n	AN30	AJ27	DQS5B	DO3B	DO2B	DQS1B/DQ1B	DO1B	DQS5B	DO3B	DO2B	DQS1B/DQ1B	DO1B	DQS5B	DO3B	DO2B	
3A	VREF3A	IO				DIFFIO_RX_B7p	DIFFOUT_B14p	AM30	AJ37	AL26	DQS5B	DO3B/CQn3B	DO2B	DQS1B/CQ1B	DQS5B	DO3B/CQn3B	DO2B	DQS1B/CQ1B	DQS5B	DO3B/CQn3B	DO2B	DO1B	
3A	VREF3A	IO				DIFFOUT_B15n	AK29	AW36	AK25	DO5B	DO3B	DO2B	DO1B	DO5B	DO3B	DO2B	DO1B	DO5B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B15p	AL28	AW38	AM26	DO5B	DO3B	DO2B	DO1B	DO5B	DO3B	DO2B	DO1B	DO5B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B8n	DIFFOUT_B16n	AV36	AU32	AP28	DQS6B	DQS3B/DQ3B	DO2B	DO1B	DQS6B	DQS3B/DQ3B	DO2B	DO1B	DQS6B	DQS3B/DQ3B	DO2B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B8p	DIFFOUT_B16p	AU36	AT32	AN28	DQS6B	DQS3B/CQ3B	DO2B/CQn2B	DO1B	DQS6B	DQS3B/CQ3B	DO2B/CQn2B	DO1B	DQS6B	DQS3B/CQ3B	DO2B	DO1B	
3A	VREF3A	IO				DIFFOUT_B17n	AL35	AR31	AM28	DO6B	DO3B	DO2B	DO1B	DO6B	DO3B	DO2B	DO1B	DO6B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B17p	AW35	AT31	AP29	DO6B	DO3B	DO2B	DO1B	DO6B	DO3B	DO2B	DO1B	DO6B	DO3B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B9n	DIFFOUT_B18n	AY36	AU33	AP27	DO6B	DO3B	DO2B	DO1B	DO6B	DO3B	DO2B	DO1B	DO6B	DO3B	DO2B	DO1B	DO1B
3A	VREF3A	IO				DIFFIO_RX_B9p	DIFFOUT_B18p	AW36	AT33	AN27	DO6B	DO3B	DO2B	DO1B	DO6B	DO3B	DO2B	DO1B	DO6B	DO3B	DO2B	DO1B	DO1B
3A	VREF3A	IO				DIFFOUT_B19n	AT32	AK27	AE24	DO7B	DO4B	DO2B	DO1B	DO7B	DO4B	DO2B	DO1B	DO7B	DO4B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B19p	AU33	AJ27	AE23	DO7B	DO4B	DO2B	DO1B	DO7B	DO4B	DO2B	DO1B	DO7B	DO4B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B10n	DIFFOUT_B20n	AV34	AH27	AD22	DQS7B	DO4B	DQS2B/DQ2B	DO1B	DQS7B	DO4B	DQS2B/DQ2B	DO1B	DQS7B	DO4B	DQS2B/DQ2B	DO1B	DO1B
3A	VREF3A	IO				DIFFIO_RX_B10p	DIFFOUT_B20p	AU34	AG27	AC22	DQS7B	DO4B/CQn4B	DQS2B/CQ2B	DO1B	DQS7B	DO4B/CQn4B	DQS2B/CQ2B	DO1B	DQS7B	DO4B/CQn4B	DQS2B/CQ2B	DO1B	DO1B
3A	VREF3A	IO				DIFFOUT_B21n	AU32	AH26		DO7B	DO4B	DO2B	DO1B	DO7B	DO4B	DO2B	DO1B	DO7B	DO4B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B21p	AW34	AH25		DO7B	DO4B	DO2B	DO1B	DO7B	DO4B	DO2B	DO1B	DO7B	DO4B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B11n	DIFFOUT_B22n	BA37	AV34	DO8B	DQS8B	DQS4B/DQ4B	DO2B	DO1B	DQS8B	DQS4B/DQ4B	DO2B	DO1B	DQS8B	DQS4B/DQ4B	DO2B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B11p	DIFFOUT_B22p	AY37	AU34	DO8B	DQS8B	DQS4B/CQ4B	DO2B	DO1B	DQS8B	DQS4B/CQ4B	DO2B	DO1B	DQS8B	DQS4B/CQ4B	DO2B	DO1B	
3A	VREF3A	IO				DIFFOUT_B23n	AY35	AV33		DO8B	DO4B	DO2B	DO1B	DO8B	DO4B	DO2B	DO1B	DO8B	DO4B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFOUT_B23p	BB37	AW33		DO8B	DO4B	DO2B	DO1B	DO8B	DO4B	DO2B	DO1B	DO8B	DO4B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B12n	DIFFOUT_B24n	BB36	AW35	DO8B	DO4B	DO2B	DO1B	DO8B	DO4B	DO2B	DO1B	DO8B	DO4B	DO2B	DO1B	DO1B	
3A	VREF3A	IO				DIFFIO_RX_B12p	DIFFOUT_B24p	BA36	AW34	DO8B	DO4B	DO2B	DO1B	DO8B	DO4B	DO2B	DO1B	DO8B	DO4B	DO2B	DO1B	DO1B	
3B	VREF3B	IO				DIFFOUT_B25n	AN28	AN28	AH23	DO9B	DO8B	DO7B	DO6B	DO9B	DO8B	DO7B	DO6B	DO9B	DO8B	DO7B	DO6B	DO9B	DO9B
3B	VREF3B	IO				DIFFOUT_B25p	AM28	AM28	AJ24	DO9B	DO8B	DO7B	DO6B	DO9B	DO8B	DO7B	DO6B	DO9B	DO8B	DO7B	DO6B	DO9B	DO9B
3B	VREF3B	IO				DIFFIO_RX_B13n	DIFFOUT_B26n	AT30	AK27	AJ22	DQS9B	DO8B	DO7B	DQS9B	DO8B	DO7B	DO6B	DQS9B	DO8B	DO7B	DO6B	DO9B	DO9B
3B	VREF3B	IO				DIFFIO_RX_B13p	DIFFOUT_B26p	AR30	AP27	AH22	DQS9B	DO8B/CQn9B	DO7B	DO6B	DQS9B	DO8B/CQn9B	DO7B	DO6B	DQS9B	DO8B/CQn9B	DO7B	DO6B	
3B	VREF3B	IO				DIFFOUT_B27n	AN29	AP29	AJ23	DO9B	DO8B	DO7B	DO6B	DO9B	DO8B	DO7B	DO6B	DO9B	DO8B	DO7B	DO6B	DO9B	DO9B
3B	VREF3B	IO				DIFFOUT_B27p	AP29	AP28	AK22	DO9B	DO8B	DO7B	DO6B	DO9B	DO8B	DO7B	DO6B	DO9B	DO8B	DO7B	DO6B	DO9B	DO9B
3B	VREF3B	IO				DIFFIO_RX_B14n	DIFFOUT_B28n	AU31	AT28	AM24	DQS10B	DQS9B/DQ9B	DO8B	DO9B	DQS10B	DQS9B/DQ9B	DO8B	DO9B	DQS10B	DQS9B/DQ9B	DO8B	DO9B	
3B	VREF3B	IO				DIFFIO_RX_B14p	DIFFOUT_B28p	AT31	AR28	AL24	DQS10B	DQS9B/CQ9B	DO8B/CQn9B	DO9B	DQS10B	DQS9B/CQ9B	DO8B/CQn9B	DO9B	DQS10B	DQS9B/CQ9B	DO8B/CQn9B	DO9B	DO9B
3B	VREF3B	IO				DIFFOUT_B29n	AV31	AR30	AK24	DO10B	DO9B	DO8B	DO7B	DO10B	DO9B	DO8B	DO7B	DO10B	DO9B	DO8B	DO7B	DO10B	DO9B
3B	VREF3B	IO				DIFFOUT_B29p	AT29	AT30	AL25	DO10B	DO9B	DO8B	DO7B	DO10B	DO9B	DO8B	DO7B	DO10B	DO9B	DO8B	DO7B	DO10B	DO9B
3B	VREF3B																						



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)
3B	VREF3B	IO				DIFFOUT_B43n	AU28	AT26		DQ15B	DQ12B	DQ10B	DQ9B	DQ15B	DQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFOUT_B43p	AW28	AU26		DQ15B	DQ12B	DQ10B	DQ9B	DQ15B	DQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFIO_RX_B22n	AY29	AU27		DQSn15B	DQ12B	DQSn10B/DQ10B	DQ9B	DQSn15B	DQ12B	DQSn10B/DQ10B	DQ9B			
3B	VREF3B	IO				DIFFIO_RX_B22p	AW29	AT27		DQSn15B	DQ12B/CQn12B	DQSn10B/CQ10B	DQ9B	DQSn15B	DQ12B/CQn12B	DQSn10B/CQ10B	DQ9B			
3B	VREF3B	IO				DIFFOUT_B45n	AV28	AT25		DQ15B	DQ12B	DQ10B	DQ9B	DQ15B	DQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFOUT_B45p	AW30	AU25		DQ15B	DQ12B	DQ10B	DQ9B	DQ15B	DQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFOUT_B46n	BA31	AW29		DQSn16B	DQSn12B/DQ12B	DQ10B	DQ9B	DQSn16B	DQSn12B/DQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFIO_RX_B23n	AY31	AW28		DQSn16B	DQSn12B/CQ12B	DQ10B	DQ9B	DQSn16B	DQSn12B/CQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFOUT_B47n	BB29	AV27		DQ16B	DQ12B	DQ10B	DQ9B	DQ16B	DQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFOUT_B47p	BB31	AV28		DQ16B	DQ12B	DQ10B	DQ9B	DQ16B	DQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFOUT_B48n	BB30	AW27		DQ16B	DQ12B	DQ10B	DQ9B	DQ16B	DQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFIO_RX_B24n	BA30	AW28		DQ16B	DQ12B	DQ10B	DQ9B	DQ16B	DQ12B	DQ10B	DQ9B			
3B	VREF3B	IO				DIFFIO_RX_B24p	AW28	AW26		DQ16B	DQ12B	DQ10B	DQ9B	DQ16B	DQ12B	DQ10B	DQ9B			
3C	VREF3C	IO				DIFFOUT_B49n	AT26	AP22	AL22	DQ17B	DQ17B			DQ17B	DQ17B			DQ17B	DQ17B	
3C	VREF3C	IO				DIFFOUT_B49p	AL26	AN23	AM22	DQ17B	DQ17B			DQ17B	DQ17B			DQ17B	DQ17B	
3C	VREF3C	IO	RDN3C			DIFFIO_RX_B25n	AU25	AR24	AL21	DQSn17B	DQ17B			DQSn17B	DQ17B			DQSn17B	DQ17B	
3C	VREF3C	IO	RUP3C			DIFFIO_RX_B25p	AT25	AP23	AK21	DQSn17B	DQ17B/CQn17B			DQSn17B	DQ17B/CQn17B			DQSn17B	DQ17B/CQn17B	
3C	VREF3C	IO				DIFFOUT_B51n	AR25	AM22	AJ20	DQ17B	DQ17B			DQ17B	DQ17B			DQ17B	DQ17B	
3C	VREF3C	IO				DIFFOUT_B51p	AP25	AN22	AJ21	DQ17B	DQ17B			DQ17B	DQ17B			DQ17B	DQ17B	
3C	VREF3C	IO				DIFFIO_RX_B26n	AW27	AU24	AP22	DQSn18B	DQSn17B/DQ17B			DQSn18B	DQSn17B/DQ17B			DQSn18B	DQSn17B/DQ17B	
3C	VREF3C	IO				DIFFIO_RX_B26p	AW27	AT23	AN22	DQSn18B	DQSn17B/CQ17B			DQSn18B	DQSn17B/CQ17B			DQSn18B	DQSn17B/CQ17B	
3C	VREF3C	IO				DIFFOUT_B53n	AY26	AW25	AM21	DQ18B	DQ17B			DQ18B	DQ17B			DQ18B	DQ17B	
3C	VREF3C	IO				DIFFOUT_B53p	AY26	AW25	AP20	DQ18B	DQ17B			DQ18B	DQ17B			DQ18B	DQ17B	
3C	VREF3C	IO				DIFFIO_RX_B27n	AW25	AW24	AP21	DQ18B	DQ17B			DQ18B	DQ17B			DQ18B	DQ17B	
3C	VREF3C	IO				DIFFIO_RX_B27p	AV25	AV24	AN21	DQ18B	DQ17B			DQ18B	DQ17B			DQ18B	DQ17B	
3C	VREF3C	IO				DIFFOUT_B55n	AN25	AU22	AL20	DQ19B	DQ18B	DQ17B		DQ19B	DQ18B	DQ17B		DQ19B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFOUT_B55p	AM25	AW23	AM18	DQ19B	DQ18B	DQ17B		DQ19B	DQ18B	DQ17B		DQ19B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B28n	AR24	AU23	AM19	DQSn19B	DQ18B	DQ17B		DQSn19B	DQ18B	DQ17B		DQSn19B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B28p	AP24	AT22	AL19	DQSn19B	DQ18B/CQn18B	DQ17B		DQSn19B	DQ18B	DQ17B		DQSn19B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFOUT_B57n	AM24	AV22	AK18	DQ19B	DQ18B	DQ17B		DQ19B	DQ18B	DQ17B		DQ19B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFOUT_B57p	AN24	AW22	AL18	DQ19B	DQ18B	DQ17B		DQ19B	DQ18B	DQ17B		DQ19B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B29n	BA28	AR22	AF20	DQSn20B	DQSn18B/DQ18B	DQ17B		DQSn20B	DQSn18B/DQ18B	DQ17B		DQSn20B	DQSn18B/DQ18B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B29p	AY28	AR21	AF19	DQSn20B	DQSn18B/CQ18B	DQ17B/CQn17B		DQSn20B	DQSn18B/CQ18B	DQ17B/CQn17B		DQSn20B	DQSn18B/CQ18B	DQ17B/CQn17B
3C	VREF3C	IO				DIFFOUT_B59n	BB28			DQ20B	DQ18B	DQ17B		DQ20B	DQ18B	DQ17B		DQ20B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFOUT_B59p	BB26			DQ20B	DQ18B	DQ17B		DQ20B	DQ18B	DQ17B		DQ20B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B30n	BB27			DQ20B	DQ18B	DQ17B		DQ20B	DQ18B	DQ17B		DQ20B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B30p	BA27			DQ20B	DQ18B	DQ17B		DQ20B	DQ18B	DQ17B		DQ20B	DQ18B	DQ17B
3C	VREF3C	IO				DIFFOUT_B61n	AT24			DQ21B	DQ19B	DQ17B		DQ21B	DQ19B	DQ17B		DQ21B	DQ19B	DQ17B
3C	VREF3C	IO				DIFFOUT_B61p	AL23			DQ21B	DQ19B	DQ17B		DQ21B	DQ19B	DQ17B		DQ21B	DQ19B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B31n	AW24			DQSn21B	DQ19B	DQSn17B/DQ17B		DQSn21B	DQ19B	DQSn17B/DQ17B		DQSn21B	DQ19B	DQSn17B/DQ17B
3C	VREF3C	IO				DIFFIO_RX_B31p	AV24			DQSn21B	DQ19B/CQn19B	DQSn17B/CQ17B		DQSn21B	DQ19B/CQn19B	DQSn17B/CQ17B		DQSn21B	DQ19B/CQn19B	DQSn17B/CQ17B
3C	VREF3C	IO				DIFFOUT_B63n	AT23			DQ21B	DQ19B	DQ17B		DQ21B	DQ19B	DQ17B		DQ21B	DQ19B	DQ17B
3C	VREF3C	IO				DIFFOUT_B63p	AU24			DQ21B	DQ19B	DQ17B		DQ21B	DQ19B	DQ17B		DQ21B	DQ19B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B32n	BA25			DQSn22B	DQSn19B/DQ19B	DQ17B		DQSn22B	DQSn19B/DQ19B	DQ17B		DQSn22B	DQSn19B/DQ19B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B32p	AY25			DQSn22B	DQSn19B/CQ19B	DQ17B		DQSn22B	DQSn19B/CQ19B	DQ17B		DQSn22B	DQSn19B/CQ19B	DQ17B
3C	VREF3C	IO				DIFFOUT_B65n	BB25			DQ22B	DQ19B	DQ17B		DQ22B	DQ19B	DQ17B		DQ22B	DQ19B	DQ17B
3C	VREF3C	IO				DIFFOUT_B65p	BB23			DQ22B	DQ19B	DQ17B		DQ22B	DQ19B	DQ17B		DQ22B	DQ19B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B33n	BB24			DQ22B	DQ19B	DQ17B		DQ22B	DQ19B	DQ17B		DQ22B	DQ19B	DQ17B
3C	VREF3C	IO				DIFFIO_RX_B33p	BA24			DQ22B	DQ19B	DQ17B		DQ22B	DQ19B	DQ17B		DQ22B	DQ19B	DQ17B
3C	VREF3C	IO				DIFFOUT_B67n	AL24	AK22	AE19											
3C	VREF3C	IO				DIFFOUT_B67p	AL23	AJ22	AD19											
3C	VREF3C	IO				DIFFIO_RX_B34n	AY23	AL23	AH19											
3C	VREF3C	IO				DIFFIO_RX_B34p	AW23	AK23	AG19											
3C	VREF3C	IO				DIFFOUT_B69n	AT22	AH22	AE18											
3C	VREF3C	IO				DIFFOUT_B69p	AR22	AH21	AD18											
3C	VREF3C	IO				DIFFOUT_B70n	AV22	AN21	AK19											
3C	VREF3C	IO				DIFFOUT_B70p	AU22	AM21	AJ19											
3C	VREF3C	IO				DIFFOUT_B71n	BB22	AW21	AP19											
3C	VREF3C	IO				DIFFOUT_B71p	BA22	AV21	AN19											
3C	VREF3C	IO				DIFFOUT_B72n	AY22	AU21	AP18											
3C	VREF3C	IO				DIFFIO_RX_B36n	AY22	AU21	AP18											
3C	VREF3C	IO				DIFFIO_RX_B36p	AW22	AT21	AN18											
		VCC_CLKIN3C				DIFFOUT_B72p	AL22	AL21	AG18											
		VCCA_PLL_B1					AP22	AK21	AH18											
		VCCD_PLL_B1					AN22	AJ21	AF18											
		VCCD_PLL_B2					AN21	AK19	AF17											
		VCCA_PLL_B2					AP21	AL19	AH17											
		VCC_CLKIN4C					AM21	AK20	AE17											
4C	VREF4C	IO	CLK6p			DIFFIO_RX_B37p	DIFFOUT_B73p	AW21	AT20	AN16										
4C	VREF4C	IO	CLK6n			DIFFIO_RX_B37n	DIFFOUT_B73n	AY21	AU20	AP16										
4C	VREF4C	IO	CLK7p			DIFFOUT_B74p	BA21	AV19	AN15											
4C	VREF4C	IO	CLK7n			DIFFOUT_B74n	BB21	AW19	AP15											
4C	VREF4C	IO	PLL_B2_Fb/CLKOUT1			DIFFOUT_B75p	AU21	AM19	AL17											
4C	VREF4C	IO	PLL_B2_Fb/CLKOUT2			DIFFIO_RX_B38n	DIFFOUT_B75n	AV21	AN19	AM17										
4C	VREF4C	IO	PLL_B2_CLKOUT0p			DIFFOUT_B76p	AR21	AH19	AE16											
4C	VREF4C	IO	PLL_B2_CLKOUT0n			DIFFOUT_B76n	AT21	AH20	AF16											
4C	VREF4C	IO				DIFFIO_RX_B39p	DIFFOUT_B77p	AW20	AL18	AL16										
4C	VREF4C	IO				DIFFIO_RX_B39n	DIFFOUT_B77n	AY20	AM18	AM16										
4C	VREF4C	IO				DIFFOUT_B78p	AL20	AK18	AD15											
4C	VREF4C	IO				DIFFOUT_B78n	AL21	AJ19	AD16											
4C	VREF4C	IO				DIFFIO_RX_B40n	DIFFOUT_B79n	BA19		DQ23B	DQ26B	DQ28B		DQ23B	DQ26B	DQ28B		DQ23B	DQ26B	DQ28B
4C	VREF4C	IO				DIFFIO_RX_B40n	DIFFOUT_B79n	BB19		DQ23B	DQ26B	DQ28B		DQ23B	DQ26B	DQ28B		DQ23B	DQ26B	DQ28B
4C	VREF4C	IO				DIFFOUT_B80p	BB18			DQ23B	DQ26B	DQ28B		D						



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	DQS for X32/X36 for H1152 (Note 1)		
4C	VREF4C	IO			DIFFIO_RX_B44p	DIFFOUT_B87p	AW17	AP17	AJ16	DQS25B	DQS27B/DQ27B	DQ28B/CQn28B											
4C	VREF4C	IO			DIFFOUT_B87p	DIFFOUT_B87p	AW17	AP17	AJ16	DQS25B	DQS27B/DQ27B	DQ28B/CQn28B											
4C	VREF4C	IO			DIFFOUT_B88p	DIFFOUT_B88p	AN18	AP20	AL15	DQ26B	DQ27B	DQ28B		DQ26B								DQ26B	
4C	VREF4C	IO			DIFFOUT_B89p	DIFFOUT_B89p	AN19	AP19	AM15	DQ26B	DQ27B	DQ28B		DQ26B								DQ26B	
4C	VREF4C	IO			DIFFIO_RX_B45p	DIFFOUT_B89p	AP18	AT19	AL14	DQS26B	DQ27B/CQn27B	DQ28B		DQS26B								DQS26B	
4C	VREF4C	IO			DIFFIO_RX_B45n	DIFFOUT_B89n	AR18	AU19	AM14	DQS26B	DQ27B	DQ28B		DQSn26B								DQSn26B	
4C	VREF4C	IO			DIFFOUT_B90p	DIFFOUT_B90p	AM18	AP18	AK13	DQ26B	DQ27B	DQ28B		DQ26B								DQ26B	
4C	VREF4C	IO			DIFFOUT_B90n	DIFFOUT_B90n	AM19	AP19	AL13	DQ26B	DQ27B	DQ28B		DQ26B								DQ26B	
4C	VREF4C	IO			DIFFIO_RX_B46p	DIFFOUT_B91p	BB16	AT18	AH15	DQ27B	DQ28B	DQ28B		DQ27B	DQ28B						DQ27B	DQ28B	
4C	VREF4C	IO			DIFFIO_RX_B46n	DIFFOUT_B91n	BB17	AU18	AJ15	DQ27B	DQ28B	DQ28B		DQ27B	DQ28B						DQ27B	DQ28B	
4C	VREF4C	IO			DIFFOUT_B92p	DIFFOUT_B92p	BB15	AU17	AG15	DQ27B	DQ28B	DQ28B		DQ27B	DQ28B						DQ27B	DQ28B	
4C	VREF4C	IO			DIFFOUT_B92n	DIFFOUT_B92n	BA16	AU17	AK15	DQ27B	DQ28B	DQ28B		DQ27B	DQ28B						DQ27B	DQ28B	
4C	VREF4C	IO			DIFFIO_RX_B47p	DIFFOUT_B93p	AY15	AR16	AH14	DQS27B	DQS28B/CQ28B	DQ28B		DQS27B	DQS28B/CQ28B						DQS27B	DQS28B/CQ28B	
4C	VREF4C	IO			DIFFIO_RX_B47n	DIFFOUT_B93n	BA15	AT16	AJ14	DQSn27B	DQSn28B/DQ28B	DQ28B		DQSn27B	DQSn28B/DQ28B						DQSn27B	DQSn28B/DQ28B	
4C	VREF4C	IO			DIFFOUT_B94p	DIFFOUT_B94p	AU16	AW18	AP14	DQ28B	DQ28B	DQ28B		DQ28B	DQ28B						DQ28B	DQ28B	
4C	VREF4C	IO			DIFFOUT_B94n	DIFFOUT_B94n	AU18	AV18	AN13	DQ28B	DQ28B	DQ28B		DQ28B	DQ28B						DQ28B	DQ28B	
4C	VREF4C	IO			DIFFIO_RX_B48p	DIFFOUT_B95p	AV16	AV16	AN12	DQS28B	DQ28B/CQn28B	DQ28B		DQS28B	DQ28B/CQn28B						DQS28B	DQ28B/CQn28B	
4C	VREF4C	IO			DIFFOUT_B95n	DIFFOUT_B95n	AW16	AW17	AP12	DQSn28B	DQ28B	DQ28B		DQSn28B	DQ28B						DQSn28B	DQ28B	
4C	VREF4C	IO			DIFFOUT_B96p	DIFFOUT_B96p	AU17	AW15	AM12	DQ28B	DQ28B	DQ28B		DQ28B	DQ28B						DQ28B	DQ28B	
4C	VREF4C	IO			DIFFOUT_B96n	DIFFOUT_B96n	AT17	AW16	AM13	DQ28B	DQ28B	DQ28B		DQ28B	DQ28B						DQ28B	DQ28B	
4B	VREF4B	IO			DIFFOUT_B97p	DIFFOUT_B97p	BA13	AW15	AP13	DQ33B	DQ33B	DQ33B		DQ33B	DQ33B						DQ33B	DQ33B	
4B	VREF4B	IO			DIFFIO_RX_B49p	DIFFOUT_B97p	BA13	AW15	AP13	DQ33B	DQ33B	DQ33B	DQ35B	DQ36B	DQ36B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B49n	DIFFOUT_B97n	BB13	AW14	AP13	DQ29B	DQ33B	DQ35B	DQ36B	DQ29B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B98p	DIFFOUT_B98p	BB14	AT15	AP13	DQ29B	DQ33B	DQ35B	DQ36B	DQ29B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B98n	DIFFOUT_B98n	BB12	AU15	AP13	DQ29B	DQ33B	DQ35B	DQ36B	DQ29B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B50p	DIFFOUT_B99p	AY12	AV13	AP13	DQS29B	DQS33B/CQ33B	DQ35B	DQ36B	DQS29B	DQS33B/CQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B50n	DIFFOUT_B99n	BA12	AW13	AP13	DQSn29B	DQSn33B/DQ33B	DQ35B	DQ36B	DQSn29B	DQSn33B/DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B100p	DIFFOUT_B100p	AV15	AK17	DQ30B	DQ33B	DQ35B	DQ36B		DQ30B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B100n	DIFFOUT_B100n	AW15	AL17	AP13	DQ30B	DQ33B	DQ35B	DQ36B	DQ30B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B51p	DIFFOUT_B101p	AW14	AH17	AP13	DQ33B	DQ33B/CQn33B	DQ35B/CQ35B	DQ36B	DQ33B	DQ33B	DQ35B/CQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B51n	DIFFOUT_B101n	AY14	AJ16	AP13	DQSn30B	DQSn33B/DQ33B	DQ35B	DQ36B	DQSn30B	DQSn33B/DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B102p	DIFFOUT_B102p	AU15	AH18	DQ30B	DQ33B	DQ35B	DQ36B		DQ30B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B102n	DIFFOUT_B102n	AW13	AJ18	DQ30B	DQ33B	DQ35B	DQ36B		DQ30B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B52p	DIFFOUT_B103p	BA10	AP16	DQ31B	DQ34B	DQ35B	DQ36B		DQ31B	DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B52n	DIFFOUT_B103n	BB10	AR15	DQ31B	DQ34B	DQ35B	DQ36B		DQ31B	DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B104p	DIFFOUT_B104p	AY11	AN14	DQ31B	DQ34B	DQ35B	DQ36B		DQ31B	DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B104n	DIFFOUT_B104n	BB11	AP14	DQ31B	DQ34B	DQ35B	DQ36B		DQ31B	DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B53p	DIFFOUT_B105p	BB8	AN15	AP13	DQ33B	DQ33B/CQ33B	DQ35B/CQ35B	DQ36B	DQ33B	DQ33B	DQ35B/CQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B53n	DIFFOUT_B105n	BB9	AP15	AP13	DQSn31B	DQSn34B/DQ34B	DQ35B	DQ36B	DQSn31B	DQSn34B/DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B106p	DIFFOUT_B106p	AT15	AU14	DQ32B	DQ34B	DQ35B	DQ36B		DQ32B	DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B106n	DIFFOUT_B106n	AN17	AT14	DQ32B	DQ34B	DQ35B	DQ36B		DQ32B	DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B54p	DIFFOUT_B107p	AR16	AR12	DQS32B	DQ34B/CQn34B	DQS32B	DQS36B/CQ36B	DQS32B	DQ34B/CQn34B	DQS32B	DQS36B/CQ36B						DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B54n	DIFFOUT_B107n	AT16	AT12	DQSn32B	DQ34B	DQ35B	DQ36B		DQSn32B	DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B108p	DIFFOUT_B108p	AP16	AR13	DQ32B	DQ34B	DQ35B	DQ36B		DQ32B	DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B108n	DIFFOUT_B108n	AM16	AT13	DQ32B	DQ34B	DQ35B	DQ36B		DQ32B	DQ34B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B55p	DIFFOUT_B109p	AY9	AW11	AM10	DQ33B	DQ33B	DQ35B	DQ36B	DQ33B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B55n	DIFFOUT_B109n	BA9	AW12	AP10	DQ33B	DQ33B	DQ35B	DQ36B	DQ33B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B110p	DIFFOUT_B110p	AY10	AV12	AP9	DQ33B	DQ33B	DQ35B	DQ36B	DQ33B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B110n	DIFFOUT_B110n	AW12	AU12	AP11	DQ33B	DQ33B	DQ35B	DQ36B	DQ33B	DQ33B	DQ35B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B56p	DIFFOUT_B111p	AW10	AT11	AM9	DQS33B	DQS35B/CQ35B	DQ36B	DQ36B	DQS33B	DQS35B/CQ35B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B56n	DIFFOUT_B111n	AW11	AU11	AN9	DQSn33B	DQSn35B/DQ35B	DQ36B	DQ36B	DQSn33B	DQSn35B/DQ35B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B112p	DIFFOUT_B112p	AL18	AK15	AE15	DQ34B	DQ35B	DQ36B		DQ34B	DQ35B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B112n	DIFFOUT_B112n	AL17	AL16	AF15	DQ34B	DQ35B	DQ36B		DQ34B	DQ35B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B57p	DIFFOUT_B113p	AL16	AL15	AF13	DQS34B	DQ35B/CQn35B	DQS36B/CQ36B	DQ36B	DQS34B	DQ35B/CQn35B	DQS36B/CQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B57n	DIFFOUT_B113n	AM16	AM15	AF14	DQSn34B	DQSn36B/DQ36B	DQ36B	DQ36B	DQSn34B	DQSn36B/DQ36B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B114p	DIFFOUT_B114p	AM15	AF14	AE13	DQ34B	DQ35B	DQ36B		DQ34B	DQ35B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B114n	DIFFOUT_B114n	AK17	AK14	AE14	DQ34B	DQ35B	DQ36B		DQ34B	DQ35B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B58p	DIFFOUT_B115p	AU13	AV10	AK12	DQ35B	DQ36B	DQ36B		DQ35B	DQ36B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B58n	DIFFOUT_B115n	AV13	AW10	AL12	DQ35B	DQ36B	DQ36B		DQ35B	DQ36B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B116p	DIFFOUT_B116p	AT13	AV9	AK10	DQ35B	DQ36B	DQ36B		DQ35B	DQ36B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B116n	DIFFOUT_B116n	AU14	AW9	AM11	DQ35B	DQ36B	DQ36B		DQ35B	DQ36B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B59p	DIFFOUT_B117p	AU12	AT10	AL10	DQS35B	DQS36B/CQ36B	DQ36B/CQn36B	DQ36B	DQS35B	DQS36B/CQ36B	DQ36B/CQn36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFIO_RX_B59n	DIFFOUT_B117n	AV12	AU9	AL11	DQSn35B	DQSn36B/DQ36B	DQ36B	DQ36B	DQSn35B	DQSn36B/DQ36B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B118p	DIFFOUT_B118p	AR15	AM13	AM9	DQ36B	DQ36B	DQ36B		DQ36B	DQ36B	DQ36B	DQ36B					DQ36B	DQ36B
4B	VREF4B	IO			DIFFOUT_B118n	DIFFOUT_B118n	AT14	AN13	AP8	DQ36B	DQ36B	DQ36B		DQ36B	DQ36B	DQ36B	DQ36B					DQ36B	DQ36B





Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	DQS for X32/X36 for H1152 (Note 1)		
4A	VREF4A	IO				DIFFOUT_B134p	AU6	AR6	AP2	DQ41B	DQ43B	DQ44B	DQ44B	DQ41B	DQ43B	DQ44B	DQ44B	DQ44B	DQ41B	DQ43B	DQ44B	DQ44B	
4A	VREF4A	IO				DIFFOUT_B134n	AV6	AR7	AP5	DQ41B	DQ43B	DQ44B	DQ44B	DQ41B	DQ43B	DQ44B	DQ44B	DQ44B	DQ41B	DQ43B	DQ44B	DQ44B	
4A	VREF4A	IO				DIFFIO_RX_B68p	AW5	AT5	AN3	DQ341B	DQ343B/CQ43B	DQ44B	DQ44B/CQn44B	DQ341B	DQ343B/CQ43B	DQ44B	DQ44B/CQn44B	DQ341B	DQ343B/CQ43B	DQ44B	DQ44B/CQn44B	DQ341B	DQ343B/CQ43B
4A	VREF4A	IO				DIFFIO_RX_B68n	AX5	AU5	AP3	DQ341B	DQ343B/DQ43B	DQ44B	DQ44B	DQ341B	DQ343B/DQ43B	DQ44B	DQ44B	DQ341B	DQ343B/DQ43B	DQ44B	DQ44B	DQ341B	DQ343B/DQ43B
4A	VREF4A	IO					AL14	AK13	AM6	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B
4A	VREF4A	IO					AK15	AL13	AN6	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B
4A	VREF4A	IO				DIFFIO_B137p	AM13	AH13	AL5	DQS42B	DQ43B/CQn43B	DQS44B/CQ44B	DQ44B	DQS42B	DQ43B/CQn43B	DQS44B/CQ44B	DQ44B	DQS42B	DQ43B/CQn43B	DQS44B/CQ44B	DQ44B	DQS42B	DQ43B/CQn43B
4A	VREF4A	IO				DIFFIO_RX_B69p	AN13	AJ13	AM5	DQSn42B	DQ43B	DQSn44B/DQ44B	DQ44B	DQSn42B	DQ43B	DQSn44B/DQ44B	DQ44B	DQSn42B	DQ43B	DQSn44B/DQ44B	DQ44B	DQSn42B	DQ43B
4A	VREF4A	IO					AL13	AJ12	AL4	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B
4A	VREF4A	IO					AK14	AK12	AM4	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B
4A	VREF4A	IO					AK14	AK12	AM4	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B	DQ44B	DQ44B	DQ42B	DQ43B
4A	VREF4A	IO				DIFFIO_RX_B70p	AR9	AP9	AJ7	DQ43B	DQ44B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B
4A	VREF4A	IO				DIFFIO_RX_B70n	AT9	AP9	AJ7	DQ43B	DQ44B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B
4A	VREF4A	IO					AP9	AN7	AJ6	DQ43B	DQ44B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B
4A	VREF4A	IO					AR10	AP7	AK6	DQ43B	DQ44B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B	DQ43B	DQ44B	DQ44B
4A	VREF4A	IO				DIFFIO_RX_B71p	AN10	AN8	AH8	DQS43B	DQS44B/CQ44B	DQ44B/CQn44B	DQ44B	DQS43B	DQS44B/CQ44B	DQ44B/CQn44B	DQ44B	DQS43B	DQS44B/CQ44B	DQ44B/CQn44B	DQ44B	DQS43B	DQS44B/CQ44B
4A	VREF4A	IO				DIFFIO_RX_B71n	AP10	AP8	AJ8	DQS43B	DQS44B/DQ44B	DQ44B	DQ44B	DQS43B	DQS44B/DQ44B	DQ44B	DQ44B	DQS43B	DQS44B/DQ44B	DQ44B	DQ44B	DQS43B	DQS44B/DQ44B
4A	VREF4A	IO					AR12	AL9	AE11	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B
4A	VREF4A	IO					AM12	AM9	AF11	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B
4A	VREF4A	IO	RUP4A			DIFFIO_RX_B72p	AN12	AL10	AG9	DQS44B	DQ44B/CQn44B	DQ44B	DQ44B	DQS44B	DQ44B/CQn44B	DQ44B	DQ44B	DQS44B	DQ44B/CQn44B	DQ44B	DQ44B	DQS44B	DQ44B/CQn44B
4A	VREF4A	IO	RDN4A			DIFFIO_RX_B72n	AP12	AM10	AH8	DQS44B	DQ44B	DQ44B	DQ44B	DQS44B	DQ44B	DQ44B	DQ44B	DQS44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B
4A	VREF4A	IO					AT11	AK11	AE10	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B
4A	VREF4A	IO					AN11	AL11	AF10	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B	DQ44B
		NC					AP8	AG12	AH7														
		GND					AR7	AN6	AF9														
		nIO_PULLUP			nIO_PULLUP		AN8	AP6	AF8														
		nCEO			nCEO		AT5	AU3	AJ5														
		DCLK			DCLK		AP7	AP5	AL3														
		nCSO			nCSO		AM9	AM7	AE9														
		ASDO			ASDO		AT6	AT4	AH6														
		VCCA_PLL_R4					AL9	AJ9															
		VCCD_PLL_R4					AL10	AH10															
5A	VREF5A	PLL_R4_CLKn	PLL_R4_CLKn				AY1	AU1															
5A	VREF5A	PLL_R4_CLKp	PLL_R4_CLKp				AY2	AU2															
5A	VREF5A	IO	PLL_R4_CLKOUTn			DIFFIO_TX_R1n	DIFFOUT_R1n	AP5	AL7	AH4													
5A	VREF5A	IO	PLL_R4_FB_CLKOUT0p			DIFFIO_TX_R1p	DIFFOUT_R1p	AP6	AK8	AH5													
5A	VREF5A	IO	RDN5A			DIFFIO_RX_R1n	DIFFOUT_R2n	AV3	AN5	AK3													
5A	VREF5A	IO	RUP5A			DIFFIO_RX_R1p	DIFFOUT_R2p	AV4	AN6	AK4													
5A	VREF5A	IO				DIFFIO_TX_R2n	DIFFOUT_R3n	AN5	AL5	AE7	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R2p	DIFFOUT_R3p	AN6	AL6	AE8	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R2n	DIFFOUT_R4n	AU4	AR3	AM1	DQS1R	DQ1R	DQ1R	DQS1R	DQ1R	DQ1R	DQ1R	DQS1R	DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R2p	DIFFOUT_R4p	AU5	AR4	AM2	DQS1R	DQ1R/CQn1R	DQ1R	DQS1R	DQ1R/CQn1R	DQ1R	DQ1R	DQS1R	DQ1R/CQn1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R3n	DIFFOUT_R5n	AK9	AK5	AF5	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R3p	DIFFOUT_R5p	AK10	AK6	AF6	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R3n	DIFFOUT_R6n	AY3	AT2	AJ3	DQS2R	DQS1R/DQ1R	DQ1R	DQS2R	DQS1R/DQ1R	DQ1R	DQ1R	DQS2R	DQS1R/DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R3p	DIFFOUT_R6p	AW3	AT3	AJ4	DQS2R	DQS1R/CQ1R	DQ1R/CQn1R	DQS2R	DQS1R/CQ1R	DQ1R/CQn1R	DQ1R	DQS2R	DQS1R/CQ1R	DQ1R/CQn1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R4n	DIFFOUT_R7n	AJ10	AJ6	AC3	DQ2R	DQ1R	DQ1R	DQ2R	DQ1R	DQ1R	DQ1R	DQ2R	DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R4p	DIFFOUT_R7p	AK11	AJ7	AC9	DQ2R	DQ1R	DQ1R	DQ2R	DQ1R	DQ1R	DQ1R	DQ2R	DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R4n	DIFFOUT_R8n	AW1	AP4	AL1	DQ2R	DQ1R	DQ1R	DQ2R	DQ1R	DQ1R	DQ1R	DQ2R	DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R4p	DIFFOUT_R8p	AW2	AN4	AL2	DQ2R	DQ1R	DQ1R	DQ2R	DQ1R	DQ1R	DQ1R	DQ2R	DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R5n	DIFFOUT_R9n	AM6	AH6	AE5	DQ3R	DQ2R	DQ1R	DQ3R	DQ2R	DQ1R	DQ1R	DQ3R	DQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R5p	DIFFOUT_R9p	AM7	AH7	AE6	DQ3R	DQ2R	DQ1R	DQ3R	DQ2R	DQ1R	DQ1R	DQ3R	DQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R5n	DIFFOUT_R10n	AT3	AT1	AG3	DQS3R	DQS1R/DQ1R	DQ1R	DQS3R	DQS1R/DQ1R	DQ1R	DQ1R	DQS3R	DQS1R/DQ1R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R5p	DIFFOUT_R10p	AT4	AR1	AG4	DQS3R	DQ2R/CQn2R	DQS1R/CQ1R	DQS3R	DQ2R/CQn2R	DQS1R/CQ1R	DQ1R	DQS3R	DQ2R/CQn2R	DQS1R/CQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R6n	DIFFOUT_R11n	AK7	AH8	AB10	DQ3R	DQ2R	DQ1R	DQ3R	DQ2R	DQ1R	DQ1R	DQ3R	DQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R6p	DIFFOUT_R11p	AK8	AG9	AC11	DQ3R	DQ2R	DQ1R	DQ3R	DQ2R	DQ1R	DQ1R	DQ3R	DQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R6n	DIFFOUT_R12n	AU2	AP1	AK1	DQS4R	DQS2R/DQ2R	DQ1R	DQS4R	DQS2R/DQ2R	DQ1R	DQ1R	DQS4R	DQS2R/DQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R6p	DIFFOUT_R12p	AU3	AP2	AJ2	DQS4R	DQS2R/CQ2R	DQ1R	DQS4R	DQS2R/CQ2R	DQ1R	DQ1R	DQS4R	DQS2R/CQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R7n	DIFFOUT_R13n	AL6	AL3	AD6	DQ4R	DQ2R	DQ1R	DQ4R	DQ2R	DQ1R	DQ1R	DQ4R	DQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R7p	DIFFOUT_R13p	AL7	AL4	AD7	DQ4R	DQ2R	DQ1R	DQ4R	DQ2R	DQ1R	DQ1R	DQ4R	DQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R7n	DIFFOUT_R14n	AR3	AM3	AJ1	DQ4R	DQ2R	DQ1R	DQ4R	DQ2R	DQ1R	DQ1R	DQ4R	DQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R7p	DIFFOUT_R14p	AR4	AM4	AH2	DQ4R	DQ2R	DQ1R	DQ4R	DQ2R	DQ1R	DQ1R	DQ4R	DQ2R	DQ1R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R8n	DIFFOUT_R15n	AL11	AH11	AC7	DQ5R	DQ3R	DQ2R	DQ5R	DQ3R	DQ2R	DQ1R	DQ5R	DQ3R	DQ2R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R8p	DIFFOUT_R15p	AL12	AH12	AB8	DQ5R	DQ3R	DQ2R	DQ5R	DQ3R	DQ2R	DQ1R	DQ5R	DQ3R	DQ2R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R8n	DIFFOUT_R16n	AV1	AN2	AF3	DQS5R	DQ3R	DQ2R	DQS5R	DQ3R	DQ2R	DQ1R	DQS5R	DQ3R	DQ2R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_RX_R8p	DIFFOUT_R16p	AU1	AN3	AF4	DQS5R	DQ3R/CQn3R	DQ2R	DQS5R	DQ3R/CQn3R	DQ2R	DQ1R	DQS5R	DQ3R/CQn3R	DQ2R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R9n	DIFFOUT_R17n	AK12	AG10	AB9	DQ5R	DQ3R	DQ2R	DQ5R	DQ3R	DQ2R	DQ1R	DQ5R	DQ3R	DQ2R	DQ1R	DQ1R	
5A	VREF5A	IO				DIFFIO_TX_R9p	DIFFOUT_R17p	AK13	AG11	AA10	DQ5R	DQ3R	DQ2R	DQ5R									



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)
5B	VREF5B	IO			DIFFO TX_R16p	DIFFOUT_R31p	AG9	AD9		DQ10R	DQ9R	DQ8R		DQ10R	DQ9R	DQ8R				
5B	VREF5B	IO			DIFFO RX_R16n	DIFFOUT_R32n	AL2	AG3		DQSn10R		DQSn8R/DQ8R		DQSn10R	DQ9R	DQ8R				
5B	VREF5B	IO			DIFFO RX_R16p	DIFFOUT_R32p	AL3	AG4		DQSn10R	DQ9R/CQn9R	DQSn8R/CQ8R		DQSn10R	DQ9R/CQn9R	DQSn8R/CQ8R				
5B	VREF5B	IO			DIFFO TX_R17n	DIFFOUT_R33n	AG12	AD10		DQ10R	DQ9R	DQ8R		DQ10R	DQ9R	DQ8R				
5B	VREF5B	IO			DIFFO RX_R17p	DIFFOUT_R33p	AF12	AD11		DQ10R	DQ9R	DQ8R		DQ10R	DQ9R	DQ8R				
5B	VREF5B	IO			DIFFO RX_R17n	DIFFOUT_R34n	AM1	AF6		DQSn11R	DQSn9R/DQ9R	DQ8R		DQSn11R	DQSn9R/DQ9R	DQ8R				
5B	VREF5B	IO			DIFFO RX_R17p	DIFFOUT_R34p	AL1	AF7		DQSn11R	DQSn9R/CQ9R	DQ8R		DQSn11R	DQSn9R/CQ9R	DQ8R				
5B	VREF5B	IO			DIFFO TX_R18n	DIFFOUT_R35n	AF9	AD12		DQ11R	DQ9R	DQ8R		DQ11R	DQ9R	DQ8R				
5B	VREF5B	IO			DIFFO TX_R18p	DIFFOUT_R35p	AF10	AC12		DQ11R	DQ9R	DQ8R		DQ11R	DQ9R	DQ8R				
5B	VREF5B	IO			DIFFO RX_R18n	DIFFOUT_R36n	AK3	AG5		DQ11R	DQ9R	DQ8R		DQ11R	DQ9R	DQ8R				
5B	VREF5B	IO			DIFFO RX_R18p	DIFFOUT_R36p	AK4	AG6		DQ11R	DQ9R	DQ8R		DQ11R	DQ9R	DQ8R				
5B	VREF5B	IO			DIFFO TX_R19n	DIFFOUT_R37n	AH7			DQ12R	DQ10R			DQ12R	DQ10R					
5B	VREF5B	IO			DIFFO TX_R19p	DIFFOUT_R37p	AH8			DQ12R	DQ10R			DQ12R	DQ10R					
5B	VREF5B	IO			DIFFO RX_R19n	DIFFOUT_R38n	AH4			DQSn12R				DQSn12R						
5B	VREF5B	IO			DIFFO RX_R19p	DIFFOUT_R38p	AH5			DQSn12R	DQ10R/CQn10R			DQSn12R	DQ10R					
5B	VREF5B	IO			DIFFO TX_R20n	DIFFOUT_R39n	AJ6			DQ12R	DQ10R			DQ12R	DQ10R					
5B	VREF5B	IO			DIFFO TX_R20p	DIFFOUT_R39p	AJ7			DQ12R	DQ10R			DQ12R	DQ10R					
5B	VREF5B	IO			DIFFO RX_R20n	DIFFOUT_R40n	AJ3			DQSn13R	DQSn10R/DQ10R			DQSn13R						
5B	VREF5B	IO			DIFFO RX_R20p	DIFFOUT_R40p	AJ4			DQSn13R	DQSn10R/CQ10R			DQSn13R						
5B	VREF5B	IO			DIFFO TX_R21n	DIFFOUT_R41n	AE11			DQ13R	DQ10R			DQ13R	DQ10R					
5B	VREF5B	IO			DIFFO TX_R21p	DIFFOUT_R41p	AE12			DQ13R	DQ10R			DQ13R	DQ10R					
5B	VREF5B	IO			DIFFO RX_R21n	DIFFOUT_R42n	AJ1			DQ13R	DQ10R			DQ13R	DQ10R					
5B	VREF5B	IO			DIFFO RX_R21p	DIFFOUT_R42p	AK1			DQ13R	DQ10R			DQ13R	DQ10R					
5C	VREF5C	IO			DIFFO TX_R22n	DIFFOUT_R43n	AD13	AE4	AB5	DQ14R	DQ14R	DQ14R		DQ14R	DQ14R	DQ14R		DQ14R	DQ14R	DQ14R
5C	VREF5C	IO			DIFFO TX_R22p	DIFFOUT_R43p	AD14	AE5	AB6	DQ14R	DQ14R	DQ14R		DQ14R	DQ14R	DQ14R		DQ14R	DQ14R	DQ14R
5C	VREF5C	IO			DIFFO RX_R22n	DIFFOUT_R44n	AG3	AD4	AB3	DQSn14R	DQ14R	DQ14R		DQSn14R	DQ14R	DQ14R		DQSn14R	DQ14R	DQ14R
5C	VREF5C	IO			DIFFO RX_R22p	DIFFOUT_R44p	AG4	AD5	AC4	DQSn14R	DQ14R/CQn14R	DQ14R		DQSn14R	DQ14R/CQn14R	DQ14R		DQSn14R	DQ14R/CQn14R	DQ14R
5C	VREF5C	IO			DIFFO TX_R23n	DIFFOUT_R45n	AE9	AD7	AA6	DQ14R	DQ14R	DQ14R		DQ14R	DQ14R	DQ14R		DQ14R	DQ14R	DQ14R
5C	VREF5C	IO			DIFFO TX_R23p	DIFFOUT_R45p	AE10	AD8	AA7	DQ14R	DQ14R	DQ14R		DQ14R	DQ14R	DQ14R		DQ14R	DQ14R	DQ14R
5C	VREF5C	IO			DIFFO RX_R23n	DIFFOUT_R46n	AH1	AF3	AD1	DQSn15R	DQSn14R/DQ14R	DQ14R		DQSn15R	DQSn14R/DQ14R	DQ14R		DQSn15R	DQSn14R/DQ14R	DQ14R
5C	VREF5C	IO			DIFFO RX_R23p	DIFFOUT_R46p	AH2	AF4	AC2	DQSn15R	DQSn14R/CQ14R	DQ14R/CQn14R		DQSn15R	DQSn14R/CQ14R	DQ14R/CQn14R		DQSn15R	DQSn14R/CQ14R	DQ14R/CQn14R
5C	VREF5C	IO			DIFFO TX_R24n	DIFFOUT_R47n	AG5	AE6	Y9	DQ15R	DQ14R	DQ14R		DQ15R	DQ14R	DQ14R		DQ15R	DQ14R	DQ14R
5C	VREF5C	IO			DIFFO TX_R24p	DIFFOUT_R47p	AG6	AD6	Y10	DQ15R	DQ14R	DQ14R		DQ15R	DQ14R	DQ14R		DQ15R	DQ14R	DQ14R
5C	VREF5C	IO			DIFFO RX_R24n	DIFFOUT_R48n	AG1	AE2	AA3	DQ15R	DQ14R	DQ14R		DQ15R	DQ14R	DQ14R		DQ15R	DQ14R	DQ14R
5C	VREF5C	IO			DIFFO RX_R24p	DIFFOUT_R48p	AG2	AE3	AB4	DQ15R	DQ14R	DQ14R		DQ15R	DQ14R	DQ14R		DQ15R	DQ14R	DQ14R
5C	VREF5C	IO			DIFFO TX_R25n	DIFFOUT_R49n	AD9	AC9	Y7	DQ16R	DQ15R	DQ14R		DQ16R	DQ15R	DQ14R		DQ16R	DQ15R	DQ14R
5C	VREF5C	IO			DIFFO TX_R25p	DIFFOUT_R49p	AD10	AC10	Y8	DQ16R	DQ15R	DQ14R		DQ16R	DQ15R	DQ14R		DQ16R	DQ15R	DQ14R
5C	VREF5C	IO			DIFFO RX_R25n	DIFFOUT_R50n	AF3	AF1	AC1	DQSn16R	DQ15R	DQSn14R/DQ14R		DQSn16R	DQ15R	DQSn14R/DQ14R		DQSn16R	DQ15R	DQSn14R/DQ14R
5C	VREF5C	IO			DIFFO RX_R25p	DIFFOUT_R50p	AF4	AE1	AB2	DQSn16R	DQ15R/CQn15R	DQSn14R/CQ14R		DQSn16R	DQ15R/CQn15R	DQSn14R/CQ14R		DQSn16R	DQ15R/CQn15R	DQSn14R/CQ14R
5C	VREF5C	IO			DIFFO TX_R26n	DIFFOUT_R51n	AD11	AB11	Y11	DQ16R	DQ15R	DQ14R		DQ16R	DQ15R	DQ14R		DQ16R	DQ15R	DQ14R
5C	VREF5C	IO			DIFFO TX_R26p	DIFFOUT_R51p	AD12	AB12	W12	DQ16R	DQ15R	DQ14R		DQ16R	DQ15R	DQ14R		DQ16R	DQ15R	DQ14R
5C	VREF5C	IO			DIFFO RX_R26n	DIFFOUT_R52n	AE4	AD1	Y3	DQSn17R	DQSn15R/DQ15R	DQ14R		DQSn17R	DQSn15R/DQ15R	DQ14R		DQSn17R	DQSn15R/DQ15R	DQ14R
5C	VREF5C	IO			DIFFO RX_R26p	DIFFOUT_R52p	AE5	AD2	AA4	DQSn17R	DQSn15R/CQ15R	DQ14R		DQSn17R	DQSn15R/CQ15R	DQ14R		DQSn17R	DQSn15R/CQ15R	DQ14R
5C	VREF5C	IO			DIFFO TX_R27n	DIFFOUT_R53n	AD7	AC6	Y5	DQ17R	DQ15R	DQ14R		DQ17R	DQ15R	DQ14R		DQ17R	DQ15R	DQ14R
5C	VREF5C	IO			DIFFO TX_R27p	DIFFOUT_R53p	AD8	AC7	Y6	DQ17R	DQ15R	DQ14R		DQ17R	DQ15R	DQ14R		DQ17R	DQ15R	DQ14R
5C	VREF5C	IO			DIFFO RX_R27n	DIFFOUT_R54n	AE2	AC3	AB1	DQ17R	DQ15R	DQ14R		DQ17R	DQ15R	DQ14R		DQ17R	DQ15R	DQ14R
5C	VREF5C	IO			DIFFO RX_R27p	DIFFOUT_R54p	AE3	AC4	AA1	DQ17R	DQ15R	DQ14R		DQ17R	DQ15R	DQ14R		DQ17R	DQ15R	DQ14R
5C	VREF5C	IO			DIFFO TX_R28n	DIFFOUT_R55n	AF6	AA11	W7	DQ18R	DQ16R			DQ18R	DQ16R			DQ18R	DQ16R	
5C	VREF5C	IO			DIFFO TX_R28p	DIFFOUT_R55p	AF7	AA12	W8	DQ18R	DQ16R			DQ18R	DQ16R			DQ18R	DQ16R	
5C	VREF5C	IO			DIFFO RX_R28n	DIFFOUT_R56n	AD5	AC1	W3	DQSn18R	DQ16R			DQSn18R	DQ16R			DQSn18R	DQ16R	
5C	VREF5C	IO			DIFFO RX_R28p	DIFFOUT_R56p	AD6	AB1	Y4	DQSn18R	DQ16R/CQn16R			DQSn18R	DQ16R/CQn16R			DQSn18R	DQ16R/CQn16R	
5C	VREF5C	IO			DIFFO TX_R29n	DIFFOUT_R57n	AC9	AB9	W10	DQ18R	DQ16R			DQ18R	DQ16R			DQ18R	DQ16R	
5C	VREF5C	IO			DIFFO TX_R29p	DIFFOUT_R57p	AC10	AA10	W11	DQ18R	DQ16R			DQ18R	DQ16R			DQ18R	DQ16R	
5C	VREF5C	IO			DIFFO RX_R29n	DIFFOUT_R58n	AD3	AB2	Y1	DQSn19R	DQSn16R/DQ16R			DQSn19R	DQSn16R/DQ16R			DQSn19R	DQSn16R/DQ16R	
5C	VREF5C	IO			DIFFO RX_R29p	DIFFOUT_R58p	AD4	AB3	Y2	DQSn19R	DQSn16R/CQ16R			DQSn19R	DQSn16R/CQ16R			DQSn19R	DQSn16R/CQ16R	
5C	VREF5C	IO			DIFFO TX_R30n	DIFFOUT_R59n	AC12	AA7	W5	DQ19R	DQ16R			DQ19R	DQ16R			DQ19R	DQ16R	
5C	VREF5C	IO			DIFFO TX_R30p	DIFFOUT_R59p	AC13	AB7	W6	DQ19R	DQ16R			DQ19R	DQ16R			DQ19R	DQ16R	
5C	VREF5C	IO			DIFFO RX_R30n	DIFFOUT_R60n	AF1	AB4	V3	DQ19R	DQ16R			DQ19R	DQ16R			DQ19R	DQ16R	
5C	VREF5C	IO			DIFFO RX_R30p	DIFFOUT_R60p	AE1	AB5	V4	DQ19R	DQ16R			DQ19R	DQ16R			DQ19R	DQ16R	
5C	VREF5C	IO			DIFFO TX_R31n	DIFFOUT_R61n	AE6			DQ20R										
5C	VREF5C	IO			DIFFO TX_R31p	DIFFOUT_R61p	AE7			DQ20R										
5C	VREF5C	IO			DIFFO RX_R31n	DIFFOUT_R62n	AC3			DQSn20R										
5C	VREF5C	IO			DIFFO RX_R31p	DIFFOUT_R62p	AC4			DQSn20R										
5C	VREF5C	IO			DIFFO TX_R32n	DIFFOUT_R63n	AB5			DQ20R										
5C	VREF5C	IO			DIFFO TX_R32p	DIFFOUT_R63p	AB6			DQ20R										
5C	VREF5C	IO			DIFFO RX_R32n	DIFFOUT_R64n	AD1													
5C	VREF5C	IO			DIFFO RX_R32p	DIFFOUT_R64p	AC1													
5C	VREF5C	IO		PLL_R3_CLKOUT0n	DIFFO TX_R33n	DIFFOUT_R65n	AB7	AA5	W9											
5C	VREF5C	IO		PLL_R3_FB_CLKOUT0p	DIFFO TX_R33p	DIFFOUT_R65p	AB8	AA6	V10											
5C	VREF5C	IO	CLK9n		DIFFO RX_R33n	DIFFOUT_R66n	AB3	AA3	U3											
5C	VREF5C	IO	CLK9p		DIFFO RX_R33p	DIFFOUT_R66p	AB4	AA4	U4											
5C	VREF5C	IO	CLK8n	CLK8n			AB1	AA1	W1											
5C	VREF5C	IO	CLK8p	CLK8p			AB2	AA2	W2											
		VCCA_PLL_R3					AB9	AA8	V7											
		VCCD_PLL_R3					AB10	AA9	V9											
		VCCD_PLL_R2					AA10	W9	U9											
		VCCA_PLL_R2					AA9	W8	U7											
6C	VREF6C	IO	CLK10p	CLK10p			AA2	W2	U2											
6C	VREF6C	IO	CLK10n	CLK10n			AA1	W1	U1											
6C	VREF6C	IO	CLK11p	CLK11p			AA4	Y4	T2											
6C	VREF6C	IO	CLK11n	CLK11n			AA3													





Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)
6C	VREF6C	IO			DIFFIO_TX_R37n	DIFFOUT_R74n	AA11	V5	U6	DQ22R	DQ25R			DQ22R	DQ25R			DQ22R	DQ25R	
6C	VREF6C	IO			DIFFIO_RX_R38p	DIFFOUT_R75p	V3	V2	R4	DQS22R	DQS25R/CQ25R			DQS22R	DQS25R/CQ25R			DQS22R	DQS25R/CQ25R	
6C	VREF6C	IO			DIFFIO_RX_R38n	DIFFOUT_R75n	V2	V1	R3	DQSn22R	DQSn25R/DQ25R			DQSn22R	DQSn25R/DQ25R			DQSn22R	DQSn25R/DQ25R	
6C	VREF6C	IO			DIFFIO_TX_R39p	DIFFOUT_R76p	Y13	V8	T9	DQ23R	DQ25R			DQ23R	DQ25R			DQ23R	DQ25R	
6C	VREF6C	IO			DIFFIO_TX_R38n	DIFFOUT_R76n	Y12	W7	T8	DQ23R	DQ25R			DQ23R	DQ25R			DQ23R	DQ25R	
6C	VREF6C	IO			DIFFIO_RX_R39p	DIFFOUT_R77p	U1	V4	N2	DQS23R	DQ25R/CQn25R			DQS23R	DQ25R/CQn25R			DQS23R	DQ25R/CQn25R	
6C	VREF6C	IO			DIFFIO_RX_R39n	DIFFOUT_R77n	V1	V3	P1	DQSn23R	DQ25R			DQSn23R	DQ25R			DQSn23R	DQ25R	
6C	VREF6C	IO			DIFFIO_TX_R39p	DIFFOUT_R78p	Y10	U7	T5	DQ23R	DQ25R			DQ23R	DQ25R			DQ23R	DQ25R	
6C	VREF6C	IO			DIFFIO_TX_R39n	DIFFOUT_R78n	W9	U6	T4	DQ23R	DQ25R			DQ23R	DQ25R			DQ23R	DQ25R	
6C	VREF6C	IO			DIFFIO_RX_R40p	DIFFOUT_R79p	T2	T1	P4	DQ24R	DQ26R	DQ27R		DQ24R	DQ26R	DQ27R		DQ24R	DQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_RX_R40n	DIFFOUT_R79n	T1	U1	P3	DQ24R	DQ26R	DQ27R		DQ24R	DQ26R	DQ27R		DQ24R	DQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R40p	DIFFOUT_R80p	W8	Y10	R7	DQ24R	DQ26R	DQ27R		DQ24R	DQ26R	DQ27R		DQ24R	DQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R40n	DIFFOUT_R80n	W5	Y4	M6	DQ24R	DQ26R	DQ27R		DQ24R	DQ26R	DQ27R		DQ24R	DQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_RX_R41p	DIFFOUT_R81p	V5	U4	M1	DQS24R	DQS26R/CQ26R	DQ27R		DQS24R	DQS26R/CQ26R	DQ27R		DQS24R	DQS26R/CQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_RX_R41n	DIFFOUT_R81n	V4	U3	N1	DQSn24R	DQSn26R/DQ26R	DQ27R		DQSn24R	DQSn26R/DQ26R	DQ27R		DQSn24R	DQSn26R/DQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R41p	DIFFOUT_R82p	W8	W10	P6	DQ25R	DQ26R	DQ27R		DQ25R	DQ26R	DQ27R		DQ25R	DQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R41n	DIFFOUT_R82n	W7	V9	P5	DQ25R	DQ26R	DQ27R		DQ25R	DQ26R	DQ27R		DQ25R	DQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_RX_R42p	DIFFOUT_R83p	U4	P1	N4	DQS25R	DQ26R/CQn26R	DQS27R/CQ27R		DQS25R	DQ26R/CQn26R	DQS27R/CQ27R		DQS25R	DQ26R/CQn26R	DQS27R/CQ27R
6C	VREF6C	IO			DIFFIO_RX_R42n	DIFFOUT_R83n	U3	R1	N3	DQS25R	DQ26R	DQS27R/DQ27R		DQS25R	DQ26R	DQS27R/DQ27R		DQS25R	DQ26R	DQS27R/DQ27R
6C	VREF6C	IO			DIFFIO_TX_R42p	DIFFOUT_R84p	W12	W12	R12	DQ25R	DQ26R	DQ27R		DQ25R	DQ26R	DQ27R		DQ25R	DQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R42n	DIFFOUT_R84n	W11	Y12	T11	DQ25R	DQ26R	DQ27R		DQ25R	DQ26R	DQ27R		DQ25R	DQ26R	DQ27R
6C	VREF6C	IO			DIFFIO_RX_R43p	DIFFOUT_R85p	R2	R2	L2	DQ26R	DQ27R	DQ27R		DQ26R	DQ27R	DQ27R		DQ26R	DQ27R	DQ27R
6C	VREF6C	IO			DIFFIO_RX_R43n	DIFFOUT_R85n	R1	T2	L1	DQ26R	DQ27R	DQ27R		DQ26R	DQ27R	DQ27R		DQ26R	DQ27R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R43p	DIFFOUT_R86p	V8	V11	R10	DQ26R	DQ27R	DQ27R		DQ26R	DQ27R	DQ27R		DQ26R	DQ27R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R43n	DIFFOUT_R86n	V7	W11	R9	DQ26R	DQ27R	DQ27R		DQ26R	DQ27R	DQ27R		DQ26R	DQ27R	DQ27R
6C	VREF6C	IO			DIFFIO_RX_R44p	DIFFOUT_R87p	T4	R4	M4	DQS26R	DQS27R/CQ27R	DQ27R/CQn27R		DQS26R	DQS27R/CQ27R	DQ27R/CQn27R		DQS26R	DQS27R/CQ27R	DQ27R/CQn27R
6C	VREF6C	IO			DIFFIO_RX_R44n	DIFFOUT_R87n	T3	R3	M3	DQSn26R	DQSn27R/DQ27R	DQ27R		DQSn26R	DQSn27R/DQ27R	DQ27R		DQSn26R	DQSn27R/DQ27R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R44p	DIFFOUT_R88p	V10	U10	P8	DQ27R	DQ27R	DQ27R		DQ27R	DQ27R	DQ27R		DQ27R	DQ27R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R44n	DIFFOUT_R88n	V9	U9	P7	DQ27R	DQ27R	DQ27R		DQ27R	DQ27R	DQ27R		DQ27R	DQ27R	DQ27R
6C	VREF6C	IO			DIFFIO_RX_R45p	DIFFOUT_R89p	T6	K2	K2	DQS27R	DQ27R/CQn27R	DQ27R		DQS27R	DQ27R/CQn27R	DQ27R		DQS27R	DQ27R/CQn27R	DQ27R
6C	VREF6C	IO			DIFFIO_RX_R45n	DIFFOUT_R89n	T5	T4	K1	DQSn27R	DQ27R	DQ27R		DQSn27R	DQ27R	DQ27R		DQSn27R	DQ27R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R45p	DIFFOUT_R90p	U7	T7	N6	DQ27R	DQ27R	DQ27R		DQ27R	DQ27R	DQ27R		DQ27R	DQ27R	DQ27R
6C	VREF6C	IO			DIFFIO_TX_R45n	DIFFOUT_R90n	U6	T6	N5	DQ27R	DQ27R	DQ27R		DQ27R	DQ27R	DQ27R		DQ27R	DQ27R	DQ27R
6B	VREF6B	IO			DIFFIO_RX_R46p	DIFFOUT_R91p	N1			DQ28R	DQ31R									
6B	VREF6B	IO			DIFFIO_RX_R46n	DIFFOUT_R91n	P1			DQ28R	DQ31R									
6B	VREF6B	IO			DIFFIO_TX_R46p	DIFFOUT_R92p	V13			DQ28R	DQ31R									
6B	VREF6B	IO			DIFFIO_TX_R46n	DIFFOUT_R92n	V12			DQ28R	DQ31R									
6B	VREF6B	IO			DIFFIO_RX_R47p	DIFFOUT_R93p	P4			DQS28R	DQS31R/CQ31R									
6B	VREF6B	IO			DIFFIO_RX_R47n	DIFFOUT_R93n	P3			DQSn28R	DQSn31R/DQ31R									
6B	VREF6B	IO			DIFFIO_TX_R47p	DIFFOUT_R94p	V11			DQ29R	DQ31R									
6B	VREF6B	IO			DIFFIO_TX_R47n	DIFFOUT_R94n	U10			DQ29R	DQ31R									
6B	VREF6B	IO			DIFFIO_RX_R48p	DIFFOUT_R95p	R5			DQS29R	DQ31R/CQn31R									
6B	VREF6B	IO			DIFFIO_RX_R48n	DIFFOUT_R95n	R4			DQSn29R	DQ31R									
6B	VREF6B	IO			DIFFIO_TX_R48p	DIFFOUT_R96p	T8			DQ29R	DQ31R									
6B	VREF6B	IO			DIFFIO_TX_R48n	DIFFOUT_R96n	T7			DQ29R	DQ31R									
6B	VREF6B	IO			DIFFIO_RX_R49p	DIFFOUT_R97p	N4	N2		DQ32R	DQ33R	DQ33R		DQ30R	DQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R49n	DIFFOUT_R97n	N3	N1		DQ30R	DQ32R	DQ33R		DQ30R	DQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R49p	DIFFOUT_R98p	U13	R9		DQ30R	DQ32R	DQ33R		DQ30R	DQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R49n	DIFFOUT_R98n	U12	T9		DQ30R	DQ32R	DQ33R		DQ30R	DQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R50p	DIFFOUT_R99p	M3	R6		DQS30R	DQS32R/CQ32R	DQ33R		DQS30R	DQS32R/CQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R50n	DIFFOUT_R99n	M2	R5		DQSn30R	DQSn32R/DQ32R	DQ33R		DQSn30R	DQSn32R/DQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R50p	DIFFOUT_R100p	R8	T11		DQ31R	DQ33R	DQ33R		DQ31R	DQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R50n	DIFFOUT_R100n	R7	T10		DQ31R	DQ32R	DQ33R		DQ31R	DQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R51p	DIFFOUT_R101p	L1	R4		DQS31R	DQS33R/CQ33R	DQ33R		DQS31R	DQS33R/CQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R51n	DIFFOUT_R101n	M1	P3		DQSn31R	DQSn33R/DQ33R	DQ33R		DQSn31R	DQ32R	DQS33R/DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R51p	DIFFOUT_R102p	T12	U13		DQ31R	DQ32R	DQ33R		DQ31R	DQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R51n	DIFFOUT_R102n	T11	V12		DQ31R	DQ32R	DQ33R		DQ31R	DQ32R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R52p	DIFFOUT_R103p	N6	M2		DQ32R	DQ33R	DQ33R		DQ32R	DQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R52n	DIFFOUT_R103n	N5	M1		DQ32R	DQ33R	DQ33R		DQ32R	DQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R52p	DIFFOUT_R104p	T10	T12		DQ32R	DQ33R	DQ33R		DQ32R	DQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R52n	DIFFOUT_R104n	R9	U12		DQ32R	DQ33R	DQ33R		DQ32R	DQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R53p	DIFFOUT_R105p	M5	N4		DQS32R	DQS33R/CQ33R	DQ33R/CQn33R		DQS32R	DQS33R/CQ33R	DQ33R/CQn33R				
6B	VREF6B	IO			DIFFIO_RX_R53n	DIFFOUT_R105n	M4	M3		DQSn32R	DQSn33R/DQ33R	DQ33R		DQSn32R	DQSn33R/DQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R53p	DIFFOUT_R106p	P7	R11		DQ33R	DQ33R	DQ33R		DQ33R	DQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R53n	DIFFOUT_R106n	P6	R10		DQ33R	DQ33R	DQ33R		DQ33R	DQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R54p	DIFFOUT_R107p	L4	P6		DQS33R	DQS33R/CQn33R	DQ33R		DQS33R	DQS33R/CQn33R	DQ33R				
6B	VREF6B	IO			DIFFIO_RX_R54n	DIFFOUT_R107n	L3	N5		DQSn33R	DQ33R	DQ33R		DQSn33R	DQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R54p	DIFFOUT_R108p	R10	R8		DQ33R	DQ33R	DQ33R		DQ33R	DQ33R	DQ33R				
6B	VREF6B	IO			DIFFIO_TX_R54n	DIFFOUT_R108n	P9	P7		DQ33R	DQ33R	DQ33R		DQ33R	DQ33R	DQ33R				
6A	VREF6A	IO			DIFFIO_RX_R109p	DIFFOUT_R109p	K2	K1	H2											
6A	VREF6A	IO			DIFFIO_RX_R109n	DIFFOUT_R109n	K1	L1	J1											
6A	VREF6A	IO			DIFFIO_TX_R55p	DIFFOUT_R110p	R14	R13	P11	DQ34R				DQ34R				DQ34R		
6A	VREF6A	IO			DIFFIO_TX_R55n	DIFFOUT_R110n	R13	R12	P10	DQ34R				DQ34R				DQ34R		
6A	VREF6A	IO			DIFFIO_RX_R56p	DIFFOUT_R111p	K4	L4	K4	DQS34R				DQS34R				DQS34R		
6A	VREF6A	IO			DIFFIO_RX_R56n	DIFFOUT_R111n	K3	L3	K3	DQSn34R				DQSn34R				DQSn34R		
6A	VREF6A	IO			DIFFIO_TX_R56p	DIFFOUT_R112p	R12	M5	M7	DQ34R				DQ34R				DQ34R		
6A	VREF6A	IO			DIFFIO_TX_R56n	DIFFOUT_R112n	R11	M4	M6	DQ34R				DQ34R				DQ34R		
6A	VREF6A	IO			DIFFIO_RX_R57p	DIFFOUT_R113p	J2	J2	G2	DQ35R	DQ38R			DQ35R	DQ38R					



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)
6A	VREF6A	IO			DIFFIO_RX_R61n	DIFFOUT_R121n	G2	H3	E1	DQSn37R	DQSn39R/DQ39R	DQ40R		DQSn37R	DQSn39R/DQ39R	DQ40R		DQSn37R	DQSn39R/DQ39R	DQ40R
6A	VREF6A	IO			DIFFIO_TX_R61p	DIFFOUT_R122p	N11	N10	N11	DQ39R	DQ39R	DQ40R		DQ39R	DQ39R	DQ40R		DQ39R	DQ39R	DQ40R
6A	VREF6A	IO			DIFFIO_RX_R62p	DIFFOUT_R123p	E1	J5	F4	DQ39R	DQ39R/CQn39R	DQ40R		DQ39R	DQ39R/CQn39R	DQ40R		DQ39R	DQ39R	DQ40R
6A	VREF6A	IO			DIFFIO_TX_R62p	DIFFOUT_R124p	F1	J4	F3	DQSn38R	DQ39R	DQSn40R/DQ40R		DQ39R	DQ39R	DQ40R		DQ39R	DQ39R	DQ40R
6A	VREF6A	IO			DIFFIO_RX_R62n	DIFFOUT_R124n	M8	M8	J6	DQ39R	DQ39R	DQ40R		DQ39R	DQ39R	DQ40R		DQ39R	DQ39R	DQ40R
6A	VREF6A	IO			DIFFIO_RX_R63p	DIFFOUT_R125p	F4	G4	G5	DQ39R	DQ40R	DQ40R		DQ39R	DQ40R	DQ40R		DQ39R	DQ40R	DQ40R
6A	VREF6A	IO			DIFFIO_RX_R63n	DIFFOUT_R125n	F3	G3	G4	DQ39R	DQ40R	DQ40R		DQ39R	DQ40R	DQ40R		DQ39R	DQ40R	DQ40R
6A	VREF6A	IO			DIFFIO_TX_R63p	DIFFOUT_R126p	L7	K5	K8	DQ39R	DQ40R	DQ40R		DQ39R	DQ40R	DQ40R		DQ39R	DQ40R	DQ40R
6A	VREF6A	IO			DIFFIO_TX_R63n	DIFFOUT_R126n	L6	K4	K7	DQ39R	DQ40R	DQ40R		DQ39R	DQ40R	DQ40R		DQ39R	DQ40R	DQ40R
6A	VREF6A	IO			DIFFIO_RX_R64p	DIFFOUT_R127p	D2	E1	C1	DQ39R	DQSn40R/CQ40R	DQ40R/CQn40R		DQ39R	DQSn40R/CQ40R	DQ40R/CQn40R		DQ39R	DQSn40R/CQ40R	DQ40R/CQn40R
6A	VREF6A	IO			DIFFIO_RX_R64n	DIFFOUT_R127n	D1	F1	D1	DQSn39R	DQSn40R/DQ40R	DQ40R		DQSn39R	DQSn40R/DQ40R	DQ40R		DQSn39R	DQSn40R/DQ40R	DQ40R
6A	VREF6A	IO			DIFFIO_TX_R64p	DIFFOUT_R128p	N9	K7	M10	DQ40R	DQ40R	DQ40R		DQ40R	DQ40R	DQ40R		DQ40R	DQ40R	DQ40R
6A	VREF6A	IO			DIFFIO_TX_R64n	DIFFOUT_R128n	N8	K6	M9	DQ40R	DQ40R	DQ40R		DQ40R	DQ40R	DQ40R		DQ40R	DQ40R	DQ40R
6A	VREF6A	IO			DIFFIO_RX_R65p	DIFFOUT_R129p	E4	D2	D3	DQSn40R	DQ40R/CQn40R	DQ40R		DQSn40R	DQ40R/CQn40R	DQ40R		DQSn40R	DQ40R/CQn40R	DQ40R
6A	VREF6A	IO			DIFFIO_RX_R65n	DIFFOUT_R129n	E3	D1	D2	DQSn40R	DQ40R	DQ40R		DQSn40R	DQ40R	DQ40R		DQSn40R	DQ40R	DQ40R
6A	VREF6A	IO			DIFFIO_TX_R65p	DIFFOUT_R130p	G5	L7	L9	DQ40R	DQ40R	DQ40R		DQ40R	DQ40R	DQ40R		DQ40R	DQ40R	DQ40R
6A	VREF6A	IO			DIFFIO_TX_R65n	DIFFOUT_R130n	G4	L6	L8	DQ40R	DQ40R	DQ40R		DQ40R	DQ40R	DQ40R		DQ40R	DQ40R	DQ40R
6A	VREF6A	IO	RUP6A		DIFFIO_RX_R66p	DIFFOUT_R131p	C3	F4	E4											
6A	VREF6A	IO	RDN6A		DIFFIO_RX_R66n	DIFFOUT_R131n	D3	E3	E3											
6A	VREF6A	IO	PLL_R1_FB_CLKOUT0p		DIFFIO_TX_R66p	DIFFOUT_R132p	J8	J7	H8											
6A	VREF6A	IO	PLL_R1_CLK0n		DIFFIO_TX_R66n	DIFFOUT_R132n	J7	J6	H5											
6A	VREF6A	PLL_R1_CLKp	PLL_R1_CLKp				C2	C2												
6A	VREF6A	PLL_R1_CLKn	PLL_R1_CLKn				C1	C1												
		VCCD_PLL_R1					M10	L9												
		VCCA_PLL_R1					L9	K9												
		MSEL2		MSEL2			F5	D3	K9											
		MSEL1		MSEL1			N13	F5	J8											
		MSEL0		MSEL0			M11	M11	K10											
		TEMPDIODEn					H7	G5	D4											
		TEMPDIODEp					G6	H6	E5											
		NC					L10	H7	G7											
7A	VREF7A	IO				DIFFOUT_T1n	M12	H9	F8	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T
7A	VREF7A	IO				DIFFOUT_T1p	L12	H10	F6	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T
7A	VREF7A	IO	RDN7A		DIFFIO_RX_T1n	DIFFOUT_T2n	J11	G10	E7	DQSn1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQSn1T	DQ1T	DQ1T
7A	VREF7A	IO	RUP7A		DIFFIO_RX_T1p	DIFFOUT_T2p	K11	G11	F7	DQSn1T	DQ1T/CQn1T	DQ1T	DQ1T	DQ1T	DQ1T/CQn1T	DQ1T	DQ1T	DQ1T	DQSn1T	DQ1T
7A	VREF7A	IO				DIFFOUT_T3n	J12	J9	F9	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T
7A	VREF7A	IO				DIFFOUT_T3p	K12	G8	G8	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T	DQ1T
7A	VREF7A	IO			DIFFIO_RX_T2n	DIFFOUT_T4n	C5	F7	C3	DQSn2T	DQSn1T/DQ1T	DQ1T	DQ1T	DQSn2T	DQSn1T/DQ1T	DQ1T	DQ1T	DQSn2T	DQSn1T/DQ1T	DQ1T
7A	VREF7A	IO			DIFFIO_TX_T2p	DIFFOUT_T4p	D5	G7	C4	DQSn2T	DQSn1T/CQ1T	DQ1T/CQn1T	DQ1T	DQSn2T	DQSn1T/CQ1T	DQ1T/CQn1T	DQ1T	DQSn2T	DQSn1T/CQ1T	DQ1T/CQn1T
7A	VREF7A	IO				DIFFOUT_T5n	E6	G8	C6	DQ2T	DQ1T	DQ1T	DQ1T	DQ2T	DQ1T	DQ1T	DQ1T	DQ2T	DQ1T	DQ1T
7A	VREF7A	IO				DIFFOUT_T5p	F6	F8	D6	DQ2T	DQ1T	DQ1T	DQ1T	DQ2T	DQ1T	DQ1T	DQ1T	DQ2T	DQ1T	DQ1T
7A	VREF7A	IO			DIFFIO_RX_T3n	DIFFOUT_T6n	C6	E7	B5	DQ2T	DQ1T	DQ1T	DQ1T	DQ2T	DQ1T	DQ1T	DQ1T	DQ2T	DQ1T	DQ1T
7A	VREF7A	IO			DIFFIO_TX_T3p	DIFFOUT_T6p	D6	F6	C5	DQ2T	DQ1T	DQ1T	DQ1T	DQ2T	DQ1T	DQ1T	DQ1T	DQ2T	DQ1T	DQ1T
7A	VREF7A	IO				DIFFOUT_T7n	J9	J12	J11	DQ2T	DQ2T	DQ2T	DQ2T	DQ2T	DQ2T	DQ2T	DQ2T	DQ2T	DQ2T	DQ2T
7A	VREF7A	IO				DIFFOUT_T7p	K10	J11	G9	DQ3T	DQ2T	DQ2T	DQ2T	DQ3T	DQ2T	DQ2T	DQ2T	DQ3T	DQ2T	DQ2T
7A	VREF7A	IO			DIFFIO_RX_T4n	DIFFOUT_T8n	G8	K10	G11	DQSn3T	DQ2T	DQSn1T/DQ1T	DQ2T	DQSn3T	DQ2T	DQSn1T/DQ1T	DQ2T	DQSn3T	DQ2T	DQSn1T/DQ1T
7A	VREF7A	IO			DIFFIO_TX_T4p	DIFFOUT_T8p	G9	K11	H11	DQSn3T	DQ2T/CQn2T	DQSn1T/CQ1T	DQ1T	DQSn3T	DQ2T/CQn2T	DQSn1T/CQ1T	DQ1T	DQSn3T	DQ2T/CQn2T	DQSn1T/CQ1T
7A	VREF7A	IO				DIFFOUT_T9n	H9	L12	J12	DQ3T	DQ2T	DQ2T	DQ2T	DQ3T	DQ2T	DQ2T	DQ2T	DQ3T	DQ2T	DQ2T
7A	VREF7A	IO				DIFFOUT_T9p	J10	K12	G10	DQ3T	DQ2T	DQ2T	DQ2T	DQ3T	DQ2T	DQ2T	DQ2T	DQ3T	DQ2T	DQ2T
7A	VREF7A	IO			DIFFIO_RX_T5n	DIFFOUT_T10n	A2	D4	A2	DQSn4T	DQSn2T/DQ2T	DQ1T	DQ1T	DQSn4T	DQSn2T/DQ2T	DQ1T	DQ1T	DQSn4T	DQSn2T/DQ2T	DQ1T
7A	VREF7A	IO			DIFFIO_TX_T5p	DIFFOUT_T10p	A3	E4	B2	DQSn4T	DQSn2T/CQ2T	DQ1T	DQ1T/CQn1T	DQSn4T	DQSn2T/CQ2T	DQ1T	DQ1T/CQn1T	DQSn4T	DQSn2T/CQ2T	DQ1T
7A	VREF7A	IO				DIFFOUT_T11n	A4	D6	A5	DQ4T	DQ2T	DQ2T	DQ2T	DQ4T	DQ2T	DQ2T	DQ2T	DQ4T	DQ2T	DQ2T
7A	VREF7A	IO				DIFFOUT_T11p	B3	E6	A3	DQ4T	DQ2T	DQ2T	DQ2T	DQ4T	DQ2T	DQ2T	DQ2T	DQ4T	DQ2T	DQ2T
7A	VREF7A	IO			DIFFIO_RX_T6n	DIFFOUT_T12n	B4	C5	A4	DQ4T	DQ2T	DQ2T	DQ2T	DQ4T	DQ2T	DQ2T	DQ2T	DQ4T	DQ2T	DQ2T
7A	VREF7A	IO			DIFFIO_TX_T6p	DIFFOUT_T12p	C4	D5	B4	DQ4T	DQ2T	DQ2T	DQ2T	DQ4T	DQ2T	DQ2T	DQ2T	DQ4T	DQ2T	DQ2T
7A	VREF7A	IO				DIFFOUT_T13n	N14	B4	D7	DQ5T	DQ3T	DQ2T	DQ2T	DQ5T	DQ3T	DQ2T	DQ2T	DQ5T	DQ3T	DQ2T
7A	VREF7A	IO				DIFFOUT_T13p	M13	A3	E8	DQ5T	DQ3T	DQ2T	DQ2T	DQ5T	DQ3T	DQ2T	DQ2T	DQ5T	DQ3T	DQ2T
7A	VREF7A	IO			DIFFIO_RX_T7n	DIFFOUT_T14n	K13	B3	C9	DQSn5T	DQ3T	DQ2T	DQSn1T/DQ1T	DQSn5T	DQ3T	DQ2T	DQSn1T/DQ1T	DQSn5T	DQ3T	DQ3T
7A	VREF7A	IO			DIFFIO_TX_T7p	DIFFOUT_T14p	L13	C3	D9	DQSn5T	DQ3T/CQn3T	DQ2T	DQSn1T/CQ1T	DQSn5T	DQ3T/CQn3T	DQ2T	DQSn1T/CQ1T	DQSn5T	DQ3T/CQn3T	DQ3T
7A	VREF7A	IO				DIFFOUT_T15n	M15	A2	E10	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T
7A	VREF7A	IO				DIFFOUT_T15p	M14	A4	D8	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T
7A	VREF7A	IO			DIFFIO_RX_T8n	DIFFOUT_T16n	F8	C8	A7	DQSn6T	DQSn3T/DQ3T	DQ2T	DQ1T	DQSn6T	DQSn3T/DQ3T	DQ2T	DQ1T	DQSn6T	DQSn3T/DQ3T	DQ2T
7A	VREF7A	IO			DIFFIO_TX_T8p	DIFFOUT_T16p	F9	D8	B7	DQSn6T	DQSn3T/CQ3T	DQ2T/CQn2T	DQ1T	DQSn6T	DQSn3T/CQ3T	DQ2T/CQn2T	DQ1T	DQSn6T	DQSn3T/CQ3T	DQ2T
7A	VREF7A	IO				DIFFOUT_T17n	D8	D9	A6	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T
7A	VREF7A	IO				DIFFOUT_T17p	F7	E9	C7	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T
7A	VREF7A	IO			DIFFIO_RX_T9n	DIFFOUT_T18n	D7	C7	A8	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T
7A	VREF7A	IO			DIFFIO_TX_T9p	DIFFOUT_T18p	E7	D7	B8	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T	DQ2T	DQ6T	DQ3T	DQ2T
7A	VREF7A	IO				DIFFOUT_T19n	F10	L13	L13	DQ7T	DQ4T	DQ2T	DQ2T	DQ7T	DQ4T	DQ2T	DQ2T	DQ7T	DQ4T	DQ2T
7A	VREF7A	IO				DIFFOUT_T19p	G10	K13	G12	DQ7T	DQ4T	DQ2T	DQ2T	DQ7T	DQ4T	DQ2T	DQ2T	DQ7T	DQ4T	DQ2T
7A	VREF7A	IO			DIFFIO_RX_T10n	DIFFOUT_T20n	D9	M14	K11	DQSn7T	DQ4T	DQSn2T/DQ2T	DQ1T	DQSn7T	DQ4T	DQSn2T/DQ2T	DQ1T	DQSn7T	DQ4T	DQSn2T/DQ2T
7A	VREF7A	IO			DIFFIO_TX_T10p	DIFFOUT_T20p	E9	M15	K12	DQSn7T	DQ4T/CQn4T	DQSn2T/CQ2T	DQ1T	DQSn7T	DQ4T/CQn4T	DQSn2T/CQ2T	DQ1T	DQSn7T	DQ4T/CQn4T	DQSn2T/CQ2T
7A	VREF7A	IO				DIFFOUT_T21n	F11	N13	DQ7T	DQ4T	DQ2T	DQ2T	DQ2T	DQ7T	DQ4T	DQ2T	DQ2T	DQ7T	DQ4T	DQ2T
7A	VREF7A	IO				DIFFOUT_T21p	G11	M13	DQ7T	DQ4T	DQ2T	DQ2T	DQ2T	DQ7T	DQ4T	DQ2T	DQ2T	DQ7T	DQ4T	DQ2T
7A	VREF7A	IO			DIFFIO_RX_T11n	DIFFOUT_T22n	A6	B6	B6	DQSn8T	DQSn4T/DQ4T	DQ2T	DQ1T	DQSn8T	DQSn4T/DQ4T	DQ2T	DQ1T	DQSn8T	DQSn4T/DQ4T	DQ2T
7A	VREF7A	IO			DIFFIO_TX_T11p	DIFFOUT_T22p	B6	C6	C6	DQSn8T	DQSn4T/CQ4T	DQ2T	DQ1T	DQSn8T	DQSn4T/CQ4T	DQ2T	DQ1T	DQSn8T	DQSn4T/CQ4T	DQ2T
7A	VREF7A	IO				DIFFOUT_T23n	A5	A7	A7	DQ8T	DQ4T	DQ2T	DQ2T	DQ						

Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	
7B	VREF7B	IO				DIFFOUT_T31p	H16	H13	K13	DQ11T	DQ10T	DQ9T	DQ9T	DQ11T	DQ10T	DQ9T	DQ9T	DQ11T	DQ10T	DQ9T	
7B	VREF7B	IO			DIFFIO_RX_T16n	DIFFOUT_T32n	G15	J14	H14	DQSn11T	DQ10T	DQSn9T/DQ9T	DQ9T	DQSn11T	DQ10T	DQSn9T/DQ9T	DQ9T	DQSn11T	DQ10T	DQSn9T/DQ9T	
7B	VREF7B	IO			DIFFIO_RX_T16p	DIFFOUT_T32p	H15	K14	J14	DQSn11T	DQ10T/CQn10T	DQ9T	DQ9T	DQSn11T	DQ10T/CQn10T	DQ9T	DQ9T	DQSn11T	DQ10T/CQn10T	DQ9T	
7B	VREF7B	IO				DIFFOUT_T33n	G16	J15	K15	DQ11T	DQ10T	DQ9T	DQ9T	DQ11T	DQ10T	DQ9T	DQ9T	DQ11T	DQ10T	DQ9T	
7B	VREF7B	IO				DIFFOUT_T33p	K17	H15	L14	DQ11T	DQ10T	DQ9T	DQ9T	DQ11T	DQ10T	DQ9T	DQ9T	DQ11T	DQ10T	DQ9T	
7B	VREF7B	IO			DIFFIO_RX_T17n	DIFFOUT_T34n	D10	B9	A10	DQSn12T	DQSn10T/DQ10T	DQ9T	DQ9T	DQSn12T	DQSn10T/DQ10T	DQ9T	DQ9T	DQSn12T	DQSn10T/DQ10T	DQ9T	
7B	VREF7B	IO			DIFFIO_RX_T17p	DIFFOUT_T34p	E10	C10	B10	DQSn12T	DQSn10T/CQ10T	DQ9T	DQ9T	DQSn12T	DQSn10T/CQ10T	DQ9T	DQ9T	DQSn12T	DQSn10T/CQ10T	DQ9T	
7B	VREF7B	IO				DIFFOUT_T35n	D12	A9	A12	DQ12T	DQ10T	DQ9T	DQ9T	DQ12T	DQ10T	DQ9T	DQ9T	DQ12T	DQ10T	DQ9T	
7B	VREF7B	IO				DIFFOUT_T35p	C9	A8	A9	DQ12T	DQ10T	DQ9T	DQ9T	DQ12T	DQ10T	DQ9T	DQ9T	DQ12T	DQ10T	DQ9T	
7B	VREF7B	IO			DIFFIO_RX_T18n	DIFFOUT_T36n	C11	A10	A11	DQ12T	DQ10T	DQ9T	DQ9T	DQ12T	DQ10T	DQ9T	DQ9T	DQ12T	DQ10T	DQ9T	
7B	VREF7B	IO			DIFFIO_RX_T18p	DIFFOUT_T36p	D11	B10	B11	DQ12T	DQ10T	DQ9T	DQ9T	DQ12T	DQ10T	DQ9T	DQ9T	DQ12T	DQ10T	DQ9T	
7B	VREF7B	IO				DIFFOUT_T37n	M17	L16		DQ13T	DQ11T	DQ10T	DQ9T	DQ13T	DQ11T	DQ10T	DQ9T	DQ13T	DQ11T	DQ10T	
7B	VREF7B	IO				DIFFOUT_T37p	M16	L15		DQ13T	DQ11T	DQ10T	DQ9T	DQ13T	DQ11T	DQ10T	DQ9T	DQ13T	DQ11T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T19n	DIFFOUT_T38n	L15	M16		DQSn13T	DQ11T	DQ10T	DQSn9T/DQ9T	DQSn13T	DQ11T	DQ10T	DQSn9T/DQ9T	DQSn13T	DQ11T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T19p	DIFFOUT_T38p	L16	M17		DQSn13T	DQ11T/CQn11T	DQ10T	DQSn9T/CQ9T	DQSn13T	DQ11T/CQn11T	DQ10T	DQSn9T/CQ9T	DQSn13T	DQ11T/CQn11T	DQ10T	
7B	VREF7B	IO				DIFFOUT_T39n	M18	J16		DQ13T	DQ11T	DQ10T	DQ9T	DQ13T	DQ11T	DQ10T	DQ9T	DQ13T	DQ11T	DQ10T	
7B	VREF7B	IO				DIFFOUT_T39p	N17	K16		DQ13T	DQ11T	DQ10T	DQ9T	DQ13T	DQ11T	DQ10T	DQ9T	DQ13T	DQ11T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T20n	DIFFOUT_T40n	A8	E15		DQSn14T	DQSn11T/DQ11T	DQ10T	DQ9T	DQSn14T	DQSn11T/DQ11T	DQ10T	DQ9T	DQSn14T	DQSn11T/DQ11T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T20p	DIFFOUT_T40p	A9	F15		DQSn14T	DQSn11T/CQ11T	DQ10T/CQn10T	DQ9T	DQSn14T	DQSn11T/CQ11T	DQ10T/CQn10T	DQ9T	DQSn14T	DQSn11T/CQ11T	DQ10T/CQn10T	
7B	VREF7B	IO				DIFFOUT_T41n	A11	F14		DQ14T	DQ11T	DQ10T	DQ9T	DQ14T	DQ11T	DQ10T	DQ9T	DQ14T	DQ11T	DQ10T	
7B	VREF7B	IO				DIFFOUT_T41p	B9	G14		DQ14T	DQ11T	DQ10T	DQ9T	DQ14T	DQ11T	DQ10T	DQ9T	DQ14T	DQ11T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T21n	DIFFOUT_T42n	A10	F16		DQ14T	DQ11T	DQ10T	DQ9T	DQ14T	DQ11T	DQ10T	DQ9T	DQ14T	DQ11T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T21p	DIFFOUT_T42p	B10	G15		DQ14T	DQ11T	DQ10T	DQ9T	DQ14T	DQ11T	DQ10T	DQ9T	DQ14T	DQ11T	DQ10T	
7B	VREF7B	IO				DIFFOUT_T43n	D13	D14		DQ15T	DQ12T	DQ10T	DQ9T	DQ15T	DQ12T	DQ10T	DQ9T	DQ15T	DQ12T	DQ10T	
7B	VREF7B	IO				DIFFOUT_T43p	F14	C14		DQ15T	DQ12T	DQ10T	DQ9T	DQ15T	DQ12T	DQ10T	DQ9T	DQ15T	DQ12T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T22n	DIFFOUT_T44n	C14	C13		DQSn15T	DQ12T	DQSn10T/DQ10T	DQ9T	DQSn15T	DQ12T	DQSn10T/DQ10T	DQ9T	DQSn15T	DQ12T	DQSn10T/DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T22p	DIFFOUT_T44p	D14	D13		DQSn15T	DQ12T/CQn12T	DQSn10T/CQ10T	DQ9T	DQSn15T	DQ12T/CQn12T	DQSn10T/CQ10T	DQ9T	DQSn15T	DQ12T/CQn12T	DQSn10T/CQ10T	
7B	VREF7B	IO				DIFFOUT_T45n	D15	C15		DQ15T	DQ12T	DQ10T	DQ9T	DQ15T	DQ12T	DQ10T	DQ9T	DQ15T	DQ12T	DQ10T	
7B	VREF7B	IO				DIFFOUT_T45p	E15	D15		DQ15T	DQ12T	DQ10T	DQ9T	DQ15T	DQ12T	DQ10T	DQ9T	DQ15T	DQ12T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T23n	DIFFOUT_T46n	B12	A11		DQSn16T	DQSn12T/DQ12T	DQ10T	DQ9T	DQSn16T	DQSn12T/DQ12T	DQ10T	DQ9T	DQSn16T	DQSn12T/DQ12T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T23p	DIFFOUT_T46p	C12	A12		DQSn16T	DQSn12T/CQ12T	DQ10T	DQ9T	DQSn16T	DQSn12T/CQ12T	DQ10T	DQ9T	DQSn16T	DQSn12T/CQ12T	DQ10T	
7B	VREF7B	IO				DIFFOUT_T47n	A14	B12		DQ16T	DQ12T	DQ10T	DQ9T	DQ16T	DQ12T	DQ10T	DQ9T	DQ16T	DQ12T	DQ10T	
7B	VREF7B	IO				DIFFOUT_T47p	A12	B13		DQ16T	DQ12T	DQ10T	DQ9T	DQ16T	DQ12T	DQ10T	DQ9T	DQ16T	DQ12T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T24n	DIFFOUT_T48n	A13	A13		DQ16T	DQ12T	DQ10T	DQ9T	DQ16T	DQ12T	DQ10T	DQ9T	DQ16T	DQ12T	DQ10T	
7B	VREF7B	IO			DIFFIO_RX_T24p	DIFFOUT_T48p	B13	A14		DQ16T	DQ12T	DQ10T	DQ9T	DQ16T	DQ12T	DQ10T	DQ9T	DQ16T	DQ12T	DQ10T	
7C	VREF7C	IO				DIFFOUT_T49n	F16	G18	D14	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T
7C	VREF7C	IO				DIFFOUT_T49p	F17	F18	E13	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T	DQ17T
7C	VREF7C	IO			DIFFIO_RX_T25n	DIFFOUT_T50n	D16	E18	E14	DQSn17T	DQ17T			DQSn17T	DQ17T			DQSn17T	DQ17T		
7C	VREF7C	IO			DIFFIO_RX_T25p	DIFFOUT_T50p	E16	F17	F14	DQSn17T	DQ17T/CQn17T			DQSn17T	DQ17T/CQn17T			DQSn17T	DQ17T/CQn17T		
7C	VREF7C	IO				DIFFOUT_T51n	G18	H18	F15	DQ17T	DQ17T			DQ17T	DQ17T			DQ17T	DQ17T		
7C	VREF7C	IO				DIFFOUT_T51p	G17	D15		DQ17T	DQ17T			DQ17T	DQ17T			DQ17T	DQ17T		
7C	VREF7C	IO			DIFFIO_RX_T26n	DIFFOUT_T52n	B15	C16	A13	DQSn18T	DQSn17T/DQ17T			DQSn18T	DQSn17T/DQ17T			DQSn18T	DQSn17T/DQ17T		
7C	VREF7C	IO			DIFFIO_RX_T26p	DIFFOUT_T52p	C15	D17	B13	DQSn18T	DQSn17T/CQ17T			DQSn18T	DQSn17T/CQ17T			DQSn18T	DQSn17T/CQ17T		
7C	VREF7C	IO				DIFFOUT_T53n	B16	A15	A15	DQ18T	DQ17T			DQ18T	DQ17T			DQ18T	DQ17T		
7C	VREF7C	IO				DIFFOUT_T53p	A15	B15	C14	DQ18T	DQ17T			DQ18T	DQ17T			DQ18T	DQ17T		
7C	VREF7C	IO			DIFFIO_RX_T27n	DIFFOUT_T54n	A16	A16	A14	DQ18T	DQ17T			DQ18T	DQ17T			DQ18T	DQ17T		
7C	VREF7C	IO			DIFFIO_RX_T27p	DIFFOUT_T54p	A17	B16	B14	DQ18T	DQ17T			DQ18T	DQ17T			DQ18T	DQ17T		
7C	VREF7C	IO				DIFFOUT_T55n	K18	A17	C17	DQ19T	DQ18T	DQ17T		DQ19T	DQ18T	DQ17T		DQ19T	DQ18T	DQ17T	
7C	VREF7C	IO				DIFFOUT_T55p	L18	C18	C15	DQ19T	DQ18T	DQ17T		DQ19T	DQ18T	DQ17T		DQ19T	DQ18T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T28n	DIFFOUT_T56n	H18	C17	C16	DQSn19T	DQ18T	DQ17T		DQSn19T	DQ18T	DQ17T		DQSn19T	DQ18T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T28p	DIFFOUT_T56p	J18	D18	D16	DQSn19T	DQ18T/CQn18T	DQ17T		DQSn19T	DQ18T/CQn18T	DQ17T		DQSn19T	DQ18T/CQn18T	DQ17T	
7C	VREF7C	IO				DIFFOUT_T57n	K19	A18	D17	DQ19T	DQ18T	DQ17T		DQ19T	DQ18T	DQ17T		DQ19T	DQ18T	DQ17T	
7C	VREF7C	IO				DIFFOUT_T57p	L19	B18	E17	DQ19T	DQ18T	DQ17T		DQ19T	DQ18T	DQ17T		DQ19T	DQ18T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T29n	DIFFOUT_T58n	C17	E18	J16	DQSn20T	DQSn18T/DQ18T	DQ17T		DQSn20T	DQSn18T/DQ18T	DQ17T		DQSn20T	DQSn18T/DQ18T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T29p	DIFFOUT_T58p	D17	E19	J15	DQSn20T	DQSn18T/CQ18T	DQ17T/CQn17T		DQSn20T	DQSn18T/CQ18T	DQ17T/CQn17T		DQSn20T	DQSn18T/CQ18T	DQ17T/CQn17T	
7C	VREF7C	IO				DIFFOUT_T59n	D19			DQ20T	DQ18T	DQ17T		DQ20T	DQ18T	DQ17T		DQ20T	DQ18T	DQ17T	
7C	VREF7C	IO				DIFFOUT_T59p	E19			DQ20T	DQ18T	DQ17T		DQ20T	DQ18T	DQ17T		DQ20T	DQ18T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T30n	DIFFOUT_T60n	D18			DQ20T	DQ18T	DQ17T		DQ20T	DQ18T	DQ17T		DQ20T	DQ18T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T30p	DIFFOUT_T60p	E18			DQ20T	DQ18T	DQ17T		DQ20T	DQ18T	DQ17T		DQ20T	DQ18T	DQ17T	
7C	VREF7C	IO				DIFFOUT_T61n	J19			DQ21T	DQ19T	DQ17T		DQ21T	DQ19T	DQ17T		DQ21T	DQ19T	DQ17T	
7C	VREF7C	IO				DIFFOUT_T61p	H19			DQ21T	DQ19T	DQ17T		DQ21T	DQ19T	DQ17T		DQ21T	DQ19T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T31n	DIFFOUT_T62n	F20			DQSn21T	DQ19T	DQ17T		DQSn21T	DQ19T	DQ17T		DQSn21T	DQ19T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T31p	DIFFOUT_T62p	G20			DQSn21T	DQ19T/CQn19T	DQSn17T/CQ17T		DQSn21T	DQ19T/CQn19T	DQSn17T/CQ17T		DQSn21T	DQ19T/CQn19T	DQSn17T/CQ17T	
7C	VREF7C	IO				DIFFOUT_T63n	G19			DQ21T	DQ19T	DQ17T		DQ21T	DQ19T	DQ17T		DQ21T	DQ19T	DQ17T	
7C	VREF7C	IO				DIFFOUT_T63p	F19			DQ21T	DQ19T	DQ17T		DQ21T	DQ19T	DQ17T		DQ21T	DQ19T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T32n	DIFFOUT_T64n	B18			DQSn22T	DQSn19T/DQ19T	DQ17T		DQSn22T	DQSn19T/DQ19T	DQ17T		DQSn22T	DQSn19T/DQ19T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T32p	DIFFOUT_T64p	C18			DQSn22T	DQSn19T/CQ19T	DQ17T		DQSn22T	DQSn19T/CQ19T	DQ17T		DQSn22T	DQSn19T/CQ19T	DQ17T	
7C	VREF7C	IO				DIFFOUT_T65n	A20			DQ22T	DQ19T	DQ17T		DQ22T	DQ19T	DQ17T		DQ22T	DQ19T	DQ17T	
7C	VREF7C	IO				DIFFOUT_T65p	A18			DQ22T	DQ19T	DQ17T		DQ22T	DQ19T	DQ17T		DQ22T	DQ19T	DQ17T	
7C	VREF7C	IO			DIFFIO_RX_T33n	DIFFOUT_T66n	A19			DQ22T	DQ19T	DQ17T		DQ22T	DQ19T	DQ17T		DQ22T	DQ19T	DQ17T	
7C	VREF																				

Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	
8C	VREF8C	IO	PLL_T1_FBNCLKOUT2		DIFFIO_RX_T38n	DIFFOUT_T75n	E22	G21	C18												
8C	VREF8C	IO	PLL_T1_CLKOUT0n			DIFFOUT_T76p	H22	M21	K19												
8C	VREF8C	IO	PLL_T1_CLKOUT0n			DIFFOUT_T76n	G22	M20	J19												
8C	VREF8C	IO			DIFFIO_RX_T39p	DIFFOUT_T77n	D23	J22	D19												
8C	VREF8C	IO			DIFFIO_RX_T39n	DIFFOUT_T77n	C23	H22	C19												
8C	VREF8C	IO	PLL_T1_CLKOUT3			DIFFOUT_T78p	M22	L21	L19												
8C	VREF8C	IO	PLL_T1_CLKOUT4			DIFFOUT_T78n	M23	K22	L20												
8C	VREF8C	IO			DIFFIO_RX_T40p	DIFFOUT_T79p	B24			DQ23T	DQ26T	DQ28T									
8C	VREF8C	IO			DIFFIO_RX_T40n	DIFFOUT_T79n	A24			DQ23T	DQ26T	DQ28T									
8C	VREF8C	IO				DIFFOUT_T80p	A23			DQ23T	DQ26T	DQ28T									
8C	VREF8C	IO				DIFFOUT_T80n	C25			DQ23T	DQ26T	DQ28T									
8C	VREF8C	IO			DIFFIO_RX_T41p	DIFFOUT_T81p	B25			DQS23T	DQS26T/CQ26T	DQ28T									
8C	VREF8C	IO			DIFFIO_RX_T41n	DIFFOUT_T81n	A25			DQS23T	DQS26T/CQ26T	DQ28T									
8C	VREF8C	IO				DIFFOUT_T82p	G23			DQ24T	DQ26T	DQ28T									
8C	VREF8C	IO				DIFFOUT_T82n	G24			DQ24T	DQ26T	DQ28T									
8C	VREF8C	IO			DIFFIO_RX_T42p	DIFFOUT_T83p	F24			DQS24T	DQ26T/CQn26T	DQS28T/CQ28T									
8C	VREF8C	IO			DIFFIO_RX_T42n	DIFFOUT_T83n	E24			DQS24T	DQ26T	DQS28T/CQ28T									
8C	VREF8C	IO				DIFFOUT_T84p	H24			DQ24T	DQ26T	DQ28T									
8C	VREF8C	IO				DIFFOUT_T84n	F23			DQ24T	DQ26T	DQ28T									
8C	VREF8C	IO			DIFFIO_RX_T43p	DIFFOUT_T85p	B27			DQ25T	DQ27T	DQ28T									
8C	VREF8C	IO			DIFFIO_RX_T43n	DIFFOUT_T85n	A27			DQ25T	DQ27T	DQ28T									
8C	VREF8C	IO				DIFFOUT_T86p	A26			DQ25T	DQ27T	DQ28T									
8C	VREF8C	IO				DIFFOUT_T86n	C28			DQ25T	DQ27T	DQ28T									
8C	VREF8C	IO			DIFFIO_RX_T44p	DIFFOUT_T87p	B28	F21	F19	DQS25T	DQS27T/CQ27T	DQ28T/CQn28T									
8C	VREF8C	IO			DIFFIO_RX_T44n	DIFFOUT_T87n	A28	F20	E19	DQS25T	DQS27T/DQ27T	DQ28T									
8C	VREF8C	IO				DIFFOUT_T88p	K24	E22	C20	DQ26T	DQ27T	DQ28T						DQ26T			
8C	VREF8C	IO				DIFFOUT_T88n	L24	E21	D20	DQ26T	DQ27T	DQ28T						DQ26T			
8C	VREF8C	IO			DIFFIO_RX_T45p	DIFFOUT_T89p	K25	D21	D21	DQS26T	DQ27T/CQn27T	DQ28T						DQS26T		DQS26T	
8C	VREF8C	IO			DIFFIO_RX_T45n	DIFFOUT_T89n	J25	C21	C21	DQS26T	DQ27T	DQ28T						DQS26T		DQS26T	
8C	VREF8C	IO				DIFFOUT_T90p	M24	F22	D22	DQ26T	DQ27T	DQ28T									
8C	VREF8C	IO				DIFFOUT_T90n	J24	F23	E22	DQ26T	DQ27T	DQ28T									
8C	VREF8C	IO			DIFFIO_RX_T46p	DIFFOUT_T91p	E25	D22	G20	DQ27T	DQ28T								DQ27T		DQ28T
8C	VREF8C	IO			DIFFIO_RX_T46n	DIFFOUT_T91n	D25	C22	F20	DQ27T	DQ28T								DQ27T		DQ28T
8C	VREF8C	IO				DIFFOUT_T92p	F25	C23	E20	DQ27T	DQ28T								DQ27T		DQ28T
8C	VREF8C	IO				DIFFOUT_T92n	D24	D23	H20	DQ27T	DQ28T								DQ27T		DQ28T
8C	VREF8C	IO			DIFFIO_RX_T47p	DIFFOUT_T93p	D26	E24	G21	DQS27T	DQS28T/CQ28T	DQ28T							DQS27T		DQS28T/CQ28T
8C	VREF8C	IO			DIFFIO_RX_T47n	DIFFOUT_T93n	C26	D24	F21	DQS27T	DQS28T/CQ28T	DQ28T							DQS27T		DQS28T/CQ28T
8C	VREF8C	IO				DIFFOUT_T94p	H25	B22	A22	DQ28T	DQ28T								DQ28T		DQ28T
8C	VREF8C	IO				DIFFOUT_T94n	G26	A22	A22	DQ28T	DQ28T								DQ28T		DQ28T
8C	VREF8C	IO	RUP8C		DIFFIO_RX_T48p	DIFFOUT_T95p	E27	B24	B23	DQS28T	DQ28T/CQn28T								DQS28T		DQ28T/CQn28T
8C	VREF8C	IO	RDNC8C		DIFFIO_RX_T48n	DIFFOUT_T95n	D27	A23	A23	DQS28T	DQ28T								DQS28T		DQ28T
8C	VREF8C	IO				DIFFOUT_T96p	F26	A24	B22	DQ28T	DQ28T								DQ28T		DQ28T
8C	VREF8C	IO				DIFFOUT_T96n	F27	A25	C23	DQ28T	DQ28T								DQ28T		DQ28T
8B	VREF8B	IO			DIFFIO_RX_T49p	DIFFOUT_T97p	E28	B25		DQ29T	DQ33T	DQ35T	DQ36T						DQ29T		DQ33T
8B	VREF8B	IO			DIFFIO_RX_T49n	DIFFOUT_T97n	D28	A26		DQ29T	DQ33T	DQ35T	DQ36T						DQ29T		DQ33T
8B	VREF8B	IO				DIFFOUT_T98p	D30	C25	D30	DQ29T	DQ33T	DQ35T	DQ36T						DQ29T		DQ33T
8B	VREF8B	IO				DIFFOUT_T98n	F28	D25		DQ29T	DQ33T	DQ35T	DQ36T						DQ29T		DQ33T
8B	VREF8B	IO			DIFFIO_RX_T50p	DIFFOUT_T99p	D29	B27		DQS29T	DQS33T/CQ33T	DQ35T	DQ36T						DQS29T		DQS33T/CQ33T
8B	VREF8B	IO			DIFFIO_RX_T50n	DIFFOUT_T99n	C29	A27		DQS29T	DQS33T/DQ33T	DQ35T	DQ36T						DQS29T		DQS33T/DQ33T
8B	VREF8B	IO				DIFFOUT_T100p	H27	J23		DQ30T	DQ33T	DQ35T	DQ36T						DQ30T		DQ33T
8B	VREF8B	IO				DIFFOUT_T100n	H28	K23		DQ30T	DQ33T	DQ35T	DQ36T						DQ30T		DQ33T
8B	VREF8B	IO			DIFFIO_RX_T51p	DIFFOUT_T101p	G28	M23		DQS30T	DQ33T/CQn33T	DQ35T	DQ36T						DQS30T		DQ33T/CQn33T
8B	VREF8B	IO			DIFFIO_RX_T51n	DIFFOUT_T101n	G27	L24		DQS30T	DQ33T	DQS35T/DQ35T	DQ36T						DQS30T		DQ33T
8B	VREF8B	IO				DIFFOUT_T102p	G29	L22		DQ30T	DQ33T	DQ35T	DQ36T						DQ30T		DQ33T
8B	VREF8B	IO				DIFFOUT_T102n	J27	M22		DQ30T	DQ33T	DQ35T	DQ36T						DQ30T		DQ33T
8B	VREF8B	IO			DIFFIO_RX_T52p	DIFFOUT_T103p	B30	F24		DQ31T	DQ34T	DQ35T	DQ36T						DQ31T		DQ34T
8B	VREF8B	IO			DIFFIO_RX_T52n	DIFFOUT_T103n	A30	E25		DQ31T	DQ34T	DQ35T	DQ36T						DQ31T		DQ34T
8B	VREF8B	IO				DIFFOUT_T104p	A29	F26		DQ31T	DQ34T	DQ35T	DQ36T						DQ31T		DQ34T
8B	VREF8B	IO				DIFFOUT_T104n	A31	G26		DQ31T	DQ34T	DQ35T	DQ36T						DQ31T		DQ34T
8B	VREF8B	IO				DIFFOUT_T105p	C31	G25		DQS31T	DQS34T/CQ34T	DQ35T/CQn35T	DQ36T						DQS31T		DQS34T/CQ34T
8B	VREF8B	IO			DIFFIO_RX_T53p	DIFFOUT_T105n	B31	F25		DQS31T	DQS34T/DQ34T	DQ35T	DQ36T						DQS31T		DQS34T/DQ34T
8B	VREF8B	IO				DIFFOUT_T106p	M25	D26		DQ32T	DQ34T	DQ35T	DQ36T						DQ32T		DQ34T
8B	VREF8B	IO				DIFFOUT_T106n	M26	C26		DQ32T	DQ34T	DQ35T	DQ36T						DQ32T		DQ34T
8B	VREF8B	IO			DIFFIO_RX_T54p	DIFFOUT_T107p	L27	E28		DQS32T	DQ34T/CQn34T	DQ35T	DQS36T/CQ36T						DQS32T		DQ34T/CQn34T
8B	VREF8B	IO			DIFFIO_RX_T54n	DIFFOUT_T107n	K27	D28		DQS32T	DQ34T	DQ35T	DQS36T/CQ36T						DQS32T		DQ34T
8B	VREF8B	IO				DIFFOUT_T108p	N26	D27		DQ32T	DQ34T	DQ35T	DQ36T						DQ32T		DQ34T
8B	VREF8B	IO				DIFFOUT_T108n	M27	E27		DQ32T	DQ34T	DQ35T	DQ36T						DQ32T		DQ34T
8B	VREF8B	IO			DIFFIO_RX_T55p	DIFFOUT_T109p	B33	A29	B25	DQ33T	DQ35T	DQ36T							DQ33T		DQ35T
8B	VREF8B	IO			DIFFIO_RX_T55n	DIFFOUT_T109n	A33	A28	A25	DQ33T	DQ35T	DQ36T							DQ33T		DQ35T
8B	VREF8B	IO				DIFFOUT_T110p	A32	C28	A24	DQ33T	DQ35T	DQ36T							DQ33T		DQ35T
8B	VREF8B	IO				DIFFOUT_T110n	A35	B28	A26	DQ33T	DQ35T	DQ36T							DQ33T		DQ35T
8B	VREF8B	IO			DIFFIO_RX_T56p	DIFFOUT_T111p	B34	D29	C26	DQS33T	DQS35T/CQ35T	DQ36T	DQ36T/CQn36T						DQS33T		DQS35T/CQ35T
8B	VREF8B	IO			DIFFIO_RX_T56n	DIFFOUT_T111n	A34	C29	B26	DQS33T	DQS35T/DQ35T	DQ36T	DQ36T						DQS33T		DQS35T/DQ35T
8B	VREF8B	IO				DIFFOUT_T112p	F31	J24	K20	DQ34T	DQ35T	DQ36T	DQ36T						DQ34T		DQ35T
8B	VREF8B	IO				DIFFOUT_T112n	G31	K25	J20	DQ34T	DQ35T	DQ36T	DQ36T						DQ34T		DQ35T
8B	VREF8B	IO			DIFFIO_RX_T57p	DIFFOUT_T113p	F30	J25	J22	DQS34T	DQ35T/CQn35T	DQS36T/CQ36T	DQ36T						DQS34T		DQ35T/CQn35T
8B	VREF8B	IO				DIFFOUT_T113n	E30	H25	J21	DQS34T	DQ35T	DQS36T/DQ36T	DQ36T						DQS34T		DQ35T/DQ36T
8B	VREF8B	IO				DIFFOUT_T114p	E31	K26	K21	DQ34T	DQ35T	DQ36T	DQ36T						DQ34T		DQ35T
8B	VREF8B	IO				DIFFOUT_T114n	G30	J26	K22	DQ34T	DQ35T	DQ36T	DQ36T						DQ34T		DQ35T
8B	VREF8B	IO			DIFFIO_RX_T58p	DIFFOUT_T115p	D32	B30	D25	DQ35T	DQ36T	DQ36T	DQ36T						DQ35T		DQ36T
8B	VREF8B	IO			DIFFIO_RX_T58n	DIFFOUT_T115n	C32	A30	D24	DQ35T	DQ36T	DQ36T	DQ36T						DQ35T		DQ36T
8B	VREF8B	IO				DIFFOUT_T116p	D31	A31	C24	DQ35T	DQ36T	DQ36T	DQ36T						DQ35T		DQ36T



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)
BA	VREF8A	IO				DIFFOUT_T122n	C35	G29		DQ37T	DQ41T	DQ43T	DQ44T	DQ37T	DQ41T	DQ43T	DQ44T			
BA	VREF8A	IO			DIFFIO_RX_T62p	DIFFOUT_T123p	C37	D33		DQS37T	DQS41T/CQ41T	DQ43T	DQ44T	DQS37T	DQS41T/CQ41T	DQ43T	DQ44T			
BA	VREF8A	IO				DIFFOUT_T123n	B37	D32		DQS37T	DQS41T/DQ41T	DQ43T	DQ44T	DQS37T	DQS41T/DQ41T	DQ43T	DQ44T			
BA	VREF8A	IO				DIFFOUT_T124p	F33	M24		DQ38T	DQ41T	DQ43T	DQ44T	DQ38T	DQ41T	DQ43T	DQ44T			
BA	VREF8A	IO				DIFFOUT_T124n	H31	N25		DQ38T	DQ41T	DQ43T	DQ44T	DQ38T	DQ41T	DQ43T	DQ44T			
BA	VREF8A	IO			DIFFIO_RX_T63p	DIFFOUT_T125p	F34	M25	M23	DQS38T	DQ41T/CQ41T	DQS43T/CQ43T	DQ44T	DQS38T	DQ41T/CQ41T	DQS43T/CQ43T	DQ44T			
BA	VREF8A	IO			DIFFIO_RX_T63n	DIFFOUT_T125n	E34	L25	L23	DQS38T	DQ41T	DQS43T/DQ43T	DQ44T	DQS38T	DQ41T	DQS43T/DQ43T	DQ44T			
BA	VREF8A	IO				DIFFOUT_T126p	F32	M26	L22	DQ38T	DQ41T	DQ43T	DQ44T	DQ38T	DQ41T	DQ43T	DQ44T			
BA	VREF8A	IO				DIFFOUT_T126n	G32	N26	K23	DQ38T	DQ41T	DQ43T	DQ44T	DQ38T	DQ41T	DQ43T	DQ44T			
BA	VREF8A	IO			DIFFIO_RX_T64p	DIFFOUT_T127p	D36	G23		DQ39T	DQ42T	DQ43T	DQ44T	DQ39T	DQ42T	DQ43T	DQ44T	DQ39T		DQ42T
BA	VREF8A	IO			DIFFIO_RX_T64n	DIFFOUT_T127n	C36	B33	F23	DQ39T	DQ42T	DQ43T	DQ44T	DQ39T	DQ42T	DQ43T	DQ44T	DQ39T		DQ42T
BA	VREF8A	IO				DIFFOUT_T128p	D35	A32	F22	DQ39T	DQ42T	DQ43T	DQ44T	DQ39T	DQ42T	DQ43T	DQ44T			
BA	VREF8A	IO				DIFFOUT_T128n	F35	A33	H23	DQ39T	DQ42T	DQ43T	DQ44T	DQ39T	DQ42T	DQ43T	DQ44T			
BA	VREF8A	IO			DIFFIO_RX_T65p	DIFFOUT_T129p	F36	B34	G24	DQS39T	DQS42T/CQ42T	DQ43T/CQ43T	DQ44T	DQS39T	DQS42T/CQ42T	DQ43T/CQ43T	DQ44T	DQS39T		DQS42T/CQ42T
BA	VREF8A	IO			DIFFIO_RX_T65n	DIFFOUT_T129n	E36	A34	F24	DQS39T	DQS42T/DQ42T	DQ43T	DQ44T	DQS39T	DQS42T/DQ42T	DQ43T	DQ44T	DQS39T		DQS42T/DQ42T
BA	VREF8A	IO				DIFFOUT_T130p	N28	A35	F25	DQ40T	DQ42T	DQ43T	DQ44T	DQ40T	DQ42T	DQ43T	DQ44T			
BA	VREF8A	IO				DIFFOUT_T130n	M29	A36	D27	DQ40T	DQ42T	DQ43T	DQ44T	DQ40T	DQ42T	DQ43T	DQ44T			
BA	VREF8A	IO			DIFFIO_RX_T66p	DIFFOUT_T131p	L30	B37	E26	DQS40T	DQ42T/CQ42T	DQ43T	DQ44T	DQS40T	DQ42T/CQ42T	DQ43T	DQ44T	DQS40T		DQ42T/CQ42T
BA	VREF8A	IO			DIFFIO_RX_T66n	DIFFOUT_T131n	K30	B36	D26	DQS40T	DQ42T	DQ43T	DQ44T	DQS40T	DQ42T	DQ43T	DQ44T	DQS40T		DQ42T
BA	VREF8A	IO				DIFFOUT_T132p	N29	A37	F26	DQ40T	DQ43T	DQ44T	DQ44T	DQ40T	DQ43T	DQ44T	DQ44T			
BA	VREF8A	IO				DIFFOUT_T132n	M30	A38	D28	DQ40T	DQ43T	DQ44T	DQ44T	DQ40T	DQ43T	DQ44T	DQ44T			
BA	VREF8A	IO			DIFFIO_RX_T67p	DIFFOUT_T133p	B39	D34	B31	DQ41T	DQ43T	DQ44T	DQ44T	DQ41T	DQ43T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO			DIFFIO_RX_T67n	DIFFOUT_T133n	A39	C34	A31	DQ41T	DQ43T	DQ44T	DQ44T	DQ41T	DQ43T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO				DIFFOUT_T134p	A38	E33	A30	DQ41T	DQ43T	DQ44T	DQ44T	DQ41T	DQ43T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO				DIFFOUT_T134n	A41	E34	A33	DQ41T	DQ43T	DQ44T	DQ44T	DQ41T	DQ43T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO			DIFFIO_RX_T68p	DIFFOUT_T135p	B40	D35	B32	DQS41T	DQS43T/CQ43T	DQ44T	DQ44T	DQS41T	DQS43T/CQ43T	DQ44T	DQ44T	DQS41T		DQS43T/CQ43T
BA	VREF8A	IO			DIFFIO_RX_T68n	DIFFOUT_T135n	A40	C35	A32	DQS41T	DQS43T/DQ43T	DQ44T	DQ44T	DQS41T	DQS43T/DQ43T	DQ44T	DQ44T	DQS41T		DQS43T/DQ43T
BA	VREF8A	IO				DIFFOUT_T136p	G35	J27	C29	DQ42T	DQ43T	DQ44T	DQ44T	DQ42T	DQ43T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO				DIFFOUT_T136n	J34	K27	B29	DQ42T	DQ43T	DQ44T	DQ44T	DQ42T	DQ43T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO			DIFFIO_RX_T69p	DIFFOUT_T137p	H34	M27	D30	DQS42T	DQ43T/CQ43T	DQ44T	DQ44T	DQS42T	DQ43T/CQ43T	DQ44T	DQ44T	DQS42T		DQS43T/CQ43T
BA	VREF8A	IO			DIFFIO_RX_T69n	DIFFOUT_T137n	G34	L27	C30	DQS42T	DQ43T	DQS44T/DQ44T	DQ44T	DQS42T	DQ43T	DQS44T/DQ44T	DQ44T	DQS42T		DQS43T/DQ44T
BA	VREF8A	IO				DIFFOUT_T138p	G33	K28	C31	DQ42T	DQ43T	DQ44T	DQ44T	DQ42T	DQ43T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO				DIFFOUT_T138n	H33	L28	D31	DQ42T	DQ43T	DQ44T	DQ44T	DQ42T	DQ43T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO			DIFFIO_RX_T70p	DIFFOUT_T139p	D38	G31	F28	DQ43T	DQ44T	DQ44T	DQ44T	DQ43T	DQ44T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO			DIFFIO_RX_T70n	DIFFOUT_T139n	C38	F31	E28	DQ43T	DQ44T	DQ44T	DQ44T	DQ43T	DQ44T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO				DIFFOUT_T140p	D37	F33	D27	DQ43T	DQ44T	DQ44T	DQ44T	DQ43T	DQ44T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO				DIFFOUT_T140n	C39	G33	G27	DQ43T	DQ44T	DQ44T	DQ44T	DQ43T	DQ44T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO			DIFFIO_RX_T71p	DIFFOUT_T141p	F37	G32	F29	DQS43T	DQS44T/CQ44T	DQ44T/CQ44T	DQ44T	DQS43T	DQS44T/CQ44T	DQ44T/CQ44T	DQ44T	DQS43T		DQS44T/CQ44T
BA	VREF8A	IO			DIFFIO_RX_T71n	DIFFOUT_T141n	E37	F32	E29	DQS43T	DQS44T/DQ44T	DQ44T/DQ44T	DQ44T	DQS43T	DQS44T/DQ44T	DQ44T/DQ44T	DQ44T	DQS43T		DQS44T/DQ44T
BA	VREF8A	IO				DIFFOUT_T142p	L31	J30	J24	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO				DIFFOUT_T142n	J33	J31	K24	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO			DIFFIO_RX_T72p	DIFFOUT_T143p	K32	H30	H26	DQS44T	DQ44T/CQ44T	DQ44T	DQ44T	DQS44T	DQ44T/CQ44T	DQ44T	DQ44T	DQS44T		DQ44T/CQ44T
BA	VREF8A	IO	RUPBA RDNBA		DIFFIO_RX_T72n	DIFFOUT_T143n	J32	H31	G26	DQS44T	DQ44T	DQ44T	DQ44T	DQS44T	DQ44T	DQ44T	DQ44T	DQS44T		DQ44T
BA	VREF8A	IO				DIFFOUT_T144p	K33	J29	J25	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T			DQ44T
BA	VREF8A	IO				DIFFOUT_T144n	K31	K29	K25	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T	DQ44T			DQ44T
		VCCIO1A					T30	B39	G32											
		VCCIO1A					M35	M31	N28											
		VCCIO1A					L37	K33	L26											
		VCCIO1A					H42	K36	H29											
		VCCIO1A					B42	F37	B34											
		VCCIO1B					U34	M37												
		VCCIO1B					R39	R28												
		VCCIO1B					F34													
		VCCIO1B					L42													
		VCCIO1C					AA30	R33	T31											
		VCCIO1C					Y37	V30	V30											
		VCCIO1C					W32	V34	U34											
		VCCIO1C					W41	T37	M32											
		VCCIO1C					V36													
		VCCIO2C					AH40	AB33	W29											
		VCCIO2C					AD34	AD37	AD32											
		VCCIO2C					AD41	AB30	W25											
		VCCIO2C					AB31	Y39	W32											
		VCCIO2C					AB36													
		VCCIO2B					AK36	AE33												
		VCCIO2B					AK41	AG37												
		VCCIO2B					AJ34													
		VCCIO2B					AE32													
		VCCIO2A					BA42	AH34	AB28											
		VCCIO2A					AJ39	AN39	AN34											
		VCCIO2A					AT41	AP37	AH32											
		VCCIO2A					AN36	AK37	AG28											
		VCCIO2A					AG30	AH30	AD25											
		VCCIO3A					BB38	AH28	AF25											
		VCCIO3A					AW39	AJ36	AM27											
		VCCIO3A					AT33	AP31	AL30											
		VCCIO3A					AT36	AN34	AJ25											
		VCCIO3A					AK28	AL30												
		VCCIO3B					AY30	AK25	AF22											
		VCCIO3B					AY34	AJ28	AM25											
		VCCIO3B					AP30	AU31												
		VCCIO3B					AN26	AN24												
		VCCIO3B					AK25	AN27												
		VCCIO3C					AY24	AL22	AH21											
		VCCIO3C					AY27	AT24	AM20											
		VCCIO3C					AU27	AP21	AJ18											
		VCCIO3C					AF26													
		VCCIO3C				</														

Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)		
		VCCIO4B					AV10	AU10	AM10													
		VCCIO4B					AT12	AU13														
		VCCIO4B					AP17	AP13														
		VCCIO4B					AK18	AN16														
		VCCIO4A					AY7	AL12	AF12													
		VCCIO4A					AW4	AU4	AM3													
		VCCIO4A					AT7	AU7	AL6													
		VCCIO4A					AP13	AN10	AH10													
		VCCIO4A					AL15	AK10														
		VCCIO5A					BA1	AH9	AB7													
		VCCIO5A					AT2	AV1	AN1													
		VCCIO5A					AR6	AP3	AH3													
		VCCIO5A					AN7	AK4	AG6													
		VCCIO5A					AG13	AK7	AD9													
		VCCIO5B					AK2	AE12														
		VCCIO5B					AJ9	AH3														
		VCCIO5B					AH6															
		VCCIO5B					AE13															
		VCCIO5C					AH3	AB10	U5													
		VCCIO5C					AE8	AE7	AC3													
		VCCIO5C					AD2	AD3	W4													
		VCCIO5C					AC6	AB6	V1													
		VCCIO5C					AB12															
		VCCIO6C					W2	V10	T10													
		VCCIO6C					W10	Y1	T3													
		VCCIO6C					W13	V7	T6													
		VCCIO6C					V6	T3	L3													
		VCCIO6C					R3															
		VCCIO6B					U9	N3														
		VCCIO6B					R6	R7														
		VCCIO6B					N2															
		VCCIO6B					N7															
		VCCIO6A					P10	M10	H7													
		VCCIO6A					N12	M6	N7													
		VCCIO6A					H6	K3	L10													
		VCCIO6A					F2	F3	G3													
		VCCIO6A					B1	B1	B1													
		VCCIO7A					N15	C4	F10													
		VCCIO7A					H10	M12	J10													
		VCCIO7A					G7	J10	D5													
		VCCIO7A					D4	G6	C8													
		VCCIO7A					C7	F9														
		VCCIO7B					N18	G16	C10													
		VCCIO7B					K16	K15	J13													
		VCCIO7B					F15	G13														
		VCCIO7B					C10	G3														
		VCCIO7B					C13	C12														
		VCCIO7C					K20	D16	C13													
		VCCIO7C					J17	J18	G14													
		VCCIO7C					F18	F19	F17													
		VCCIO7C					C16															
		VCCIO7C					C19															
		VCCIO8C					L25	A20	C22													
		VCCIO8C					K23	G22	H19													
		VCCIO8C					G25	C24	A18													
		VCCIO8C					C24															
		VCCIO8C					C27															
		VCCIO8B					N25	F27	C25													
		VCCIO8B					K26	K24	G22													
		VCCIO8B					F29	G24														
		VCCIO8B					C30	C27														
		VCCIO8B					C33	C30														
		VCCIO8A					M28	C36	D29													
		VCCIO8A					J31	K30	J23													
		VCCIO8A					G36	J28	G25													
		VCCIO8A					D34	G30	C32													
		VCCIO8A					D39	C33														
		VCCL					AA21	Y19	U17													
		VCCL					AH28	AF15	AB14													
		VCCL					AG17	AE16	AB22													
		VCCL					AG19	AE18	AA13													
		VCCL					AG21	AE20	AA15													
		VCCL					AG23	AE22	AA17													
		VCCL					AG25	AE24	AA19													
		VCCL					AG27	AD15	AA21													
		VCCL					AF16	AD17	Y14													
		VCCL					AF18	AD19	Y16													
		VCCL					AF20	AD21	Y18													
		VCCL					AF22	AD23	Y20													
		VCCL					AF24	AD25	W15													
		VCCL					AF26	AC16	W17													
		VCCL					AE17	AC18	W19													
		VCCL					AE19	AC20	W21													
		VCCL					AE21	AC22	V14													
		VCCL					AE23	AC24	V16													
		VCCL					AE25	AB15	V18													
		VCCL					AE27	AB17	V20													
		VCCL					AD16	AB19	U15													
		VCCL					AD18	AB21	U19													
		VCCL					AD20	AB23	U21													
		VCCL					AD22	AB25	T14													
		VCCL					AD24	AA16	T16													
		VCCL					AD26	AA18	T18													
		VCCL					AC17	AA20	T20													



Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	
		VCCL					AC19	AA22	R15												
		VCCL					AC21	AA24	R17												
		VCCL					AC23	Y15	R19												
		VCCL					AC25	Y17	R21												
		VCCL					AC27	Y21	P14												
		VCCL					AB16	Y23	P16												
		VCCL					AB18	Y25	P18												
		VCCL					AB20	W16	P20												
		VCCL					AB22	W18	P22												
		VCCL					AB24	W20	N13												
		VCCL					AB26	W22	N21												
		VCCL					AA17	W24													
		VCCL					AA19	Y15													
		VCCL					AA23	V17													
		VCCL					AA25	V19													
		VCCL					AA27	V21													
		VCCL					Y16	V23													
		VCCL					Y18	V25													
		VCCL					Y20	U16													
		VCCL					Y22	U18													
		VCCL					Y24	U20													
		VCCL					Y26	U22													
		VCCL					W17	U24													
		VCCL					W19	T15													
		VCCL					W21	T17													
		VCCL					W23	T19													
		VCCL					W25	T21													
		VCCL					W27	T23													
		VCCL					V16	T25													
		VCCL					V18	R16													
		VCCL					V20	R18													
		VCCL					V22	R20													
		VCCL					V24	R22													
		VCCL					V26	R24													
		VCCL					U17	P25													
		VCCL					U19														
		VCCL					U21														
		VCCL					U23														
		VCCL					U25														
		VCCL					U27														
		VCCL					T16														
		VCCL					T18														
		VCCL					T20														
		VCCL					T22														
		VCCL					T24														
		VCCL					T26														
		VCCL					R15														
		VCC					AH16	P21	W13												
		VCC					AH18	AF17	AB16												
		VCC					AH20	AF19	AB18												
		VCC					AH22	AF21	AB20												
		VCC					AH24	AF23	Y22												
		VCC					AH26	AF25	V22												
		VCC					AG15	AE26	U13												
		VCC					AF28	AC14	T22												
		VCC					AE15	AC26	R13												
		VCC					AD28	AA14	N15												
		VCC					AC15	AA26	N17												
		VCC					AB28	W14	N19												
		VCC					AA15	W26													
		VCC					Y28	U14													
		VCC					W15	U26													
		VCC					V28	R14													
		VCC					U15	P15													
		VCC					T28	P17													
		VCC					R17	P19													
		VCC					R19	P23													
		VCC					R21														
		VCC					R23														
		VCC					R25														
		VCC					R27														
		GND					AB21	Y20	V17												
		DNU					AA22	W19	U18												
		GND					AK22	AJ32	H18												
		GND					AJ16	AV2	AN2												
		GND					AJ18	AV5	AN5												
		GND					AJ24	AV8	AN8												
		GND					AJ28	AV11	AN11												
		GND					AD29	AV14	AN14												
		GND					W14	AV17	AN17												
		GND					W29	AV20	AN20												
		GND					P15	AV23	AN23												
		GND					P19	AV26	AN26												
		GND					P25	AV29	AN29												
		GND					P27	AV32	AN32												
		GND					N21	AV35	AM33												
		GND					BA2	AV38	AK2												
		GND					BA5	AR2	AK5												
		GND					BA8	AR5	AK8												
		GND					BA11	AR8	AK11												
		GND					BA14	AR11	AK14												
		GND					BA17	AR14	AK17												
		GND					BA20	AR17	AK20												
		GND					BA23	AR20	AK23												

Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	
		GND					BA26	AR23	AK26												
		GND					BA29	AR26	AK29												
		GND					BA32	AR29	AJ30												
		GND					BA35	AR32	AJ33												
		GND					BA38	AR35	AG2												
		GND					BA41	AR38	AG5												
		GND					AV2	AM2	AG8												
		GND					AV5	AM5	AG11												
		GND					AV8	AM8	AG14												
		GND					AV11	AM11	AG17												
		GND					AV14	AM14	AG20												
		GND					AV17	AM17	AG23												
		GND					AV20	AM20	AG26												
		GND					AV23	AM23	AF27												
		GND					AV26	AM26	AF30												
		GND					AV29	AM29	AF33												
		GND					AV32	AM32	AD2												
		GND					AV35	AM35	AD5												
		GND					AV38	AM38	AD8												
		GND					AV41	AJ2	AD11												
		GND					AR2	AJ5	AD14												
		GND					AR5	AJ8	AD17												
		GND					AR8	AJ11	AD20												
		GND					AR11	AJ14	AD23												
		GND					AR14	AJ17	AC14												
		GND					AR17	AJ20	AC16												
		GND					AR20	AJ23	AC18												
		GND					AR23	AJ26	AC20												
		GND					AR26	AJ29	AC24												
		GND					AR29	AJ35	AC27												
		GND					AR32	AJ38	AC30												
		GND					AR35	AG17	AC33												
		GND					AR38	AG19	AB13												
		GND					AR41	AG21	AB15												
		GND					AM2	AG23	AB17												
		GND					AM5	AG25	AB19												
		GND					AM8	AF2	AB21												
		GND					AM11	AF5	AB23												
		GND					AM14	AF8	AA2												
		GND					AM17	AF11	AA5												
		GND					AM20	AF14	AA8												
		GND					AM23	AF16	AA11												
		GND					AM26	AF18	AA14												
		GND					AM29	AF20	AA16												
		GND					AM32	AF22	AA18												
		GND					AM35	AF24	AA20												
		GND					AM38	AF26	AA22												
		GND					AM41	AF29	Y13												
		GND					AJ2	AF32	Y15												
		GND					AJ5	AF35	Y17												
		GND					AJ8	AF38	Y19												
		GND					AJ11	AE15	Y21												
		GND					AJ14	AE17	Y24												
		GND					AJ17	AE19	Y27												
		GND					AJ20	AE21	Y30												
		GND					AJ23	AE23	Y33												
		GND					AJ26	AE25	W14												
		GND					AJ29	AD14	W16												
		GND					AJ32	AD16	W18												
		GND					AJ35	AD18	W20												
		GND					AJ38	AD20	W22												
		GND					AJ41	AD22	V2												
		GND					AH15	AD24	V5												
		GND					AH17	AD26	V8												
		GND					AH19	AC2	V11												
		GND					AH21	AC5	V12												
		GND					AH23	AC8	V13												
		GND					AH25	AC11	V15												
		GND					AH27	AC13	V19												
		GND					AG16	AC15	V21												
		GND					AG18	AC17	V23												
		GND					AG20	AC19	U12												
		GND					AG22	AC21	U14												
		GND					AG24	AC23	U16												
		GND					AG26	AC25	U20												
		GND					AG28	AC29	U22												
		GND					AF2	AC32	U23												
		GND					AF5	AC35	U24												
		GND					AF8	AC38	U27												
		GND					AF11	AB14	U30												
		GND					AF14	AB16	U33												
		GND					AF15	AB18	T13												
		GND					AF17	AB20	T15												
		GND					AF19	AB22	T17												
		GND					AF21	AB24	T19												
		GND					AF23	AB26	T21												
		GND					AF25	AA13	R2												
		GND					AF27	AA15	R5												
		GND					AF29	AA17	R8												
		GND					AF32	AA19	R11												
		GND					AF35	AA21	R14												
		GND					AF38	AA23	R16												
		GND					AF41	AA25	R18												
		GND					AE16	AA27	R20												

Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	
		GND					AE18	Y2	R22												
		GND					AE20	Y5	P13												
		GND					AE22	Y8	P15												
		GND					AE24	Y11	P17												
		GND					AE26	Y14	P19												
		GND					AE28	Y16	P21												
		GND					AD15	Y18	P24												
		GND					AD17	Y22	P27												
		GND					AD19	Y24	P30												
		GND					AD21	Y26	P33												
		GND					AD23	Y29	N12												
		GND					AD25	Y32	N14												
		GND					AD27	Y35	N16												
		GND					AC2	Y38	N18												
		GND					AC5	W13	N20												
		GND					AC8	W15	N22												
		GND					AC11	W17	M2												
		GND					AC14	W21	M5												
		GND					AC16	W23	M8												
		GND					AC18	W25	M11												
		GND					AC20	W27	M15												
		GND					AC22	V14	M17												
		GND					AC24	V16	M19												
		GND					AC26	V18	M21												
		GND					AC28	V20	L12												
		GND					AC29	V22	L15												
		GND					AC32	V24	L18												
		GND					AC35	V26	L21												
		GND					AC38	U2	L24												
		GND					AC41	U5	L27												
		GND					AB15	U8	L30												
		GND					AB17	U11	L33												
		GND					AB19	U15	J2												
		GND					AB23	U17	J5												
		GND					AB25	U19	J8												
		GND					AB27	U21	H9												
		GND					AA16	U23	H12												
		GND					AA18	U25	H15												
		GND					AA20	U27	H21												
		GND					AA24	U29	H24												
		GND					AA26	U32	H27												
		GND					AA28	U35	H30												
		GND					Y2	U38	H33												
		GND					Y5	T14	F2												
		GND					Y8	T16	F5												
		GND					Y11	T18	E6												
		GND					Y14	T20	E9												
		GND					Y15	T22	E12												
		GND					Y17	T24	E15												
		GND					Y19	T26	E18												
		GND					Y21	R15	E21												
		GND					Y23	R17	E24												
		GND					Y25	R19	E27												
		GND					Y27	R21	E30												
		GND					Y29	R23	E33												
		GND					Y32	R25	C2												
		GND					Y35	P2	B3												
		GND					Y38	P5	B6												
		GND					Y41	P8	B9												
		GND					W16	P11	B12												
		GND					W18	P14	B15												
		GND					W20	P16	B18												
		GND					W22	P18	B21												
		GND					W24	P20	B24												
		GND					W26	P22	B27												
		GND					W28	P24	B30												
		GND					V15	P26	B33												
		GND					V17	P29													
		GND					V19	P32													
		GND					V21	P35													
		GND					V23	F38													
		GND					V25	N15													
		GND					V27	N17													
		GND					U2	N19													
		GND					U5	N21													
		GND					U8	N23													
		GND					U11	L2													
		GND					U14	L5													
		GND					U16	L8													
		GND					U18	L11													
		GND					U20	L14													
		GND					U22	L17													
		GND					U24	L20													
		GND					U26	L23													
		GND					U28	L26													
		GND					U29	L29													
		GND					U32	L32													
		GND					U35	L35													
		GND					U38	L38													
		GND					U41	H2													
		GND					T15	H5													
		GND					T17	H8													
		GND					T19	H11													
		GND					T21	H14													

Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	
		GND					T23	H17													
		GND					T25	H20													
		GND					T27	H23													
		GND					R16	H26													
		GND					R18	H29													
		GND					R20	H32													
		GND					R22	H35													
		GND					R24	H38													
		GND					R26	E2													
		GND					R28	E5													
		GND					P2	E8													
		GND					P5	E11													
		GND					P8	E14													
		GND					P11	E17													
		GND					P14	E20													
		GND					P17	E23													
		GND					P20	E26													
		GND					P23	E29													
		GND					P26	E32													
		GND					P29	E35													
		GND					P32	E38													
		GND					P35	B2													
		GND					P38	B5													
		GND					P41	B8													
		GND					L2	B11													
		GND					L5	B14													
		GND					L8	B17													
		GND					L11	B20													
		GND					L14	B23													
		GND					L17	B26													
		GND					L20	B29													
		GND					L23	B32													
		GND					L26	B35													
		GND					L29	B38													
		GND					L32														
		GND					L35														
		GND					L38														
		GND					L41														
		GND					H2														
		GND					H5														
		GND					H8														
		GND					H11														
		GND					H14														
		GND					H17														
		GND					H20														
		GND					H23														
		GND					H26														
		GND					H29														
		GND					H32														
		GND					H35														
		GND					H38														
		GND					H41														
		GND					E2														
		GND					E5														
		GND					E8														
		GND					E11														
		GND					E14														
		GND					E17														
		GND					E20														
		GND					E23														
		GND					E26														
		GND					E29														
		GND					E32														
		GND					E35														
		GND					E38														
		GND					E41														
		GND					B2														
		GND					B5														
		GND					B8														
		GND					B11														
		GND					B14														
		GND					B17														
		GND					B20														
		GND					B23														
		GND					B26														
		GND					B29														
		GND					B32														
		GND					B35														
		GND					B38														
		GND					B41														
		VCCPD1A					T29	P27	N23												
		VCCPD1B					V29	T27													
		VCCPD1C					AA29	V27	R23												
		VCCPD2C					AB29	Y27	W23												
		VCCPD2B					AE29	AB27													
		VCCPD2A					AG29	AF27	AA23												
		VCCPD3A					AJ27	AG26	AC23												
		VCCPD3B					AJ25	AG24	AC21												
		VCCPD3C					AJ22	AG22	AC19												
		VCCPD4C					AJ21	AG20	AC17												
		VCCPD4B					AJ19	AG18	AC15												
		VCCPD4A					AJ15	AG16	AC13												
		VCCPD5A					AG14	AF13	AB12												
		VCCPD5B					AE14	AD13													

Bank Number	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Emulated LVDS Output Channel	F1760	F1517	H1152	DQS for X4 for F1760	DQS for X8/X9 for F1760 (Note 1)	DQS for X16/X18 for F1760 (Note 1)	DQS for X32/X36 for F1760 (Note 1)	DQS for X4 for F1517	DQS for X8/X9 for F1517 (Note 1)	DQS for X16/X18 for F1517 (Note 1)	DQS for X32/X36 for F1517 (Note 1)	DQS for X4 for H1152	DQS for X8/X9 for H1152 (Note 1)	DQS for X16/X18 for H1152 (Note 1)	
		VCCPD6C					AB14	AB13	Y12												
		VCCPD6C					AA14	Y13	T12												
		VCCPD6B					V14	V13													
		VCCPD6A					T14	P13													
		VCCPD7A					P16	N14	M12												
		VCCPD7B					P18	N16	M14												
		VCCPD7C					P21	N18	M16												
		VCCPD8C					P22	N20	M18												
		VCCPD8B					P24	N22	M20												
		VCCPD8A					P28	N24	M22												
	VREF1A	VREF1A	VREF1A				L36	K31	J26												
	VREF1B	VREF1B	VREF1B				T36	R32													
	VREF1C	VREF1C	VREF1C				V35	V32	P26												
	VREF2C	VREF2C	VREF2C				AE35	Y34	V27												
	VREF2B	VREF2B	VREF2B				AH35	AD32													
	VREF2A	VREF2A	VREF2A				AK35	AJ30	AA26												
	VREF3A	VREF3A	VREF3A				AP31	AP30	AG25												
	VREF3B	VREF3B	VREF3B				AP28	AM24	AG22												
	VREF3C	VREF3C	VREF3C				AP23	AN20	AH20												
	VREF4C	VREF4C	VREF4C				AP19	AN17	AH16												
	VREF4B	VREF4B	VREF4B				AP15	AM16	AG13												
	VREF4A	VREF4A	VREF4A				AP11	AM12	AG10												
	VREF5A	VREF5A	VREF5A				AL8	AK9	AF7												
	VREF5B	VREF5B	VREF5B				AG7	AEB													
	VREF5C	VREF5C	VREF5C				AC7	ABB	AA9												
	VREF6C	VREF6C	VREF6C				Y9	Y6	U8												
	VREF6B	VREF6B	VREF6B				T9	T8													
	VREF6A	VREF6A	VREF6A				K7	L10	P9												
	VREF7A	VREF7A	VREF7A				H12	F10	H10												
	VREF7B	VREF7B	VREF7B				L15	H16	H13												
	VREF7C	VREF7C	VREF7C				J20	G20	G15												
	VREF8C	VREF8C	VREF8C				J23	G23	G19												
	VREF8B	VREF8B	VREF8B				J26	H24	H22												
	VREF8A	VREF8A	VREF8A				J30	H28	H25												
		VCCPT					L33	J32	J27												
		VCCPT					AA33	Y33	U29												
		VCCPT					AM34	AL32	AG27												
		VCCPT					AM22	AL20	AJ17												
		VCCPT					AN9	AL8	AG7												
		VCCPT					AB11	Y7	V6												
		VCCPT					K9	J8	H8												
		VCCPT					L21	J20	F18												
		VCCPGM					AN33	AJ31	AD24												
		VCCPGM					AM10	AJ10	AD10												
		VCCBAT					K6	K6	G6												
	NC						AK16	AP35	AK30												
	NC						AT38	AD27	AC10												
	NC						AK19	T13	M25												
	NC						AK20	N12	L11												
	NC						AK21	N28	L25												
	NC						AK23	L30	K26												
	NC						AK24														
	NC						AK27														
	NC						AF13														
	NC						AB13														
	NC						AB30														
	NC						AA13														
	NC						V30														
	NC						T13														
	NC						P33														
	NC						N16														
	NC						N19														
	NC						N20														
	NC						N22														
	NC						N23														
	NC						N24														
	NC						N27														
	NC						N30														

Note:  
(1) When not used as clocks, the CQn and DQSn pins can be used as DQ pins.



**Pin Information for the Stratix® III EP3SL340 Device**  
**Version 1.1**  
**Notes (1), (2)**

Pin Name	Pin Type (1st and 2nd Function)	Pin Description
<b>Supply and Reference Pins</b>		
VCCL	Power	VCCL supplies power to the core voltage power supply pins.
VCC	Power	VCC supplies power to the periphery circuitry.
RUP[1..8]A	I/O, Input	Reference pins for I/O banks. The RUP pins share the same VCCIO with the I/O bank where they are located. The external precision resistor RUP must be connected to the designated RUP pin within the bank. If not required, this pin is a regular I/O pin.
RDN[1..8]A	I/O, Input	Reference pins for I/O banks. The RDN pins share the same GND with the I/O bank where they are located. The external precision resistor RDN must be connected to the designated RDN pin within the bank. If not required, this pin is a regular I/O pin.
VCCIO[1..8][A,B,C]	Power	These are I/O supply voltage pins for banks 1 through 8. Each bank can support a different voltage level. VCCIO supplies power to the output buffers for all LVDS, LVCMOS(1.2 V, 1.5 V, 1.8 V, 2.5 V, 3.0 V, 3.3 V), HSTL(12, 15, 18), SSTL(15, 18, 2), 3.0-V PCI/PCI-X I/O, and LVTTTL(3.0 V, 3.3 V) I/O standards. VCCIO also supplies power to the input buffers used for LVCMOS(1.2 V, 1.5 V, 1.8 V, 2.5 V, 3.0 V, 3.3 V), 3.0-V PCI/PCI-X and LVTTTL(3.0 V, 3.3 V) I/O standards.
VREF[1..8][A,B,C]	Power	Input reference voltage for each I/O bank. If a bank uses a voltage-referenced I/O standard, then these pins are used as the voltage-referenced pins for the bank.
VCCA_PLL[L[1:4],R[1:4],T[1:2],B[1:2]]	Power	Analog power for PLLs[L[1:4],R[1:4],T[1:2],B[1:2]]. You must connect these pins to 2.5 V, even if the PLL is not used. You are advised to keep this pin isolated from other VCC for better jitter performance.
VCCD_PLL[L[1:4],R[1:4],T[1:2],B[1:2]]	Power	Digital power for PLLs[L[1:4],R[1:4],T[1:2],B[1:2]]. You must connect these pins to 1.1 V, even if the PLL is not used.
VCCPT	Power	Power supply for the programmable power technology. Connect to 2.5 V.
VCCPGM	Power	Power supply for configuration pins. Can be connected to 1.8 V, 2.5 V, 3.0 V, or 3.3 V depending on the particular design.
VCCPD[1..8][A,B,C]	Power	Dedicated power pins. This supply is used to power the I/O pre-drivers. This can be connected to 3.3 V, 3.0 V, or 2.5 V. VCCPD for 3.3-V I/O standard is 3.3 V, VCCPD for 3.0-V I/O standard is 3.0 V, and VCCPD for 2.5-V/1.8-V/1.2-V I/O standards is 2.5 V.
VCCBAT	Power	Battery back-up power supply for design security volatile key register. Connect to 2.5 V.
VCC_CLKIN[3,4,7,8]	Power	Differential clock input power supply for top and bottom I/O banks. Connect to 2.5 V.
GND	Ground	Device ground pins.
DNU	Do Not Use	Do not connect to power or ground or any other signal; must be left floating.
NC	No Connect	Do not drive signals into these pins.
<b>Dedicated Configuration/JTAG Pins</b>		
nIO_PULLUP	Input	Dedicated input that chooses whether the internal pull-ups on the user I/O pins and dual-purpose I/O pins (nCSO, ASDO, DATA[7..0], CLKUSR, INIT_DONE, DEV_OE, DEV_CLRn) are on or off before and during configuration. A logic high (1.5 V, 1.8 V, 2.5 V, 3.0 V, or 3.3 V) turns off the weak pull-up, while a logic low turns them on.
TEMPDIODEp	Input	Pin used in conjunction with the temperature-sensing diode (bias-high input) inside the Stratix III device.
TEMPDIODEn	Input	Pin used in conjunction with the temperature-sensing diode (bias-low input) inside the Stratix III device.





**Pin Information for the Stratix® III EP3SL340 Device**  
**Version 1.1**  
**Notes (1), (2)**

Pin Name	Pin Type (1st and 2nd Function)	Pin Description
MSEL[3..0]	Input	Configuration input pins that set the Stratix III device configuration scheme.
nCE	Input	Dedicated active-low chip enable. When nCE is low, the device is enabled. When nCE is high, the device is disabled.
nCONFIG	Input	Dedicated configuration control input. Pulling this pin low during user mode will cause the FPGA to lose its configuration data, enter a reset state, and tri-state all I/O pins. Returning this pin to a logic high level will initiate reconfiguration.
CONF_DONE	Bidirectional (open-drain)	This is a dedicated configuration Done pin. As a status output, the CONF_DONE pin drives low before and during configuration. Once all configuration data is received without error and the initialization cycle starts, CONF_DONE is released. As a status input, CONF_DONE goes high after all data is received. Then the device initializes and enters user mode. It is not available as a user I/O pin.
nCEO	Output	Output that drives low when device configuration is complete.
nSTATUS	Bidirectional (open-drain)	This is a dedicated configuration status pin. The FPGA drives nSTATUS low immediately after power-up and releases it after POR time. As a status output, the nSTATUS is pulled low if an error occurs during configuration. As a status input, the device enters an error state when nSTATUS is driven low by an external source during configuration or initialization. It is not available as a user I/O pin.
PORSEL	Input	Dedicated input that selects between a POR time of 12 ms or 100 ms. A logic high (1.5 V, 1.8 V, 2.5 V, 3.0 V, 3.3 V) selects a POR time of 12 ms and a logic low selects POR time of 100 ms.
TCK	Input	Dedicated JTAG input pin. Connect TCK to GND if the JTAG circuitry is not used.
TMS	Input	Dedicated JTAG input pin. Connect TMS to VCCPD if the JTAG circuitry is not used.
TDI	Input	Dedicated JTAG input pin. Connect TDI to VCCPD if the JTAG circuitry is not used.
TDO	Output	Dedicated JTAG output pin.
TRST	Input	Dedicated active-low JTAG input pin. TRST is used to asynchronously reset the JTAG boundary-scan circuit.
<b><i>Clock and PLL Pins</i></b>		
CLK[1,3,8,10]p	Clock, Input	Dedicated high-speed clock input pins 1, 3, 8, and 10 that can also be used for data inputs. OCT Rd is not supported on these pins.
CLK[1,3,8,10]n	Clock, Input	Dedicated negative clock input pins for differential clock input that can also be used for data inputs. OCT Rd is not supported on these pins.
CLK[0,2,9,11]p	I/O, Clock	These pins can be used as I/O pins or clock input pins. OCT Rd is supported on these pins.
CLK[0,2,9,11]n	I/O, Clock	These pins can be used as I/O pins or negative clock input pins for differential clock inputs. OCT Rd is supported on these pins.
CLK[4..7,12..15]p	I/O, Clock	These pins can be used as I/O pins or clock input pins. OCT Rd is not supported on these pins.
CLK[4..7,12..15]n	I/O, Clock	These pins can be used as I/O pins or negative clock input pins for differential clock inputs. OCT Rd is not supported on these pins.
PLL_[L1,L4,R1,R4]_CLKp	Clock, Input	Dedicated clock input pins to PLL L1, L4, R1, and R4 respectively.
PLL_[L1,L4,R1,R4]_CLKn	Clock, Input	Dedicated negative clock input pins for differential clock input to PLL L1, L4, R1, and R4 respectively.
PLL_[L2,L3,R2,R3]_CLKOUT0n	I/O, Clock	Each left and right PLL supports 2 clock I/O pins, configured either as 2 single-ended I/O or one differential I/O pair.
PLL_[L2,L3,R2,R3]_FB_CLKOUT0p	I/O, Clock	When using both pins as single-ended I/Os, PLL_#_CLKOUT0n can be the clock output while the PLL_#_FB_CLKOUT0p
PLL_[T1,T2,B1,B2]_FBp/CLKOUT1	I/O, Clock	Dual-purpose I/O pins that can be used as two single-ended outputs or one differential external feedback input pin.



Pin Name	Pin Type (1st and 2nd Function)	Pin Description
PLL_[T1,T2,B1,B2]_FBn/CLKOUT2	I/O, Clock	
PLL_[T1,T2,B1,B2]_CLKOUT[3,4]	I/O, Clock	These pins can be used as I/O pins or two single-ended clock output pins.
PLL_[T1,T2,B1,B2]_CLKOUT0[p,n]	I/O, Clock	I/O pins that be used as two single-ended clock output pins or one differential clock output pair.
<b>Optional/Dual-Purpose Configuration Pins</b>		
nCSO	I/O, Output	Dedicated output control signal from the Stratix III FPGA to the serial configuration device in AS mode that enables the configuration device.
ASDO	I/O, Output	Control signal from the Stratix III FPGA to the serial configuration device in AS mode used to read out configuration data.
DCLK	Input (PS, FPP) Output (AS)	Dedicated configuration clock pin. In PS and FPP configuration modes, DCLK is used to clock configuration data from an external source into the Stratix III device. In AS mode, DCLK is an output from the Stratix III device that provides timing
CRC_ERROR	I/O, Output	Active-high signal that indicates that the error detection circuit has detected errors in the configuration SRAM bits. This pin is optional and is used when the CRC error detection circuit is enabled.
DEV_CLRn	I/O, Input	Optional pin that allows you to override all clears on all device registers. When this pin is driven low, all registers are cleared; when this pin is driven high (VCCPGM), all registers behave as programmed.
DEV_OE	I/O, Input	Optional pin that allows you to override all tri-states on the device. When this pin is driven low, all I/O pins are tri-stated; when this pin is driven high (VCCPGM), all I/O pins behave as defined in the design.
DATA0	I/O, Input	Dual-purpose configuration data input pin. The DATA0 pin can be used for bit-wide configuration or as an I/O pin after configuration is complete.
DATA[7..1]	I/O, Input	Dual-purpose configuration data input pins. The DATA[7..0] pins can be used for byte-wide configuration or as regular I/O pins. These pins can also be used as user I/O pins after configuration.
INIT_DONE	I/O, Output (open-drain)	This is a dual-purpose pin and can be used as an I/O pin when not enabled as INIT_DONE. When enabled, a transition from low to high at the pin indicates when the device has entered user mode. If the INIT_DONE output is enabled, the INIT_DONE pin cannot be used as a user I/O pin after configuration.
CLKUSR	I/O, Input	Optional user-supplied clock input. Synchronizes the initialization of one or more devices. If this pin is not enabled for use as a user-supplied configuration clock, it can be used as a user I/O pin.
<b>Differential I/O Pins</b>		
DIFFIO_RX[##]p/n	I/O, RX channel	These are true LVDS receiver channels on side and column I/O banks. Pins with a "p" suffix carry the positive signal for the differential channel. Pins with an "n" suffix carry the negative signal for the differential channel. If not used for differential signaling, these pins are available as user I/O pins.
DIFFIO_TX[##]p/n	I/O, TX channel	These are true LVDS transmitter channels on side I/O banks. Pins with a "p" suffix carry the positive signal for the differential channel. Pins with an "n" suffix carry the negative signal for the differential channel. If not used for differential signaling, these pins are available as user I/O pins.



Pin Name	Pin Type (1st and 2nd Function)	Pin Description
DIFFOUT_###p/n	I/O, TX channel	These are emulated LVDS output channels. On column I/O banks, there are true LVDS input buffers, but no true LVDS output buffers. However, all column user I/Os, including I/Os with true LVDS input buffers, can be configured as emulated LVDS output buffers. Pins with a "p" suffix carry the positive signal for the differential channel. Pins with an "n" suffix carry the negative signal for the differential channel. If not used for differential signaling, these pins are available as user I/O pins.
<b>External Memory Interface Pins</b>		
DQS[1..44][T,B], DQS[1..40][L,R]	I/O, DQS	Optional data strobe signal for use in external memory interfacing. These pins drive to dedicated DQS phase-shift circuitry. The shifted DQS signal can also drive to internal logic.
DQSn[1..44][T,B], DQSn[1..40][L,R]	I/O, DQSn	Optional complementary data strobe signal for use in QDRII SRAM. These pins drive to dedicated DQS phase-shift circuitry.
DQ[1..44][T,B], DQ[1..40][L,R]	I/O, DQ	Optional data signal for use in external memory interfacing. The order of the DQ bits within a designated DQ bus is not important; however, use caution when making pin assignments if you plan on migrating to a different memory interface that has a different DQ bus width. Analyze the available DQ pins across all pertinent DQS columns in the pin list.
CQ[1..44][T,B], CQ[1..40][L,R]	DQS	Optional data strobe signal for use in QDRII SRAM. These are the pins for echo clocks.
CQn[1..44][T,B], CQ[1..40][L,R]	DQS	Optional complementary data strobe signal for use in QDRII SRAM. These are the pins for echo clocks.

**Notes:**

- (1) The pin definitions are prepared based on the device with the largest density, EP3SL340. Refer to the pin list for the availability of pins in each density.
- (2) Some of the pull-up or pull-down resistors mentioned in the table above may not be required, depending on the exact device configuration scheme. Should you be required to use a different configuration scheme, the ability to NC or short them may be valuable during the debug phase. For more information, refer to the *Configuring Stratix III Devices* chapter in volume 1 of the *Stratix III Device Handbook*.

PLL_L1		8A	8B	8C	PLL_T1	PLL_T2	7C	7B	7A	PLL_R1	
		VREF8A	VREF8B	VREF8C			VREF7C	VREF7B	VREF7A		
VREF1A	1A									6A	VREF6A
VREF1B	1B									6B	VREF6B
VREF1C	1C									6C	VREF6C
PLL_L2										PLL_R2	
PLL_L3										PLL_R3	
VREF2C	2C									5C	VREF5C
VREF2B	2B									5B	VREF5B
VREF2A	2A									5A	VREF5A
PLL_L4		3A	3B	3C	PLL_B1	PLL_B2	4C	4B	4A	PLL_R4	
		VREF3A	VREF3B	VREF3C			VREF4C	VREF4B	VREF4A		

**Note:**

1. This is only a pictorial representation to provide an idea of placement on the device. Refer to the pin list and the Quartus® II software for exact locations.



**Pin Information for the Stratix® III EP3SL340 Device  
Version 1.1**

<b>Version Number</b>	<b>Date</b>	<b>Changes Made</b>
1.0	11/2/2007	Initial release.
1.1	12/7/2007	Separated the pin description for CLK[0,2,4,5,6,7,9,11..15]p/n into descriptions for CLK[0,2,9,11]p/n and CLK[4..7,12..15]p/n.