Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
		VCCD_PLL7			L29	H25																		
		VCCA_PLL7			M29	H26																		
		GNDA_PLL7			K29	F26																		
		GNDA_PLL7			K30	G26																		
B2	VREFB2N0	FPLL7CLKp	INPUT		C39	D30																		
B2	VREFB2N0	FPLL7CLKn	INPUT		C38	D29																		
B2	VREFB2N0	IO	DIFFIO_TX77p		E35								DQ25L0						DQ30L0					
B2	VREFB2N0	IO	DIFFIO_TX77n		E34								DQ25L1						DQ30L1					
B2	VREFB2N0	IO	DIFFIO_RX76p		B38								DQ0L0						DQ0L0					
B2	VREFB2N0	IO	DIFFIO_RX76n		B37								DQ0L1						DQ0L1					
B2	VREFB2N0	IO	DIFFIO_TX76p		H32								DQS25L						DQS30L					
B2	VREFB2N0	IO	DIFFIO_TX76n		H31								DQ25L2						DQ30L2					
B2	VREFB2N0	IO	DIFFIO_RX75p		C37								DQS0L						DQS0L					
B2	VREFB2N0	IO	DIFFIO_RX75n		C36								DQ0L2						DQ0L2					
B2	VREFB2N0	IO	DIFFIO_TX75p		F35								DQ25L3						DQ30L3					
B2	VREFB2N0	IO	DIFFIO_TX75n		F34								DM25L						DQ31L0					
B2	VREFB2N0	VREFB2N0	VREFB2N0		D38	F28	D25																	
B2	VREFB2N0	IO	DIFFIO_RX74p		D37								DQ0L3						DQ0L3					
B2	VREFB2N0	IO	DIFFIO_RX74n		D36								DM0L						DQ1L0					
B2	VREFB2N0	IO	DIFFIO_TX74p		J32								DQ26L0						DQ31L1					
B2	VREFB2N0	IO	DIFFIO_TX74n		J31								DQ26L1						DQS31L					
B2	VREFB2N0	IO	DIFFIO_RX73p		E37								DQ1L0						DQ1L1					
B2	VREFB2N0	IO	DIFFIO_RX73n		E36								DQ1L1						DQS1L					
B2	VREFB2N0	IO	DIFFIO_TX73p		K32								DQS26L						DQ31L2					
B2	VREFB2N0	IO	DIFFIO_TX73n		K31								DQ26L2						DQ31L3					
B2	VREFB2N0	IO	DIFFIO_RX72p		G35								DQS1L						DQ1L2					
B2	VREFB2N0	IO	DIFFIO_RX72n		G34								DQ1L2						DQ1L3					
B2	VREFB2N0	IO	DIFFIO_TX72p		L31								DQ26L3						DQ32L0					
B2	VREFB2N0	IO	DIFFIO_TX72n		L30								DM26L						DQ32L1					
B2	VREFB2N0	IO	DIFFIO_RX71p		F37								DQ1L3						DQ2L0					
B2	VREFB2N0	IO	DIFFIO_RX71n		F36								DM1L						DQ2L1					
B2	VREFB2N0	IO	DIFFIO_TX71p		L33								DQ27L0						DQS32L					
B2	VREFB2N0	IO	DIFFIO_TX71n		L32								DQ27L1						DQ32L2					
B2	VREFB2N1	IO	DIFFIO_RX70p		H35								DQ2L0						DQS2L					
B2	VREFB2N1	IO	DIFFIO_RX70n		H34								DQ2L1						DQ2L2					
B2	VREFB2N1	IO	DIFFIO_TX70p		M31								DQS27L						DQ32L3					
B2	VREFB2N1	IO	DIFFIO_TX70n		M30								DQ27L2						DQ33L0					
B2	VREFB2N1	IO	DIFFIO_RX69p		E39								DQS2L						DQ2L3					
B2	VREFB2N1	IO	DIFFIO_RX69n		E38								DQ2L2						DQ3L0					
B2	VREFB2N1	IO	DIFFIO_TX69p		M33								DQ27L3						DQ33L1					
B2	VREFB2N1	IO	DIFFIO_TX69n		M32								DM27L						DQS33L					
B2	VREFB2N1	IO	DIFFIO_RX68p		J34								DQ2L3						DQ3L1					
B2	VREFB2N1	IO	DIFFIO_RX68n		J33								DM2L						DQS3L					
B2	VREFB2N1	IO	DIFFIO_TX68p		N31								DQ28L0						DQ33L2					
B2	VREFB2N1	IO	DIFFIO_TX68n		N30								DQ28L1						DQ33L3					
B2	VREFB2N1	VREFB2N1	VREFB2N1		G33	J28	D26																	
B2	VREFB2N1	IO	DIFFIO_RX67p		F39								DQ3L0						DQ3L2					
B2	VREFB2N1	IO	DIFFIO_RX67n		F38								DQ3L1						DQ3L3					
B2	VREFB2N1	IO	DIFFIO_TX67p		N29								DQS28L						DQ34L0					
B2	VREFB2N1	IO	DIFFIO_TX67n		N28								DQ28L2						DQ34L1					
B2	VREFB2N1	IO	DIFFIO_RX66p		G39								DQS3L						DQ4L0					
B2	VREFB2N1	IO	DIFFIO_RX66n		G38								DQ3L2						DQ4L1					
B2	VREFB2N1	IO	DIFFIO_TX66p		P27								DQ28L3						DQS34L					
B2	VREFB2N1	IO	DIFFIO_TX66n		P26								DM28L						DQ34L2					
B2	VREFB2N1	IO	DIFFIO_RX65p		K35								DQ3L3						DQS4L					
B2	VREFB2N1	IO	DIFFIO_RX65n		K34								DM3L						DQ4L2					

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B2	VREFB2N1	IO	DIFFIO_TX65p		P29								DQ29L0						DQ34L3					
B2	VREFB2N1	IO	DIFFIO_TX65n		P28								DQ29L1						DQ35L0					
B2	VREFB2N1	IO	DIFFIO_RX64p		L35								DQ4L0						DQ4L3					
B2	VREFB2N1	IO	DIFFIO_RX64n		L34								DQ4L1						DQ5L0					
B2	VREFB2N1	IO	DIFFIO_TX64p		R28								DQS29L						DQ35L1					
B2	VREFB2N1	IO	DIFFIO_TX64n		R27								DQ29L2						DQS35L					
B2	VREFB2N2	IO	DIFFIO_RX63p		J37								DQS4L						DQ5L1					
B2	VREFB2N2	IO	DIFFIO_RX63n		J36								DQ4L2						DQS5L					
B2	VREFB2N2	IO	DIFFIO_TX63p		N33								DQ29L3						DQ35L2					
B2	VREFB2N2	IO	DIFFIO_TX63n		N32								DM29L						DQ35L3					
B2	VREFB2N2	IO	DIFFIO_RX62p		H37	G28							DQ4L3						DQ5L2					
B2	VREFB2N2	IO	DIFFIO_RX62n		H36	G27							DM4L						DQ5L3					
B2	VREFB2N2	IO	DIFFIO_TX62p		M35	H28							DQ30L0	DQ30L0					DQ36L0	DQ36L0				
B2	VREFB2N2	IO	DIFFIO_TX62n		M34	H27							DQ30L1	DQ30L1					DQ36L1	DQ36L1				
B2	VREFB2N2	IO	DIFFIO_RX61p		G37	E30							DQ5L0	DQ5L0		DQS0L	DQS0L		DQ6L0	DQ6L0		DQS0L	DQS0L	
B2	VREFB2N2	IO	DIFFIO_RX61n		G36	E29							DQ5L1	DQ5L1		DQ0L2	DQ0L2		DQ6L1	DQ6L1		DQ0L2	DQ0L2	
B2	VREFB2N2	IO	DIFFIO_TX61p		P31	K27							DQS30L	DQS30L		DQ13L3	DQ13L3		DQS36L	DQS36L		DQ17L2	DQ17L2	
B2	VREFB2N2	IO	DIFFIO_TX61n		P30	K26							DQ30L2	DQ30L2		DM13L	DM13L		DQ36L2	DQ36L2		DQ17L3	DQ17L3	
B2	VREFB2N2	IO	DIFFIO_RX60p		L37	D32							DQS5L	DQS5L		DQ0L0	DQ0L0		DQS6L	DQS6L		DQ0L0	DQ0L0	
B2	VREFB2N2	IO	DIFFIO_RX60n		L36	D31							DQ5L2	DQ5L2		DQ0L1	DQ0L1		DQ6L2	DQ6L2		DQ0L1	DQ0L1	
B2	VREFB2N2	IO	DIFFIO_TX60p		P33	J27							DQ30L3	DQ30L3					DQ36L3	DQ36L3				
B2	VREFB2N2	IO	DIFFIO_TX60n		P32	J26							DM30L	DM30L					DQ37L0	DQ37L0		DQ17L0	DQ17L0	
B2	VREFB2N2	VREFB2N2	VREFB2N2		J35	L27	H24																	
B2	VREFB2N2	IO	DIFFIO_RX59p		K37	F30							DQ5L3	DQ5L3		DQ0L3	DQ0L3		DQ6L3	DQ6L3		DQ0L3	DQ0L3	
B2	VREFB2N2	IO	DIFFIO_RX59n		K36	F29							DM5L	DM5L		DM0L	DM0L		DQ7L0	DQ7L0		DQ1L0	DQ1L0	
B2	VREFB2N2	IO	DIFFIO_TX59p		R32	K25							DQ31L0	DQ31L0					DQ37L1	DQ37L1				
B2	VREFB2N2	IO	DIFFIO_TX59n		R31	K24							DQ31L1	DQ31L1					DQS37L	DQS37L				
B2	VREFB2N2	IO	DIFFIO_RX58p		M37	G30							DQ6L0	DQ6L0		DQS13L	DQS13L		DQ7L1	DQ7L1		DQ1L1	DQ1L1	
B2	VREFB2N2	IO	DIFFIO_RX58n		M36	G29							DQ6L1	DQ6L1		DQ13L2	DQ13L2		DQS7L	DQS7L		DQS1L	DQS1L	
B2	VREFB2N2	IO	DIFFIO_TX58p		N35	L26							DQS31L	DQS31L		DQS14L	DQS14L		DQ37L2	DQ37L2		DQS18L	DQS18L	
B2	VREFB2N2	IO	DIFFIO_TX58n		N34	L25							DQ31L2	DQ31L2		DQ14L2	DQ14L2		DQ37L3	DQ37L3		DQ18L2	DQ18L2	
B2	VREFB2N2	IO	DIFFIO_RX57p		H39	H30							DQS6L	DQS6L		DQ1L0	DQ1L0		DQ7L2	DQ7L2		DQ1L2	DQ1L2	
B2	VREFB2N2	IO	DIFFIO_RX57n		H38	H29							DQ6L2	DQ6L2		DQ1L1	DQ1L1		DQ7L3	DQ7L3		DQ1L3	DQ1L3	
B2	VREFB2N2	IO	DIFFIO_TX57p		R30	L24							DQ31L3	DQ31L3		DQ13L0	DQ13L0		DQ38L0	DQ38L0		DQ17L1	DQ17L1	
B2	VREFB2N2	IO	DIFFIO_TX57n		R29	L23							DM31L	DM31L		DQ13L1	DQ13L1		DQ38L1	DQ38L1		DQS17L	DQS17L	
B2	VREFB2N2	IO	DIFFIO_RX56p		J39	J30	C27						DQ6L3	DQ6L3				DQ0L0	DQ8L0	DQ8L0	DQ8L0			DQ0L0
B2	VREFB2N2	IO	DIFFIO_RX56n		J38	J29	B27						DM6L	DM6L				DQ0L1	DQ8L1	DQ8L1	DQ8L1			DQ0L1
B2	VREFB2N2	IO	DIFFIO_TX56p		P35	M25	H22						DQ32L0	DQ32L0	DQ32L0	DQ14L3	DQ14L3	DQ10L0	DQS38L	DQS38L		DQ18L3	DQ18L3	DQ12L0
B2	VREFB2N2	IO	DIFFIO_TX56n		P34	M24	H21						DQ32L1	DQ32L1	DQ32L1	DM14L	DM14L	DQ10L1	DQ38L2	DQ38L2		DQ19L0	DQ19L0	DQ12L1
B2	VREFB2N3	IO	DIFFIO_RX55p		N37	E32	E26						DQ7L0	DQ7L0	DQ7L0	DQS1L	DQS1L	DQS0L	DQS8L	DQS8L	DQS8L	DQ2L0	DQ2L0	DQS0L
B2	VREFB2N3	IO	DIFFIO_RX55n		N36	E31	E25						DQ7L1	DQ7L1	DQ7L1	DQ1L2	DQ1L2	DQ0L2	DQ8L2	DQ8L2	DQ8L2	DQ2L1	DQ2L1	DQ0L2
B2	VREFB2N3	IO	DIFFIO_TX55p		T30	M23	F24						DQS32L	DQS32L	DQS32L	DQ14L0	DQ14L0	DQS10L	DQ38L3	DQ38L3		DQ18L0	DQ18L0	DQS12L
B2	VREFB2N3	IO	DIFFIO_TX55n		T29	M22	G23						DQ32L2	DQ32L2	DQ32L2	DQ14L1	DQ14L1	DQ10L2	DQ39L0	DQ39L0	DQ39L0	DQ18L1	DQ18L1	DQ12L2
B2	VREFB2N3	IO	DIFFIO_RX54p		K39	F32	F26						DQS7L	DQS7L	DQS7L	DQ1L3	DQ1L3	DQ0L3	DQ8L3	DQ8L3	DQ8L3	DQS2L	DQS2L	DQ0L3
B2	VREFB2N3	IO	DIFFIO_RX54n		K38	F31	F25						DQ7L2	DQ7L2	DQ7L2	DM1L	DM1L	DM0L	DQ9L0	DQ9L0	DQ9L0	DQ2L2	DQ2L2	DQ1L0
B2	VREFB2N3	IO	DIFFIO_TX54p		T32	M27	J24						DQ32L3	DQ32L3	DQ32L3	DQS15L	DQS15L	DQ10L3	DQ39L1	DQ39L1	DQ39L1	DQ19L2	DQ19L2	DQ12L3
B2	VREFB2N3	IO	DIFFIO_TX54n		T31	M26	J23						DM32L	DM32L	DM32L	DQ15L2	DQ15L2	DM10L	DQS39L	DQS39L	DQS39L	DQ19L3	DQ19L3	DQ13L0
B2	VREFB2N3	IO	DIFFIO_RX53p		L39	G32	G26						DQ7L3	DQ7L3	DQ7L3	DQ2L0	DQ2L0	DQ1L0	DQ9L1	DQ9L1	DQ9L1	DQ2L3	DQ2L3	DQ1L1
B2	VREFB2N3	IO	DIFFIO_RX53n		L38	G31	G25						DM7L	DM7L	DM7L	DQ2L1	DQ2L1	DQ1L1	DQS9L	DQS9L	DQS9L	DQ3L0	DQ3L0	DQS1L
B2	VREFB2N3	IO	DIFFIO_TX53p		R34	N25	K24						DQ33L0	DQ33L0	DQ33L0	DQ15L3	DQ15L3	DQ11L0	DQ39L2	DQ39L2	DQ39L2			DQ13L1
B2	VREFB2N3	IO	DIFFIO_TX53n		R33	N24	K23						DQ33L1	DQ33L1	DQ33L1	DM15L	DM15L	DQ11L1	DQ39L3	DQ39L3	DQ39L3			DQS13L
B2	VREFB2N3	IO	DIFFIO_RX52p		M39	H32	H26						DQ8L0	DQ8L0	DQ8L0	DQS2L	DQS2L	DQS1L	DQ9L2	DQ9L2	DQ9L2	DQ3L1	DQ3L1	DQ1L2
B2	VREFB2N3	IO	DIFFIO_RX52n		M38	H31	H25						DQ8L1	DQ8L1	DQ8L1	DQ2L2	DQ2L2	DQ1L2	DQ9L3	DQ9L3	DQ9L3	DQS3L	DQS3L	DQ1L3
B2	VREFB2N3	IO	DIFFIO_TX52p		T34	N23	J22						DQS33L	DQS33L	DQS33L	DQ15L0	DQ15L0	DQS11L	DQ40L0	DQ40L0	DQ40L0	DQ19L1	DQ19L1	DQ13L2
B2	VREFB2N3	IO	DIFFIO_TX52n		T33	N22	J21						DQ33L2	DQ33L2	DQ33L2	DQ15L1	DQ15L1	DQ11L2	DQ40L1	DQ40L1	DQ40L1	DQS19L	DQS19L	DQ13L3
B2	VREFB2N3	VREFB2N3	VREFB2N3		R35	L28	K25																	

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B2	VREFB2N3	IO	DIFFIO_RX51p		N39	J32	J26						DQS8L	DQS8L	DQS8L	DQ2L3	DQ2L3	DQ1L3	DQ10L0	DQ10L0	DQ10L0	DQ3L2	DQ3L2	DQ2L0
B2	VREFB2N3	IO	DIFFIO_RX51n		N38	J31	J25						DQ8L2	DQ8L2	DQ8L2	DM2L	DM2L	DM1L	DQ10L1	DQ10L1	DQ10L1	DQ3L3	DQ3L3	DQ2L1
B2	VREFB2N3	IO	DIFFIO_TX51p		T28	P23	K22						DQ33L3	DQ33L3	DQ33L3			DQ11L3	DQS40L	DQS40L	DQS40L			DQ14L0
B2	VREFB2N3	IO	DIFFIO_TX51n		T27	P22	K21						DM33L	DM33L	DM33L			DM11L	DQ40L2	DQ40L2	DQ40L2			DQ14L1
B2	VREFB2N3	IO	DIFFIO_RX50p		T36	K30	L26						DQ8L3	DQ8L3	DQ8L3	DQ3L0	DQ3L0	DQ2L0	DQS10L	DQS10L	DQS10L	DQ4L0	DQ4L0	DQS2L
B2	VREFB2N3	IO	DIFFIO_RX50n		T35	K29	L25						DM8L	DM8L	DM8L	DQ3L1	DQ3L1	DQ2L1	DQ10L2	DQ10L2	DQ10L2	DQ4L1	DQ4L1	DQ2L2
B2	VREFB2N3	IO	DIFFIO_TX50p		U32	N27	L24						DQ34L0	DQ34L0	DQ34L0			DQ12L0	DQ40L3	DQ40L3	DQ40L3			DQS14L
B2	VREFB2N3	IO	DIFFIO_TX50n		U31	N26	L23						DQ34L1	DQ34L1	DQ34L1			DQ12L1	DQ41L0	DQ41L0	DQ41L0			DQ14L2
B2	VREFB2N3	IO	DIFFIO_RX49p		R37	K32	D28						DQ9L0	DQ9L0	DQ9L0	DQS3L	DQS3L	DQS2L	DQ10L3	DQ10L3	DQ10L3	DQS4L	DQS4L	DQ2L3
B2	VREFB2N3	IO	DIFFIO_RX49n		R36	K31	D27						DQ9L1	DQ9L1	DQ9L1	DQ3L2	DQ3L2	DQ2L2	DQ11L0	DQ11L0	DQ11L0	DQ4L2	DQ4L2	DQ3L0
B2	VREFB2N3	IO	DIFFIO_TX49p		U30	P29	L22						DQS34L	DQS34L	DQS34L			DQS12L	DQ41L1	DQ41L1	DQ41L1			DQ14L3
B2	VREFB2N3	IO	DIFFIO_TX49n		U29	P28	L21						DQ34L2	DQ34L2	DQ34L2			DQ12L2	DQS41L	DQS41L	DQS41L			DQ15L0
B2	VREFB2N3	IO	DIFFIO_RX48p		P37	L30	E28						DQS9L	DQS9L	DQS9L	DQ3L3	DQ3L3	DQ2L3	DQ11L1	DQ11L1	DQ11L1	DQ4L3	DQ4L3	DQ3L1
B2	VREFB2N3	IO	DIFFIO_RX48n		P36	L29	E27						DQ9L2	DQ9L2	DQ9L2	DM3L	DM3L	DM2L	DQS11L	DQS11L	DQS11L	DQ5L0	DQ5L0	DQS3L
B2	VREFB2N3	IO	DIFFIO_TX48p		U34	P27	L20						DQ34L3	DQ34L3	DQ34L3	DQ16L0	DQ16L0	DQ12L3	DQ41L2	DQ41L2	DQ41L2			DQ15L1
B2	VREFB2N3	IO	DIFFIO_TX48n		U33	P26	K20						DM34L	DM34L	DM34L	DQ16L1	DQ16L1	DM12L	DQ41L3	DQ41L3	DQ41L3			DQS15L
B2	VREFB2N4	IO	DIFFIO_RX47p		P39	N29	K27						DQ9L3	DQ9L3	DQ9L3	DQ4L0	DQ4L0	DQ3L0	DQ11L2	DQ11L2	DQ11L2	DQ5L1	DQ5L1	DQ3L2
B2	VREFB2N4	IO	DIFFIO_RX47n		P38	N28	K26						DM9L	DM9L	DM9L	DQ4L1	DQ4L1	DQ3L1	DQ11L3	DQ11L3	DQ11L3	DQS5L	DQS5L	DQ3L3
B2	VREFB2N4	IO	DIFFIO_TX47p		U28	P25	M20						DQ35L0	DQ35L0	DQ35L0	DQS16L	DQS16L	DQ13L0	DQ42L0	DQ42L0	DQ42L0			DQ15L2
B2	VREFB2N4	IO	DIFFIO_TX47n		U27	P24	M19						DQ35L1	DQ35L1	DQ35L1	DQ16L2	DQ16L2	DQ13L1	DQ42L1	DQ42L1	DQ42L1			DQ15L3
B2	VREFB2N4	IO	DIFFIO_RX46p		U37	M30	F28						DQ10L0	DQ10L0	DQ10L0	DQS4L	DQS4L	DQS3L	DQ12L0	DQ12L0	DQ12L0	DQ5L2	DQ5L2	DQ4L0
B2	VREFB2N4	IO	DIFFIO_RX46n		U36	M29	F27						DQ10L1	DQ10L1	DQ10L1	DQ4L2	DQ4L2	DQ3L2	DQ12L1	DQ12L1	DQ12L1	DQ5L3	DQ5L3	DQ4L1
B2	VREFB2N4	IO	DIFFIO_TX46p		V28	R27	M24						DQS35L	DQS35L	DQS35L	DQ16L3	DQ16L3	DQS13L	DQS42L	DQS42L	DQS42L			DQ16L0
B2	VREFB2N4	IO	DIFFIO_TX46n		V27	R26	M23						DQ35L2	DQ35L2	DQ35L2	DM16L	DM16L	DQ13L2	DQ42L2	DQ42L2	DQ42L2			DQ16L1
B2	VREFB2N4	IO	DIFFIO_RX45p		V36	L32	G28						DQS10L	DQS10L	DQS10L	DQ4L3	DQ4L3	DQ3L3	DQS12L	DQS12L	DQS12L	DQ6L0	DQ6L0	DQS4L
B2	VREFB2N4	IO	DIFFIO_RX45n		V35	L31	G27						DQ10L2	DQ10L2	DQ10L2	DM4L	DM4L	DM3L	DQ12L2	DQ12L2	DQ12L2	DQ6L1	DQ6L1	DQ4L2
B2	VREFB2N4	IO	DIFFIO_TX45p		V32	R23	N22						DQ35L3	DQ35L3	DQ35L3	DQ17L0	DQ17L0	DQ13L3	DQ42L3	DQ42L3	DQ42L3	DQ20L0	DQ20L0	DQS16L
B2	VREFB2N4	IO	DIFFIO_TX45n		V31	R22	M22						DM35L	DM35L	DM35L	DQ17L1	DQ17L1	DM13L	DQ43L0	DQ43L0	DQ43L0	DQ20L1	DQ20L1	DQ16L2
B2	VREFB2N4	IO	DIFFIO_RX44p		T38	N31	H28						DQ10L3	DQ10L3	DQ10L3	DQ5L0	DQ5L0	DQ4L0	DQ12L3	DQ12L3	DQ12L3	DQS6L	DQS6L	DQ4L3
B2	VREFB2N4	IO	DIFFIO_RX44n		T37	N30	H27						DM10L	DM10L	DM10L	DQ5L1	DQ5L1	DQ4L1	DQ13L0	DQ13L0	DQ13L0	DQ6L2	DQ6L2	DQ5L0
B2	VREFB2N4	IO	DIFFIO_TX44p		V34	R25	P26						DQ36L0	DQ36L0	DQ36L0	DQS17L	DQS17L	DQ14L0	DQ43L1	DQ43L1	DQ43L1	DQS20L	DQS20L	DQ16L3
B2	VREFB2N4	IO	DIFFIO_TX44n		V33	R24	N25						DQ36L1	DQ36L1	DQ36L1	DQ17L2	DQ17L2	DQ14L1	DQS43L	DQS43L	DQS43L	DQ20L2	DQ20L2	DQ17L0
B2	VREFB2N4	VREFB2N4	VREFB2N4		W34	P30	M26																	
B2	VREFB2N4	IO	DIFFIO_RX43p		R39	M32	J28						DQ11L0	DQ11L0	DQ11L0	DQS5L	DQS5L	DQS4L	DQ13L1	DQ13L1	DQ13L1	DQ6L3	DQ6L3	DQ5L1
B2	VREFB2N4	IO	DIFFIO_RX43n		R38	M31	K28						DQ11L1	DQ11L1	DQ11L1	DQ5L2	DQ5L2	DQ4L2	DQS13L	DQS13L	DQS13L	DQ7L0	DQ7L0	DQS5L
B2	VREFB2N4	IO	DIFFIO_TX43p		W33	R29	P25						DQS36L	DQS36L	DQS36L	DQ17L3	DQ17L3	DQS14L	DQ43L2	DQ43L2	DQ43L2	DQ20L3	DQ20L3	DQ17L1
B2	VREFB2N4	IO	DIFFIO_TX43n		W32	R28	P24						DQ36L2	DQ36L2	DQ36L2	DM17L	DM17L	DQ14L2	DQ43L3	DQ43L3	DQ43L3	DQ21L0	DQ21L0	DQS17L
B2	VREFB2N4	IO	DIFFIO_RX42p		V38	P32	L28						DQS11L	DQS11L	DQS11L	DQ5L3	DQ5L3	DQ4L3	DQ13L2	DQ13L2	DQ13L2	DQ7L1	DQ7L1	DQ5L2
B2	VREFB2N4	IO	DIFFIO_RX42n		V37	P31	L27						DQ11L2	DQ11L2	DQ11L2	DM5L	DM5L	DM4L	DQ13L3	DQ13L3	DQ13L3	DQS7L	DQS7L	DQ5L3
B2	VREFB2N4	IO	DIFFIO_TX42p		W28	T28	N24						DQ36L3	DQ36L3	DQ36L3	DQ18L0	DQ18L0	DQ14L3				DQ21L1	DQ21L1	DQ17L2
B2	VREFB2N4	IO	DIFFIO_TX42n		W27	T27	N23						DM36L	DM36L	DM36L	DQ18L1	DQ18L1	DM14L				DQS21L	DQS21L	DQ17L3
B2	VREFB2N4	IO	DIFFIO_RX41p		U39	R31	M28						DQ11L3	DQ11L3	DQ11L3	DQS18L	DQS18L					DQ7L2	DQ7L2	
B2	VREFB2N4	IO	DIFFIO_RX41n		U38	R30	M27						DM11L	DM11L	DM11L	DQ18L2	DQ18L2					DQ7L3	DQ7L3	
B2	VREFB2N4	IO	DIFFIO_TX41p		Y27	T23	P23									DQ18L3	DQ18L3					DQ21L2	DQ21L2	
B2	VREFB2N4	IO	DIFFIO_TX41n		Y26	T22	P22									DM18L	DM18L					DQ21L3	DQ21L3	
B2	VREFB2N4	IO	CLK0n/DIFFIO_RX_C0n		W38	T31	P27																	
B2	VREFB2N4	IO	CLK0p/DIFFIO_RX_C0p		W39	T32	P28																	
B2	VREFB2N4	CLK1n	INPUT		W36	T29	N27																	
B2	VREFB2N4	CLK1p	INPUT		W37	T30	N28																	
		VCCD_PLL1			V29	U24	P21																	
		VCCA_PLL1			V30	T24	P20																	
		GNDA_PLL1			W30	T25	N19																	
		GNDA_PLL1			W31	T26	P19																	
		GNDA_PLL2			Y29	U25	R22																	
		GNDA_PLL2			Y30	U26	R21																	
		VCCA_PLL2			W29	V26	R20																	

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
		VCCD_PLL2			Y28	V25	R19																	
B1	VREFB1N0	IO	CLK2p/DIFFIO_RX_C1p		Y39	U32	R28																	
B1	VREFB1N0	IO	CLK2n/DIFFIO_RX_C1n		Y38	U31	R27																	
B1	VREFB1N0	CLK3p	INPUT		Y37	U30	T28																	
B1	VREFB1N0	CLK3n	INPUT		Y36	U29	T27																	
B1	VREFB1N0	IO	DIFFIO_RX40p		AA39	V31	U28						DQ12L0	DQ12L0	DQ12L0	DQ6L0	DQ6L0	DQ5L0	DQ14L0	DQ14L0	DQ14L0	DQ8L0	DQ8L0	DQ6L0
B1	VREFB1N0	IO	DIFFIO_RX40n		AA38	V30	U27						DQ12L1	DQ12L1	DQ12L1	DQ6L1	DQ6L1	DQ5L1	DQ14L1	DQ14L1	DQ14L1	DQ8L1	DQ8L1	DQ6L1
B1	VREFB1N0	IO	DIFFIO_TX40p		AA31	U23	R24						DQ37L0	DQ37L0	DQ37L0	DQ19L0	DQ19L0	DQ15L0	DQ44L0	DQ44L0	DQ44L0			DQ18L0
B1	VREFB1N0	IO	DIFFIO_TX40n		AA30	U22	R23						DQ37L1	DQ37L1	DQ37L1	DQ19L1	DQ19L1	DQ15L1	DQ44L1	DQ44L1	DQ44L1			DQ18L1
B1	VREFB1N0	IO	DIFFIO_RX39p		AA37	W32	V28						DQS12L	DQS12L	DQS12L	DQS6L	DQS6L	DQS5L	DQS14L	DQS14L	DQS14L	DQS8L	DQS8L	DQS6L
B1	VREFB1N0	IO	DIFFIO_RX39n		AA36	W31	V27						DQ12L2	DQ12L2	DQ12L2	DQ6L2	DQ6L2	DQ5L2	DQ14L2	DQ14L2	DQ14L2	DQ8L2	DQ8L2	DQ6L2
B1	VREFB1N0	IO	DIFFIO_TX39p		AA29	U28	T20						DQS37L	DQS37L	DQS37L	DQS19L	DQS19L	DQS15L	DQS44L	DQS44L	DQS44L			DQS18L
B1	VREFB1N0	IO	DIFFIO_TX39n		AA28	U27	T19						DQ37L2	DQ37L2	DQ37L2	DQ19L2	DQ19L2	DQ15L2	DQ44L2	DQ44L2	DQ44L2			DQ18L2
B1	VREFB1N0	IO	DIFFIO_RX38p		AB38	AA32	W28						DQ12L3	DQ12L3	DQ12L3	DQ6L3	DQ6L3	DQ5L3	DQ14L3	DQ14L3	DQ14L3	DQ8L3	DQ8L3	DQ6L3
B1	VREFB1N0	IO	DIFFIO_RX38n		AB37	AA31	Y28						DM12L	DM12L	DM12L	DM6L	DM6L	DM5L	DQ15L0	DQ15L0	DQ15L0	DQ9L0	DQ9L0	DQ7L0
B1	VREFB1N0	IO	DIFFIO_TX38p		Y33	V29	R26						DQ37L3	DQ37L3	DQ37L3	DQ19L3	DQ19L3	DQ15L3	DQ44L3	DQ44L3	DQ44L3			DQ18L3
B1	VREFB1N0	IO	DIFFIO_TX38n		Y32	V28	R25						DM37L	DM37L	DM37L	DM19L	DM19L	DM15L	DQ45L0	DQ45L0	DQ45L0			DQ19L0
B1	VREFB1N0	VREFB1N0	VREFB1N0		AA34	W30	U26																	
B1	VREFB1N0	IO	DIFFIO_RX37p		AC39	Y31	AA28						DQ13L0	DQ13L0	DQ13L0	DQ7L0	DQ7L0	DQ6L0	DQ15L1	DQ15L1	DQ15L1	DQ9L1	DQ9L1	DQ7L1
B1	VREFB1N0	IO	DIFFIO_RX37n		AC38	Y30	AA27						DQ13L1	DQ13L1	DQ13L1	DQ7L1	DQ7L1	DQ6L1	DQS15L	DQS15L	DQS15L	DQS9L	DQS9L	DQS7L
B1	VREFB1N0	IO	DIFFIO_TX37p		AA33	V24	T25						DQ38L0	DQ38L0	DQ38L0	DQ20L0	DQ20L0	DQ16L0	DQ45L1	DQ45L1	DQ45L1			DQ19L1
B1	VREFB1N0	IO	DIFFIO_TX37n		AA32	V23	T24						DQ38L1	DQ38L1	DQ38L1	DQ20L1	DQ20L1	DQ16L1	DQS45L	DQS45L	DQS45L			DQS19L
B1	VREFB1N0	IO	DIFFIO_RX36p		AB36	AB32	AB28						DQS13L	DQS13L	DQS13L	DQS7L	DQS7L	DQS6L	DQ15L2	DQ15L2	DQ15L2	DQ9L2	DQ9L2	DQ7L2
B1	VREFB1N0	IO	DIFFIO_RX36n		AB35	AB31	AB27						DQ13L2	DQ13L2	DQ13L2	DQ7L2	DQ7L2	DQ6L2	DQ15L3	DQ15L3	DQ15L3	DQ9L3	DQ9L3	DQ7L3
B1	VREFB1N0	IO	DIFFIO_TX36p		Y35	W29	U20						DQS38L	DQS38L	DQS38L	DQS20L	DQS20L	DQS16L	DQ45L2	DQ45L2	DQ45L2			DQ19L2
B1	VREFB1N0	IO	DIFFIO_TX36n		Y34	W28	V19						DQ38L2	DQ38L2	DQ38L2	DQ20L2	DQ20L2	DQ16L2	DQ45L3	DQ45L3	DQ45L3			DQ19L3
B1	VREFB1N0	IO	DIFFIO_RX35p		AE39	AA30	AC28						DQ13L3	DQ13L3	DQ13L3	DQ7L3	DQ7L3	DQ6L3	DQ16L0	DQ16L0	DQ16L0	DQ10L0	DQ10L0	DQ8L0
B1	VREFB1N0	IO	DIFFIO_RX35n		AE38	AA29	AC27						DM13L	DM13L	DM13L	DM7L	DM7L	DM6L	DQ16L1	DQ16L1	DQ16L1	DQ10L1	DQ10L1	DQ8L1
B1	VREFB1N0	IO	DIFFIO_TX35p		AB30	W27	T23						DQ38L3	DQ38L3	DQ38L3	DQ20L3	DQ20L3	DQ16L3	DQ46L0	DQ46L0	DQ46L0			DQ20L0
B1	VREFB1N0	IO	DIFFIO_TX35n		AB29	W26	U22						DM38L	DM38L	DM38L	DM20L	DM20L	DM16L	DQ46L1	DQ46L1	DQ46L1			DQ20L1
B1	VREFB1N0	IO	DIFFIO_RX34p		AD38	Y29	W27						DQ14L0	DQ14L0	DQ14L0	DQ8L0	DQ8L0	DQ7L0	DQS16L	DQS16L	DQS16L	DQS10L	DQS10L	DQS8L
B1	VREFB1N0	IO	DIFFIO_RX34n		AD37	Y28	W26						DQ14L1	DQ14L1	DQ14L1	DQ8L1	DQ8L1	DQ7L1	DQ16L2	DQ16L2	DQ16L2	DQ10L2	DQ10L2	DQ8L2
B1	VREFB1N0	IO	DIFFIO_TX34p		AA27	W25	V20						DQ39L0	DQ39L0	DQ39L0	DQ21L0	DQ21L0	DQ17L0	DQS46L	DQS46L	DQS46L	DQ22L0	DQ22L0	DQS20L
B1	VREFB1N0	IO	DIFFIO_TX34n		AA26	W24	W20						DQ39L1	DQ39L1	DQ39L1	DQ21L1	DQ21L1	DQ17L1	DQ46L2	DQ46L2	DQ46L2	DQ22L1	DQ22L1	DQ20L2
B1	VREFB1N1	IO	DIFFIO_RX33p		AC37	AB30	V26						DQS14L	DQS14L	DQS14L	DQS8L	DQS8L	DQS7L	DQ16L3	DQ16L3	DQ16L3	DQ10L3	DQ10L3	DQ8L3
B1	VREFB1N1	IO	DIFFIO_RX33n		AC36	AB29	V25						DQ14L2	DQ14L2	DQ14L2	DQ8L2	DQ8L2	DQ7L2	DQ17L0	DQ17L0	DQ17L0	DQ11L0	DQ11L0	DQ9L0
B1	VREFB1N1	IO	DIFFIO_TX33p		AB32	Y27	U24						DQS39L	DQS39L	DQS39L	DQS21L	DQS21L	DQS17L	DQ46L3	DQ46L3	DQ46L3	DQS22L	DQS22L	DQ20L3
B1	VREFB1N1	IO	DIFFIO_TX33n		AB31	Y26	U23						DQ39L2	DQ39L2	DQ39L2	DQ21L2	DQ21L2	DQ17L2	DQ47L0	DQ47L0	DQ47L0	DQ22L2	DQ22L2	DQ21L0
B1	VREFB1N1	IO	DIFFIO_RX32p		AE37	AC32	AD28						DQ14L3	DQ14L3	DQ14L3	DQ8L3	DQ8L3	DQ7L3	DQ17L1	DQ17L1	DQ17L1	DQ11L1	DQ11L1	DQ9L1
B1	VREFB1N1	IO	DIFFIO_RX32n		AE36	AC31	AD27						DM14L	DM14L	DM14L	DM8L	DM8L	DM7L	DQS17L	DQS17L	DQS17L	DQS11L	DQS11L	DQS9L
B1	VREFB1N1	IO	DIFFIO_TX32p		AB34	AA27	V22						DQ39L3	DQ39L3	DQ39L3	DQ21L3	DQ21L3	DQ17L3	DQ47L1	DQ47L1	DQ47L1	DQ22L3	DQ22L3	DQ21L1
B1	VREFB1N1	IO	DIFFIO_TX32n		AB33	AA26	V21						DM39L	DM39L	DM39L	DM21L	DM21L	DM17L	DQS47L	DQS47L	DQS47L	DQ23L0	DQ23L0	DQS21L
B1	VREFB1N1	IO	DIFFIO_RX31p		AD36	AB28	AE28						DQ15L0	DQ15L0	DQ15L0	DQ9L0	DQ9L0	DQ8L0	DQ17L2	DQ17L2	DQ17L2	DQ11L2	DQ11L2	DQ9L2
B1	VREFB1N1	IO	DIFFIO_RX31n		AD35	AB27	AE27						DQ15L1	DQ15L1	DQ15L1	DQ9L1	DQ9L1	DQ8L1	DQ17L3	DQ17L3	DQ17L3	DQ11L3	DQ11L3	DQ9L3
B1	VREFB1N1	IO	DIFFIO_TX31p		AB28	Y25	V23						DQ40L0	DQ40L0	DQ40L0	DQ22L0	DQ22L0	DQ18L0	DQ47L2	DQ47L2	DQ47L2	DQ23L1	DQ23L1	DQ21L2
B1	VREFB1N1	IO	DIFFIO_TX31n		AB27	Y24	V24						DQ40L1	DQ40L1	DQ40L1	DQ22L1	DQ22L1	DQ18L1	DQ47L3	DQ47L3	DQ47L3	DQS23L	DQS23L	DQ21L3
B1	VREFB1N1	IO	DIFFIO_RX30p		AF39	AD32	Y26						DQS15L	DQS15L	DQS15L	DQS9L	DQS9L	DQS8L	DQ18L0	DQ18L0	DQ18L0	DQ12L0	DQ12L0	DQ10L0
B1	VREFB1N1	IO	DIFFIO_RX30n		AF38	AD31	Y25						DQ15L2	DQ15L2	DQ15L2	DQ9L2	DQ9L2	DQ8L2	DQ18L1	DQ18L1	DQ18L1	DQ12L1	DQ12L1	DQ10L1
B1	VREFB1N1	IO	DIFFIO_TX30p		AC30	W23	W22						DQS40L	DQS40L	DQS40L			DQS18L	DQ48L0	DQ48L0	DQ48L0			DQ22L0
B1	VREFB1N1	IO	DIFFIO_TX30n		AC29	W22	W21						DQ40L2	DQ40L2	DQ40L2			DQ18L2	DQ48L1	DQ48L1	DQ48L1			DQ22L1
B1	VREFB1N1	VREFB1N1	VREFB1N1		AG35	AD28	W25																	
B1	VREFB1N1	IO	DIFFIO_RX29p		AG39	AE32	AA26						DQ15L3	DQ15L3	DQ15L3	DQ9L3	DQ9L3	DQ8L3	DQS18L	DQS18L	DQS18L	DQS12L	DQS12L	DQS10L
B1	VREFB1N1	IO	DIFFIO_RX29n		AG38	AE31	AA25						DM15L	DM15L	DM15L	DM9L	DM9L	DM8L	DQ18L2	DQ18L2	DQ18L2	DQ12L2	DQ12L2	DQ10L2
B1	VREFB1N1	IO	DIFFIO_TX29p		AC28	AD27	Y22						DQ40L3	DQ40L3	DQ40L3	DQ22L3	DQ22L3	DQ18L3	DQS48L	DQS48L	DQS48L	DQ24L0	DQ24L0	DQS22L
B1	VREFB1N1	IO	DIFFIO_TX29n		AC27	AD26	Y21						DM40L	DM40L	DM40L	DM22L	DM22L	DM18L	DQ48L2	DQ48L2	DQ48L2	DQ24L1	DQ24L1	DQ22L2
B1	VREFB1N1	IO	DIFFIO_RX28p		AH39	AF32	AB26						DQ16L0	DQ16L0	DQ16L0	DQ10L0	DQ10L0	DQ9L0	DQ18L3	DQ18L3	DQ18L3	DQ12L3	DQ12L3	DQ10L3

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B1	VREFB1N1	IO	DIFFIO_RX28n		AH38	AF31	AB25						DQ16L1	DQ16L1	DQ16L1	DQ10L1	DQ10L1	DQ9L1	DQ19L0	DQ19L0	DQ19L0	DQ13L0	DQ13L0	DQ11L0
B1	VREFB1N1	IO	DIFFIO_TX28p		AC32	AC27	AB23						DQ41L0	DQ41L0	DQ41L0	DQ23L0	DQ23L0	DQ19L0	DQ48L3	DQ48L3	DQ48L3	DQS24L	DQS24L	DQ22L3
B1	VREFB1N1	IO	DIFFIO_TX28n		AC31	AC26	AA22						DQ41L1	DQ41L1	DQ41L1	DQ23L1	DQ23L1	DQ19L1	DQ49L0	DQ49L0	DQ49L0	DQ24L2	DQ24L2	DQ23L0
B1	VREFB1N1	IO	DIFFIO_RX27p		AF37	AG32	AC26						DQS16L	DQS16L	DQS16L	DQS10L	DQS10L	DQS9L	DQ19L1	DQ19L1	DQ19L1	DQ13L1	DQ13L1	DQ11L1
B1	VREFB1N1	IO	DIFFIO_RX27n		AF36	AG31	AC25						DQ16L2	DQ16L2	DQ16L2	DQ10L2	DQ10L2	DQ9L2	DQS19L	DQS19L	DQS19L	DQS13L	DQS13L	DQS11L
B1	VREFB1N1	IO	DIFFIO_TX27p		AC34	Y23	Y24						DQS41L	DQS41L	DQS41L	DQS22L	DQS22L	DQS19L	DQ49L1	DQ49L1	DQ49L1	DQ23L2	DQ23L2	DQ23L1
B1	VREFB1N1	IO	DIFFIO_TX27n		AC33	Y22	Y23						DQ41L2	DQ41L2	DQ41L2	DQ22L2	DQ22L2	DQ19L2	DQS49L	DQS49L	DQS49L	DQ23L3	DQ23L3	DQS23L
B1	VREFB1N1	IO	DIFFIO_RX26p		AJ39	AC30	AD26						DQ16L3	DQ16L3	DQ16L3			DQ9L3	DQ19L2	DQ19L2	DQ19L2			DQ11L2
B1	VREFB1N1	IO	DIFFIO_RX26n		AJ38	AC29	AD25						DM16L	DM16L	DM16L			DM9L	DQ19L3	DQ19L3	DQ19L3			DQ11L3
B1	VREFB1N1	IO	DIFFIO_TX26p		AD32	AA25	W24						DQ41L3	DQ41L3	DQ41L3	DQ23L3	DQ23L3	DQ19L3	DQ49L2	DQ49L2	DQ49L2	DQ25L1	DQ25L1	DQ23L2
B1	VREFB1N1	IO	DIFFIO_TX26n		AD31	AA24	W23						DM41L	DM41L	DM41L	DM23L	DM23L	DM19L	DQ49L3	DQ49L3	DQ49L3	DQS25L	DQS25L	DQ23L3
B1	VREFB1N2	IO	DIFFIO_RX25p		AK39	AD30	AG27						DQ17L0	DQ17L0					DQ20L0	DQ20L0				
B1	VREFB1N2	IO	DIFFIO_RX25n		AK38	AD29	AF27						DQ17L1	DQ17L1					DQ20L1	DQ20L1				
B1	VREFB1N2	IO	DIFFIO_TX25p		AD34	AB26	AC24						DQ42L0	DQ42L0		DQ24L0	DQ24L0		DQ50L0	DQ50L0		DQ25L2	DQ25L2	
B1	VREFB1N2	IO	DIFFIO_TX25n		AD33	AB25	AC23						DQ42L1	DQ42L1		DQ24L1	DQ24L1		DQ50L1	DQ50L1		DQ25L3	DQ25L3	
B1	VREFB1N2	IO	DIFFIO_RX24p		AG37	AH32							DQS17L	DQS17L		DQS11L	DQS11L		DQS20L	DQS20L		DQS14L	DQS14L	
B1	VREFB1N2	IO	DIFFIO_RX24n		AG36	AH31							DQ17L2	DQ17L2		DQ11L2	DQ11L2		DQ20L2	DQ20L2		DQ14L2	DQ14L2	
B1	VREFB1N2	IO	DIFFIO_TX24p		AD29	AA23							DQS42L	DQS42L		DQS23L	DQS23L		DQS50L	DQS50L		DQ24L3	DQ24L3	
B1	VREFB1N2	IO	DIFFIO_TX24n		AD28	AA22							DQ42L2	DQ42L2		DQ23L2	DQ23L2		DQ50L2	DQ50L2		DQ25L0	DQ25L0	
B1	VREFB1N2	IO	DIFFIO_RX23p		AL39	AE30							DQ17L3	DQ17L3		DQ10L3	DQ10L3		DQ20L3	DQ20L3		DQ13L2	DQ13L2	
B1	VREFB1N2	IO	DIFFIO_RX23n		AL38	AE29							DM17L	DM17L		DM10L	DM10L		DQ21L0	DQ21L0		DQ13L3	DQ13L3	
B1	VREFB1N2	IO	DIFFIO_TX23p		AD27	AB24							DQ42L3	DQ42L3		DQ24L3	DQ24L3		DQ50L3	DQ50L3		DQS26L	DQS26L	
B1	VREFB1N2	IO	DIFFIO_TX23n		AD26	AB23							DM42L	DM42L		DM24L	DM24L		DQ51L0	DQ51L0		DQ26L2	DQ26L2	
B1	VREFB1N2	IO	DIFFIO_RX22p		AH37	AJ32							DQ18L0	DQ18L0		DQ25L0	DQ25L0		DQ21L1	DQ21L1		DQ15L1	DQ15L1	
B1	VREFB1N2	IO	DIFFIO_RX22n		AH36	AJ31							DQ18L1	DQ18L1		DQ25L1	DQ25L1		DQS21L	DQS21L		DQS15L	DQS15L	
B1	VREFB1N2	IO	DIFFIO_TX22p		AE31	AC25							DQ43L0	DQ43L0		DQS24L	DQS24L		DQ51L1	DQ51L1		DQ26L0	DQ26L0	
B1	VREFB1N2	IO	DIFFIO_TX22n		AE30	AC24							DQ43L1	DQ43L1		DQ24L2	DQ24L2		DQS51L	DQS51L		DQ26L1	DQ26L1	
B1	VREFB1N2	VREFB1N2	VREFB1N2		AN35	AF28	AA24																	
B1	VREFB1N2	IO	DIFFIO_RX21p		AM39	AF30							DQS18L	DQS18L		DQ11L0	DQ11L0		DQ21L2	DQ21L2		DQ14L0	DQ14L0	
B1	VREFB1N2	IO	DIFFIO_RX21n		AM38	AF29							DQ18L2	DQ18L2		DQ11L1	DQ11L1		DQ21L3	DQ21L3		DQ14L1	DQ14L1	
B1	VREFB1N2	IO	DIFFIO_TX21p		AE33	AD25							DQS43L	DQS43L		DQS25L	DQS25L		DQ51L2	DQ51L2		DQ26L3	DQ26L3	
B1	VREFB1N2	IO	DIFFIO_TX21n		AE32	AD24							DQ43L2	DQ43L2		DQ25L2	DQ25L2		DQ51L3	DQ51L3		DQ27L0	DQ27L0	
B1	VREFB1N2	IO	DIFFIO_RX20p		AJ37	AG30							DQ18L3	DQ18L3		DQ11L3	DQ11L3		DQ22L0			DQ14L3	DQ14L3	
B1	VREFB1N2	IO	DIFFIO_RX20n		AJ36	AG29							DM18L	DM18L		DM11L	DM11L		DQ22L1			DQ15L0	DQ15L0	
B1	VREFB1N2	IO	DIFFIO_TX20p		AE35	AE26							DQ43L3	DQ43L3					DQ52L0			DQ27L1	DQ27L1	
B1	VREFB1N2	IO	DIFFIO_TX20n		AE34	AE25							DM43L	DM43L					DQ52L1			DQS27L	DQS27L	
B1	VREFB1N2	IO	DIFFIO_RX19p		AL37	AH30							DQ19L0			DQ25L3	DQ25L3		DQS22L			DQ15L2	DQ15L2	
B1	VREFB1N2	IO	DIFFIO_RX19n		AL36	AH29							DQ19L1			DM25L	DM25L		DQ22L2			DQ15L3	DQ15L3	
B1	VREFB1N2	IO	DIFFIO_TX19p		AF33	AE28							DQ44L0						DQS52L			DQ27L2	DQ27L2	
B1	VREFB1N2	IO	DIFFIO_TX19n		AF32	AE27							DQ44L1						DQ52L2			DQ27L3	DQ27L3	
B1	VREFB1N2	IO	DIFFIO_RX18p		AK37								DQS19L						DQ22L3					
B1	VREFB1N2	IO	DIFFIO_RX18n		AK36								DQ19L2						DQ23L0					
B1	VREFB1N2	IO	DIFFIO_TX18p		AF35								DQS44L						DQ52L3					
B1	VREFB1N2	IO	DIFFIO_TX18n		AF34								DQ44L2						DQ53L0					
B1	VREFB1N3	IO	DIFFIO_RX17p		AG34								DQ19L3						DQ23L1					
B1	VREFB1N3	IO	DIFFIO_RX17n		AG33								DM19L						DQS23L					
B1	VREFB1N3	IO	DIFFIO_TX17p		AE29								DQ44L3						DQ53L1					
B1	VREFB1N3	IO	DIFFIO_TX17n		AE28								DM44L						DQS53L					
B1	VREFB1N3	IO	DIFFIO_RX16p		AH35								DQ20L0						DQ23L2					
B1	VREFB1N3	IO	DIFFIO_RX16n		AH34								DQ20L1						DQ23L3					
B1	VREFB1N3	IO	DIFFIO_TX16p		AE27								DQ45L0						DQ53L2					
B1	VREFB1N3	IO	DIFFIO_TX16n		AE26								DQ45L1						DQ53L3					
B1	VREFB1N3	IO	DIFFIO_RX15p		AJ35								DQS20L						DQ24L0					
B1	VREFB1N3	IO	DIFFIO_RX15n		AJ34								DQ20L2						DQ24L1					
B1	VREFB1N3	IO	DIFFIO_TX15p		AF30								DQS45L						DQ54L0					
B1	VREFB1N3	IO	DIFFIO_TX15n		AF29								DQ45L2						DQ54L1					

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B1	VREFB1N3	IO	DIFFIO_RX14p		AK35								DQ20L3						DQS24L					
B1	VREFB1N3	IO	DIFFIO_RX14n		AK34								DM20L						DQ24L2					
B1	VREFB1N3	IO	DIFFIO_TX14p		AF28								DQ45L3						DQS54L					
B1	VREFB1N3	IO	DIFFIO_TX14n		AF27								DM45L						DQ54L2					
B1	VREFB1N3	VREFB1N3	VREFB1N3		AL33	AF27	AE26																	
B1	VREFB1N3	IO	DIFFIO_RX13p		AM37								DQ21L0						DQ24L3					
B1	VREFB1N3	IO	DIFFIO_RX13n		AM36								DQ21L1						DQ25L0					
B1	VREFB1N3	IO	DIFFIO_TX13p		AG28								DQ46L0						DQ54L3					
B1	VREFB1N3	IO	DIFFIO_TX13n		AG27								DQ46L1						DQ55L0					
B1	VREFB1N3	IO	DIFFIO_RX12p		AL35								DQS21L						DQ25L1					
B1	VREFB1N3	IO	DIFFIO_RX12n		AL34								DQ21L2						DQS25L					
B1	VREFB1N3	IO	DIFFIO_TX12p		AG30								DQS46L						DQ55L1					
B1	VREFB1N3	IO	DIFFIO_TX12n		AG29								DQ46L2						DQS55L					
B1	VREFB1N3	IO	DIFFIO_RX11p		AN39								DQ21L3						DQ25L2					
B1	VREFB1N3	IO	DIFFIO_RX11n		AN38								DM21L						DQ25L3					
B1	VREFB1N3	IO	DIFFIO_TX11p		AG32								DQ46L3						DQ55L2					
B1	VREFB1N3	IO	DIFFIO_TX11n		AG31								DM46L						DQ55L3					
B1	VREFB1N3	IO	DIFFIO_RX10p		AM35								DQ22L0						DQ26L0					
B1	VREFB1N3	IO	DIFFIO_RX10n		AM34								DQ22L1						DQ26L1					
B1	VREFB1N3	IO	DIFFIO_TX10p		AH33								DQ47L0						DQ56L0					
B1	VREFB1N3	IO	DIFFIO_TX10n		AH32								DQ47L1						DQ56L1					
B1	VREFB1N3	IO	DIFFIO_RX9p		AN37								DQS22L						DQS26L					
B1	VREFB1N3	IO	DIFFIO_RX9n		AN36								DQ22L2						DQ26L2					
B1	VREFB1N3	IO	DIFFIO_TX9p		AH29								DQS47L						DQS56L					
B1	VREFB1N3	IO	DIFFIO_TX9n		AH28								DQ47L2						DQ56L2					
B1	VREFB1N4	IO	DIFFIO_RX8p		AP39								DQ22L3						DQ26L3					
B1	VREFB1N4	IO	DIFFIO_RX8n		AP38								DM22L						DQ27L0					
B1	VREFB1N4	IO	DIFFIO_TX8p		AH31								DQ47L3						DQ56L3					
B1	VREFB1N4	IO	DIFFIO_TX8n		AH30								DM47L						DQ57L0					
B1	VREFB1N4	IO	DIFFIO_RX7p		AP37								DQ23L0						DQ27L1					
B1	VREFB1N4	IO	DIFFIO_RX7n		AP36								DQ23L1						DQS27L					
B1	VREFB1N4	IO	DIFFIO_TX7p		AJ33								DQ48L0						DQ57L1					
B1	VREFB1N4	IO	DIFFIO_TX7n		AJ32								DQ48L1						DQS57L					
B1	VREFB1N4	IO	DIFFIO_RX6p		AP35								DQS23L						DQ27L2					
B1	VREFB1N4	IO	DIFFIO_RX6n		AP34								DQ23L2						DQ27L3					
B1	VREFB1N4	IO	DIFFIO_TX6p		AJ31								DQS48L						DQ57L2					
B1	VREFB1N4	IO	DIFFIO_TX6n		AJ30								DQ48L2						DQ57L3					
B1	VREFB1N4	IO	DIFFIO_RX5p		AR39								DQ23L3						DQ28L0					
B1	VREFB1N4	IO	DIFFIO_RX5n		AR38								DM23L						DQ28L1					
B1	VREFB1N4	IO	DIFFIO_TX5p		AK32								DQ48L3						DQ58L0					
B1	VREFB1N4	IO	DIFFIO_TX5n		AK31								DM48L						DQ58L1					
B1	VREFB1N4	VREFB1N4	VREFB1N4		AT38	AG28	AE25																	
B1	VREFB1N4	IO	DIFFIO_RX4p		AR37								DQ24L0						DQS28L					
B1	VREFB1N4	IO	DIFFIO_RX4n		AR36								DQ24L1						DQ28L2					
B1	VREFB1N4	IO	DIFFIO_TX4p		AL32								DQ49L0						DQS58L					
B1	VREFB1N4	IO	DIFFIO_TX4n		AL31								DQ49L1						DQ58L2					
B1	VREFB1N4	IO	DIFFIO_RX3p		AT37								DQS24L						DQ28L3					
B1	VREFB1N4	IO	DIFFIO_RX3n		AT36								DQ24L2						DQ29L0					
B1	VREFB1N4	IO	DIFFIO_TX3p		AM32								DQS49L						DQ58L3					
B1	VREFB1N4	IO	DIFFIO_TX3n		AM31								DQ49L2						DQ59L0					
B1	VREFB1N4	IO	DIFFIO_RX2p		AU37								DQ24L3						DQ29L1					
B1	VREFB1N4	IO	DIFFIO_RX2n		AU36								DM24L						DQS29L					
B1	VREFB1N4	IO	DIFFIO_TX2p		AN34								DQ49L3						DQ59L1					
B1	VREFB1N4	IO	DIFFIO_TX2n		AN33								DM49L						DQS59L					
B1	VREFB1N4	IO	DIFFIO_RX1p		AV38														DQ29L2					
B1	VREFB1N4	IO	DIFFIO_RX1n		AV37														DQ29L3					

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B1	VREFB1N4	IO	DIFFIO_TX1p		AR35														DQ59L2					
B1	VREFB1N4	IO	DIFFIO_TX1n		AR34														DQ59L3					
B1	VREFB1N4	FPLL8CLKn	INPUT		AU38	AJ29																		
B1	VREFB1N4	FPLL8CLKp	INPUT		AU39	AJ30																		
B1	VREFB1N4	IO	DIFFIO_TX0p		AT35																			
B1	VREFB1N4	IO	DIFFIO_TX0n		AT34																			
		GNDA_PLL8			AK29	AG26																		
		GNDA_PLL8			AL29	AG27																		
		VCCA_PLL8			AJ29	AF26																		
		VCCD_PLL8			AK30	AF25																		
B8	VREFB8N0	TDI		TDI	AN31	AL31	AD24																	
B8	VREFB8N0	TMS		TMS	AP33	AE24	AD23																	
B8	VREFB8N0	TCK		TCK	AP32	AF24	AF26																	
B8	VREFB8N0	TRST		TRST	AW37	AK30	AG26																	
B8	VREFB8N0	nCONFIG		nCONFIG	AM30	AL30	AB22																	
B8	VREFB8N0	VCCSEL		VCCSEL	AV36	AC23	AC22																	
B8	VREFB8N0	IO			AM29								DQ0B0						DQ0B0					
B8	VREFB8N0	IO			AL28	AD22							DQ0B1	DQ0B0					DQ0B1	DQ0B0				
B8	VREFB8N0	IO		CS	AR32	AC22	AB21																	
B8	VREFB8N0	IO		CLKUSR	AP30	AD23	AB20																	
B8	VREFB8N0	IO		nWS	AR31	AE23	AD22																	
B8	VREFB8N0	IO		nRS	AR30	AF23	AD21																	
B8	VREFB8N0	VREFB8N0	VREFB8N0		AR33	AK31	AE24																	
B8	VREFB8N0	IO			AJ28								DQS0B						DQS0B					
B8	VREFB8N0	IO			AN29	AB21							DQ0B2	DQ0B1					DQ0B2	DQ0B1				
B8	VREFB8N0	IO			AP29								DQ0B3						DQ0B3					
B8	VREFB8N0	IO			AR29								DM0B						DQ1B0					
B8	VREFB8N0	IO			AM28	AC21							DQ1B0	DQS0B					DQ1B1	DQS0B				
B8	VREFB8N0	IO			AN28								DQ1B1						DQS1B					
B8	VREFB8N0	IO	DQ17B		AU34	AH28	AG25	DQ8B	DQ3B				DQS1B	DQ0B2	DQ0B0	DQ17B3	DQ17B3	DQ17B3	DQ1B2	DQ0B2	DQ0B0	DQ17B3	DQ17B3	DQ17B3
B8	VREFB8N0	IO	DQSn17B		AV35	AK29	AG24	DQ8B	DQ3B	DQ3B	DQ1B	DQ1B	DQ1B2	DQ0B3	DQ0B1	DQSB17B	DQSB17B	DQSB17B	DQ1B3	DQ0B3	DQ0B1	DQSB17B	DQSB17B	DQSB17B
B8	VREFB8N0	IO	DQ17B		AU35	AJ28	AF25	DQ8B	DQ3B	DQ3B	DQ1B		DQ1B3	DM0B	DQS0B	DQ17B2	DQ17B2	DQ17B2	DQ2B0	DQ1B0	DQS0B	DQ17B2	DQ17B2	DQ17B2
B8	VREFB8N0	IO	DQ17B		AW35	AM29	AF24	DQ8B	DQ3B	DQ3B	DQ1B	DQ1B	DM1B	DQ1B0	DQ0B2	DQ17B1	DQ17B1	DQ17B1	DQ2B1	DQ1B1	DQ0B2	DQ17B1	DQ17B1	DQ17B1
B8	VREFB8N0	IO	DQ17B		AW34	AL29	AH25	DQ8B	DQ3B	DQ3B	DQ1B	DQ1B	DQ2B0	DQ1B1	DQ0B3	DQ17B0	DQ17B0	DQ17B0	DQS2B	DQS1B	DQ0B3	DQ17B0	DQ17B0	DQ17B0
B8	VREFB8N0	IO	DQS17B		AV34	AK28	AH24	DQVLD8B	DQVLD3B				DQ2B1	DQS1B	DM0B	DQS17B	DQS17B	DQS17B	DQ2B2	DQ1B2	DQ1B0	DQS17B	DQS17B	DQS17B
B8	VREFB8N1	IO			AJ27	AB20							DQS2B	DQ1B2					DQ2B3	DQ1B3				
B8	VREFB8N1	IO			AR28								DQ2B2						DQ3B0					
B8	VREFB8N1	IO			AL27	AE22							DQ2B3	DQ1B3					DQ3B1	DQ2B0				
B8	VREFB8N1	IO			AM27								DM2B						DQS3B					
B8	VREFB8N1	IO			AH27								DQ3B0						DQ3B2					
B8	VREFB8N1	IO			AN27	AD21							DQ3B1	DM1B					DQ3B3	DQ2B1				
B8	VREFB8N1	IO	DQ16B		AT33	AK27	AE23	DQ8B		DQ3B		DQ1B	DQS3B	DQ2B0	DQ1B0	DQ16B3	DQ16B3		DQ4B0	DQS2B	DQ1B1	DQ16B3	DQ16B3	
B8	VREFB8N1	IO	DQSn16B		AU33	AL28	Y20	DQSn8B		DQ3B		DQ1B	DQ3B2	DQ2B1	DQ1B1	DQSB16B	DQSB16B		DQ4B1	DQ2B2	DQS1B	DQSB16B	DQSB16B	
B8	VREFB8N1	IO	DQ16B		AT32	AJ27		DQ8B		DQ3B		DQ1B	DQ3B3	DQS2B		DQ16B2	DQ16B2		DQS4B	DQ2B3		DQ16B2	DQ16B2	
B8	VREFB8N1	IO	DQ16B		AW33	AM28	AA20	DQ8B		DQ3B		DQ1B	DM3B	DQ2B2	DQS1B	DQ16B1	DQ16B1		DQ4B2	DQ3B0	DQ1B2	DQ16B1	DQ16B1	
B8	VREFB8N1	IO	DQ16B		AV33	AM27	Y19	DQ8B		DQ3B		DQ1B	DQ4B0	DQ2B3	DQ1B2	DQ16B0	DQ16B0		DQ4B3	DQ3B1	DQ1B3	DQ16B0	DQ16B0	
B8	VREFB8N1	IO	DQS16B		AU32	AL27	AC20	DQS8B		DQVLD3B			DQ4B1	DM2B	DQ1B3	DQS16B	DQS16B		DQ5B0	DQS3B	DQ2B0	DQS16B	DQS16B	
B8	VREFB8N1	VREFB8N1	VREFB8N1		AP31	AG25	AE21																	
B8	VREFB8N1	IO			AH26								DQS4B						DQ5B1					
B8	VREFB8N1	IO			AJ26	AC20							DQ4B2	DQ3B0					DQS5B	DQ3B2				
B8	VREFB8N1	IO			AP27								DQ4B3						DQ5B2					
B8	VREFB8N1	IO			AR27	AF22							DM4B	DQ3B1					DQ5B3	DQ3B3				
B8	VREFB8N1	IO			AL26								DQ5B0						DQ6B0					
B8	VREFB8N1	IO			AG26								DQ5B1						DQ6B1					
B8	VREFB8N1	IO	DQ15B		AV32	AK26	AF22	DQ7B	DQ3B	DQ3B	DQ1B	DQ1B	DQS5B	DQS3B	DM1B	DQ15B3	DQ15B3	DQ15B3	DQS6B	DQ4B0	DQ2B1	DQ15B3	DQ15B3	DQ15B3
B8	VREFB8N1	IO	DQSn15B		AV31	AL26	AG22	DQ7B	DQSn3B	DQSn3B	DQ1B	DQ1B	DQ5B2	DQ3B2	DQ2B0	DQSB15B	DQSB15B	DQSB15B	DQ6B2	DQ4B1	DQS2B	DQSB15B	DQSB15B	DQSB15B

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B8	VREFB8N1	IO	DQ15B		AT31	AJ26	AE22	DQ7B	DQ3B	DQ3B	DQ1B	DQ1B	DQ5B3	DQ3B3	DQ2B1	DQ15B2	DQ15B2	DQ15B2	DQ6B3	DQS4B	DQ2B2	DQ15B2	DQ15B2	DQ15B2
B8	VREFB8N1	IO	DQ15B		AU31	AM25	AH23	DQ7B	DQ3B	DQ3B	DQ1B	DQ1B	DM5B	DM3B	DQS2B	DQ15B1	DQ15B1	DQ15B1	DQ7B0	DQ4B2	DQ2B3	DQ15B1	DQ15B1	DQ15B1
B8	VREFB8N1	IO	DQ15B		AW32	AM26	AG23	DQ7B	DQ3B	DQ3B	DQ1B	DQ1B	DQ6B0	DQ4B0	DQ2B2	DQ15B0	DQ15B0	DQ15B0	DQ7B1	DQ4B3	DQ3B0	DQ15B0	DQ15B0	DQ15B0
B8	VREFB8N1	IO	DQS15B		AW31	AL25	AH22	DQVLD7B	DQS3B	DQS3B	DQVLD1B		DQ6B1	DQ4B1	DQ2B3	DQS15B	DQS15B	DQS15B	DQS7B	DQ5B0	DQ3B1	DQS15B	DQS15B	DQS15B
B8	VREFB8N2	IO			AG25	AE21							DQS6B	DQS4B					DQ7B2	DQ5B1				
B8	VREFB8N2	IO			AN26								DQ6B2						DQ7B3					
B8	VREFB8N2	IO			AM26	AD20							DQ6B3	DQ4B2					DQ8B0	DQS5B				
B8	VREFB8N2	IO			AP26								DM6B						DQ8B1					
B8	VREFB8N2	IO			AJ25	AB19							DQ7B0	DQ4B3					DQS8B	DQ5B2				
B8	VREFB8N2	IO			AR26								DQ7B1						DQ8B2					
B8	VREFB8N2	IO	DQ14B		AT29	AG24	AA19	DQ7B		DQ3B		DQ1B	DQS7B	DM4B	DM2B	DQ14B3	DQ14B3		DQ8B3	DQ5B3	DQS3B	DQ14B3	DQ14B3	
B8	VREFB8N2	IO	DQSn14B		AU30	AH25	AE20	DQSn7B		DQ3B		DQ1B	DQ7B2	DQ5B0	DQ3B0	DQSB14B	DQSB14B		DQ9B0	DQ6B0	DQ3B2	DQSB14B	DQSB14B	
B8	VREFB8N2	IO	DQ14B		AT30	AH26		DQ7B		DQ3B		DQ1B	DQ7B3	DQ5B1		DQ14B2	DQ14B2		DQ9B1	DQ6B1		DQ14B2	DQ14B2	
B8	VREFB8N2	IO	DQ14B		AW30	AH24	W18	DQ7B		DQ3B		DQ1B	DM7B	DQS5B	DQ3B1	DQ14B1	DQ14B1		DQS9B	DQS6B	DQ3B3	DQ14B1	DQ14B1	
B8	VREFB8N2	IO	DQ14B		AU29	AK25	AB19	DQ7B		DQ3B		DQ1B	DQ8B0	DQ5B2	DQS3B	DQ14B0	DQ14B0		DQ9B2	DQ6B2	DQ4B0	DQ14B0	DQ14B0	
B8	VREFB8N2	IO	DQS14B		AV30	AJ25	AC19	DQS7B					DQ8B1	DQ5B3	DQ3B2	DQS14B	DQS14B		DQ9B3	DQ6B3	DQ4B1	DQS14B	DQS14B	
B8	VREFB8N2	VREFB8N2	VREFB8N2		AP28	AJ24	AE19																	
B8	VREFB8N2	IO			AL25	AF21	AD19						DQS8B	DM5B	DQ3B3				DQ10B0	DQ7B0	DQS4B			
B8	VREFB8N2	IO			AH25								DQ8B2						DQ10B1					
B8	VREFB8N2	IO			AM25								DQ8B3						DQS10B					
B8	VREFB8N2	IO			AN25	AE20	Y18						DM8B	DQ6B0	DM3B				DQ10B2	DQ7B1	DQ4B2			
B8	VREFB8N2	IO			AG24								DQ9B0						DQ10B3					
B8	VREFB8N2	IO			AR25	AC19							DQ9B1	DQ6B1					DQ11B0	DQS7B				
B8	VREFB8N2	IO	DQ13B		AV29	AM24	AF21	DQ6B	DQ2B		DQ1B		DQS9B	DQS6B	DQ4B0	DQ13B3	DQ13B3	DQ13B3	DQ11B1	DQ7B2	DQ4B3	DQ13B3	DQ13B3	DQ13B3
B8	VREFB8N2	IO	DQSn13B		AU28	AL24	AG20	DQ6B	DQ2B	DQ2B	DQSn1B	DQSn1B	DQ9B2	DQ6B2	DQ4B1	DQSB13B	DQSB13B	DQSB13B	DQS11B	DQ7B3	DQ5B0	DQSB13B	DQSB13B	DQSB13B
B8	VREFB8N2	IO	DQ13B		AT28	AK24	AF20	DQ6B	DQ2B	DQ2B	DQ1B	DQ1B	DQ9B3	DQ6B3	DQS4B	DQ13B2	DQ13B2	DQ13B2	DQ11B2	DQ8B0	DQ5B1	DQ13B2	DQ13B2	DQ13B2
B8	VREFB8N2	IO	DQ13B		AW29	AK23	AH21	DQ6B	DQ2B	DQ2B	DQ1B	DQ1B	DM9B	DM6B	DQ4B2	DQ13B1	DQ13B1	DQ13B1	DQ11B3	DQ8B1	DQS5B	DQ13B1	DQ13B1	DQ13B1
B8	VREFB8N2	IO	DQ13B		AW28	AM23	AG21	DQ6B	DQ2B	DQ2B	DQ1B	DQ1B	DQ10B0	DQ7B0	DQ4B3	DQ13B0	DQ13B0	DQ13B0	DQ12B0	DQS8B	DQ5B2	DQ13B0	DQ13B0	DQ13B0
B8	VREFB8N2	IO	DQS13B		AV28	AL23	AH20	DQVLD6B	DQVLD2B		DQS1B	DQS1B	DQ10B1	DQ7B1	DM4B	DQS13B	DQS13B	DQS13B	DQ12B1	DQ8B2	DQ5B3	DQS13B	DQS13B	DQS13B
B8	VREFB8N3	IO			AJ24								DQS10B						DQS12B					
B8	VREFB8N3	IO			AL24								DQ10B2						DQ12B2					
B8	VREFB8N3	IO			AM24	AF20							DQ10B3	DQS7B					DQ12B3	DQ8B3				
B8	VREFB8N3	IO			AN24								DM10B						DQ13B0					
B8	VREFB8N3	IO			AH24	AD19							DQ11B0	DQ7B2					DQ13B1	DQ9B0				
B8	VREFB8N3	IO			AG23								DQ11B1						DQS13B					
B8	VREFB8N3	IO	DQ12B		AU26	AG23	AA18	DQ6B		DQ2B		DQ1B	DQS11B	DQ7B3	DQ5B0	DQ12B3	DQ12B3		DQ13B2	DQ9B1	DQ6B0	DQ12B3	DQ12B3	
B8	VREFB8N3	IO	DQSn12B		AU27	AH22	AC18	DQSn6B		DQ2B		DQ1B	DQ11B2	DM7B	DQ5B1	DQSB12B	DQSB12B		DQ13B3	DQS9B	DQ6B1	DQSB12B	DQSB12B	
B8	VREFB8N3	IO	DQ12B		AT27	AG22		DQ6B		DQ2B		DQ1B	DQ11B3	DQ8B0		DQ12B2	DQ12B2		DQ14B0	DQ9B2		DQ12B2	DQ12B2	
B8	VREFB8N3	IO	DQ12B		AT26	AK22	AD18	DQ6B		DQ2B		DQ1B	DM11B	DQ8B1	DQS5B	DQ12B1	DQ12B1		DQ14B1	DQ9B3	DQS6B	DQ12B1	DQ12B1	
B8	VREFB8N3	IO	DQ12B		AW27	AJ23	AB18	DQ6B		DQ2B		DQ1B	DQ12B0	DQS8B	DQ5B2	DQ12B0	DQ12B0		DQS14B	DQ10B0	DQ6B2	DQ12B0	DQ12B0	
B8	VREFB8N3	IO	DQS12B		AV27	AJ22	AE18	DQS6B		DQVLD2B		DQVLD1B	DQ12B1	DQ8B2	DQ5B3	DQS12B	DQS12B		DQ14B2	DQ10B1	DQ6B3	DQS12B	DQS12B	
B8	VREFB8N3	VREFB8N3	VREFB8N3		AP25	AG21	AE17																	
B8	VREFB8N3	IO			AH23	AB18							DQS12B	DQ8B3					DQ14B3	DQS10B				
B8	VREFB8N3	IO			AR24								DQ12B2						DQ15B0					
B8	VREFB8N3	IO			AP24								DQ12B3						DQ15B1					
B8	VREFB8N3	IO			AP23	AG20							DM12B	DM8B					DQS15B	DQ10B2				
B8	VREFB8N3	IO			AJ23								DQ13B0						DQ15B2					
B8	VREFB8N3	IO			AL23	AE19							DQ13B1	DQ9B0					DQ15B3	DQ10B3				
B8	VREFB8N3	IO	DQ11B		AT25	AM22	AG19	DQ5B	DQ2B	DQ2B	DQ1B	DQ1B	DQS13B	DQ9B1	DM5B	DQ11B3	DQ11B3	DQ11B3	DQ16B0	DQ11B0	DQ7B0	DQ11B3	DQ11B3	DQ11B3
B8	VREFB8N3	IO	DQSn11B		AU25	AL22	AG18	DQ5B	DQSn2B	DQSn2B	DQ1B	DQ1B	DQ13B2	DQS9B	DQ6B0	DQSB11B	DQSB11B	DQSB11B	DQ16B1	DQ11B1	DQ7B1	DQSB11B	DQSB11B	DQSB11B
B8	VREFB8N3	IO	DQ11B		AW26	AJ21	AF19	DQ5B	DQ2B	DQ2B	DQ1B	DQ1B	DQ13B3	DQ9B2	DQ6B1	DQ11B2	DQ11B2	DQ11B2	DQS16B	DQS11B	DQS7B	DQ11B2	DQ11B2	DQ11B2
B8	VREFB8N3	IO	DQ11B		AW25	AK21	AF18	DQ5B	DQ2B	DQ2B	DQ1B	DQ1B	DM13B	DQ9B3	DQS6B	DQ11B1	DQ11B1	DQ11B1	DQ16B2	DQ11B2	DQ7B2	DQ11B1	DQ11B1	DQ11B1
B8	VREFB8N3	IO	DQ11B		AV26	AM21	AH19	DQ5B	DQ2B	DQ2B	DQ1B	DQ1B	DQ14B0	DM9B	DQ6B2	DQ11B0	DQ11B0	DQ11B0	DQ16B3	DQ11B3	DQ7B3	DQ11B0	DQ11B0	DQ11B0
B8	VREFB8N3	IO	DQS11B		AV25	AL21	AH18	DQVLD5B	DQS2B	DQS2B			DQ14B1	DQ10B0	DQ6B3	DQS11B	DQS11B	DQS11B	DQ17B0	DQ12B0	DQ8B0	DQS11B	DQS11B	DQS11B
B8	VREFB8N3	IO			AG22								DQS14B						DQ17B1					
B8	VREFB8N3	IO			AM23	AF19	Y17						DQ14B2	DQ10B1	DM6B				DQS17B	DQ12B1	DQ8B1			

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B8	VREFB8N3	IO			AN23								DQ14B3						DQ17B2					
B8	VREFB8N3	IO			AP22								DM14B						DQ17B3					
B8	VREFB8N4	IO			AH22	AC18							DQ15B0	DQS10B					DQ18B0	DQS12B				
B8	VREFB8N4	IO			AJ22								DQ15B1						DQ18B1					
B8	VREFB8N4	IO	DQ10B		AU24	AH20		DQ5B		DQ2B		DQ1B	DQS15B	DQ10B2		DQ10B3	DQ10B3		DQS18B	DQ12B2		DQ10B3	DQ10B3	
B8	VREFB8N4	IO	DQSn10B		AU23	AJ20	AD17	DQSn5B		DQ2B		DQ1B	DQ15B2	DQ10B3	DQ7B0	DQSB10B	DQSB10B		DQ18B2	DQ12B3	DQS8B	DQSB10B	DQSB10B	
B8	VREFB8N4	IO	DQ10B		AT24	AJ19	AB17	DQ5B		DQ2B		DQ1B	DQ15B3	DM10B	DQ7B1	DQ10B2	DQ10B2		DQ18B3	DQ13B0	DQ8B2	DQ10B2	DQ10B2	
B8	VREFB8N4	IO	DQ10B		AW23	AH19		DQ5B		DQ2B		DQ1B	DM15B	DQ11B0		DQ10B1	DQ10B1		DQ19B0	DQ13B1		DQ10B1	DQ10B1	
B8	VREFB8N4	IO	DQ10B		AV24	AL20	AC17	DQ5B		DQ2B		DQ1B	DQ16B0	DQ11B1	DQS7B	DQ10B0	DQ10B0		DQ19B1	DQS13B	DQ8B3	DQ10B0	DQ10B0	
B8	VREFB8N4	IO	DQS10B		AV23	AK20	Y16	DQS5B					DQ16B1	DQS11B	DQ7B2	DQS10B	DQS10B		DQS19B	DQ13B2		DQS10B	DQS10B	
B8	VREFB8N4	VREFB8N4	VREFB8N4		AT23	AK19	AD15																	
B8	VREFB8N4	IO			AG21	AB17							DQS16B	DQ11B2					DQ19B2	DQ13B3				
B8	VREFB8N4	IO			AH21								DQ16B2						DQ19B3					
B8	VREFB8N4	IO			AN22	AD18	W16						DQ16B3	DQ11B3	DQ7B3									
B8	VREFB8N4	IO			AM22		W15						DM16B		DM7B									
B8	VREFB8N4	IO		RUnLU	AM20	AG17	AB16																	
B8	VREFB8N4	IO		DEV_OE	AN20	AH17	AC16																	
B8	VREFB8N4	IO		DEV_CLRn	AN21	AG19	AB15																	
B8	VREFB8N4	IO		nCS	AP21	AG18	AC15																	
B12	VREFB8N4	IO	PLL12_FBn/OUT2n		AR22	AL19	AE16																	
B12	VREFB8N4	IO	PLL12_FBp/OUT2p		AT22	AM19																		
B8	VREFB8N4	IO			AP20																			
B8	VREFB8N4	IO			AM21	AC17	AD16							DM11B										
B12	VREFB8N4	IO	PLL12_OUT1n		AU22	AH18																		
B12	VREFB8N4	IO	PLL12_OUT1p		AV22	AJ18	AF17																	
B12	VREFB8N4	IO	PLL12_OUT0n		AV21	AK18																		
B12	VREFB8N4	IO	PLL12_OUT0p		AW21	AL18	AH17																	
B8	VREFB8N4	IO	CLK5n		AT21	AJ17	AE15																	
B8	VREFB8N4	IO	CLK5p		AU21	AK17	AF15																	
B8	VREFB8N4	IO	CLK4n		AT20	AL17	AG16																	
B8	VREFB8N4	IO	CLK4p		AU20	AM17	AH16																	
B12		VCC_PLL12_OUT			AK22	AF16																		
		VCCD_PLL12			AK20	AE18																		
		VCCA_PLL12			AL21	AF18																		
		GNDA_PLL12			AJ21	AD17																		
		GNDA_PLL12			AK21	AE17																		
		GNDA_PLL6			AJ19	AD16	Y15																	
		GNDA_PLL6			AK19	AE16																		
		VCCA_PLL6			AL19	AE15	AA15																	
		VCCD_PLL6			AJ20	AD15	AA14																	
		GNDA_PLL6					Y14																	
B10		VCC_PLL6_OUT			AK18	AF15	W14																	
B7	VREFB7N0	IO	CLK7p		AU19	AH16	AF14																	
B7	VREFB7N0	IO	CLK7n		AT19	AG16	AE14																	
B7	VREFB7N0	IO	CLK6p		AW20	AM16	AH15																	
B7	VREFB7N0	IO	CLK6n		AV20	AL16	AG15																	
B10	VREFB7N0	IO	PLL6_OUT1p		AV18	AJ15	AH13																	
B10	VREFB7N0	IO	PLL6_OUT1n		AU18	AH15	AG13																	
B10	VREFB7N0	IO	PLL6_OUT0p		AW19	AK16	AH14																	
B10	VREFB7N0	IO	PLL6_OUT0n		AV19	AJ16	AG14																	
B10	VREFB7N0	IO	PLL6_FBp/OUT2p		AT18	AL15	AH12																	
B10	VREFB7N0	IO	PLL6_FBn/OUT2n		AR18	AK15	AG12																	
B7	VREFB7N0	IO			AM19								DQ17B0						DQ20B0					
B7	VREFB7N0	IO			AH20	AC16							DQ17B1	DQ12B0					DQ20B1	DQ14B0				
B7	VREFB7N0	VREFB7N0	VREFB7N0		AP17	AK14	AD14																	
B7	VREFB7N0	IO			AG20								DQS17B						DQS20B					

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B7	VREFB7N0	IO			AR20	AB16							DQ17B2	DQ12B1					DQ20B2	DQ14B1				
B7	VREFB7N0	IO	DQ9B		AV17	AM14	AH11	DQ4B	DQ1B				DQ17B3	DQS12B	DQ8B0	DQ9B3	DQ9B3	DQ9B3	DQ20B3	DQS14B	DQ9B0	DQ9B3	DQ9B3	DQ9B3
B7	VREFB7N0	IO	DQSn9B		AT17	AL13	AG11	DQ4B	DQ1B	DQ1B	DQ0B	DQ0B	DM17B	DQ12B2	DQ8B1	DQSB9B	DQSB9B	DQSB9B	DQ21B0	DQ14B2	DQ9B1	DQSB9B	DQSB9B	DQSB9B
B7	VREFB7N0	IO	DQ9B		AP16	AJ13	AD11	DQ4B	DQ1B	DQ1B	DQ0B		DQ18B0	DQ12B3	DQS8B	DQ9B2	DQ9B2	DQ9B2	DQ21B1	DQ14B3	DQS9B	DQ9B2	DQ9B2	DQ9B2
B7	VREFB7N0	IO	DQ9B		AR16	AJ14	AE11	DQ4B	DQ1B	DQ1B	DQ0B	DQ0B	DQ18B1	DM12B	DQ8B2	DQ9B1	DQ9B1	DQ9B1	DQS21B	DQ15B0	DQ9B2	DQ9B1	DQ9B1	DQ9B1
B7	VREFB7N0	IO	DQ9B		AU17	AL14	AF12	DQ4B	DQ1B	DQ1B	DQ0B	DQ0B	DQS18B	DQ13B0	DQ8B3	DQ9B0	DQ9B0	DQ9B0	DQ21B2	DQ15B1	DQ9B3	DQ9B0	DQ9B0	DQ9B0
B7	VREFB7N0	IO	DQS9B		AT16	AK13	AF11	DQVLD4B	DQVLD1B				DQ18B2	DQ13B1	DM8B	DQS9B	DQS9B	DQS9B	DQ21B3	DQS15B	DQ10B0	DQS9B	DQS9B	DQS9B
B7	VREFB7N0	IO			AH19								DQ18B3						DQ22B0					
B7	VREFB7N0	IO			AJ18	AC15							DM18B	DQS13B					DQ22B1	DQ15B2				
B7	VREFB7N0	IO			AN19								DQ19B0						DQS22B					
B7	VREFB7N0	IO			AP19								DQ19B1						DQ22B2					
B7	VREFB7N1	IO			AG19	AB15							DQS19B	DQ13B2					DQ22B3	DQ15B3				
B7	VREFB7N1	IO			AM18								DQ19B2						DQ23B0					
B7	VREFB7N1	IO	DQ8B		AW17	AG15	AD13	DQ4B		DQ1B		DQ0B	DQ19B3	DQ13B3	DQ9B0	DQ8B3	DQ8B3		DQ23B1	DQ16B0	DQ10B1	DQ8B3	DQ8B3	
B7	VREFB7N1	IO	DQSn8B		AV16	AH14	AC13	DQSn4B		DQ1B		DQ0B	DM19B	DM13B	DQ9B1	DQSB8B	DQSB8B		DQS23B	DQ16B1	DQS10B	DQSB8B	DQSB8B	
B7	VREFB7N1	IO	DQ8B		AU15	AF13		DQ4B		DQ1B		DQ0B	DQ20B0	DQ14B0		DQ8B2	DQ8B2		DQ23B2	DQS16B		DQ8B2	DQ8B2	
B7	VREFB7N1	IO	DQ8B		AV15	AG13	AB14	DQ4B		DQ1B		DQ0B	DQ20B1	DQ14B1	DQS9B	DQ8B1	DQ8B1		DQ23B3	DQ16B2	DQ10B2	DQ8B1	DQ8B1	
B7	VREFB7N1	IO	DQ8B		AW15	AH13		DQ4B		DQ1B		DQ0B	DQS20B	DQS14B		DQ8B0	DQ8B0		DQ24B0	DQ16B3		DQ8B0	DQ8B0	
B7	VREFB7N1	IO	DQS8B		AU16	AG14	AE13	DQS4B		DQVLD1B			DQ20B2	DQ14B2	DQ9B2	DQS8B	DQS8B		DQ24B1	DQ17B0	DQ10B3	DQS8B	DQS8B	
B7	VREFB7N1	IO			AH18	AD14							DQ20B3	DQ14B3					DQS24B	DQ17B1				
B7	VREFB7N1	IO			AJ17								DM20B						DQ24B2					
B7	VREFB7N1	IO			AN18	AE14							DQ21B0	DM14B					DQ24B3	DQS17B				
B7	VREFB7N1	IO			AP18								DQ21B1						DQ25B0					
B7	VREFB7N1	VREFB7N1	VREFB7N1		AP15	AF14	AD12																	
B7	VREFB7N1	IO			AG18	AC14							DQS21B	DQ15B0					DQ25B1	DQ17B2				
B7	VREFB7N1	IO			AH17								DQ21B2						DQS25B					
B7	VREFB7N1	IO	DQ7B		AW14	AM12	AH9	DQ3B	DQ1B	DQ1B	DQ0B	DQ0B	DQ21B3	DQ15B1	DQ9B3	DQ7B3	DQ7B3	DQ7B3	DQ25B2	DQ17B3	DQ11B0	DQ7B3	DQ7B3	DQ7B3
B7	VREFB7N1	IO	DQSn7B		AU14	AL12	AH10	DQ3B	DQSn1B	DQSn1B	DQ0B	DQ0B	DM21B	DQS15B	DM9B	DQSB7B	DQSB7B	DQSB7B	DQ25B3	DQ18B0	DQ11B1	DQSB7B	DQSB7B	DQSB7B
B7	VREFB7N1	IO	DQ7B		AR15	AM11	AE10	DQ3B	DQ1B	DQ1B	DQ0B	DQ0B	DQ22B0	DQ15B2	DQ10B0	DQ7B2	DQ7B2	DQ7B2	DQ26B0	DQ18B1	DQS11B	DQ7B2	DQ7B2	DQ7B2
B7	VREFB7N1	IO	DQ7B		AT15	AJ12	AG9	DQ3B	DQ1B	DQ1B	DQ0B	DQ0B	DQ22B1	DQ15B3	DQ10B1	DQ7B1	DQ7B1	DQ7B1	DQ26B1	DQS18B	DQ11B2	DQ7B1	DQ7B1	DQ7B1
B7	VREFB7N1	IO	DQ7B		AV14	AK12	AF10	DQ3B	DQ1B	DQ1B	DQ0B	DQ0B	DQS22B	DM15B	DQS10B	DQ7B0	DQ7B0	DQ7B0	DQS26B	DQ18B2	DQ11B3	DQ7B0	DQ7B0	DQ7B0
B7	VREFB7N1	IO	DQS7B		AT14	AL11	AG10	DQVLD3B	DQS1B	DQS1B	DQVLD0B		DQ22B2	DQ16B0	DQ10B2	DQS7B	DQS7B	DQS7B	DQ26B2	DQ18B3	DQ12B0	DQS7B	DQS7B	DQS7B
B7	VREFB7N1	IO			AG17								DQ22B3						DQ26B3					
B7	VREFB7N1	IO			AN17	AE13							DM22B	DQ16B1					DQ27B0	DQ19B0				
B7	VREFB7N1	IO			AM17								DQ23B0						DQ27B1					
B7	VREFB7N1	IO			AM16	AB14							DQ23B1	DQS16B					DQS27B	DQ19B1				
B7	VREFB7N2	IO			AH16								DQS23B						DQ27B2					
B7	VREFB7N2	IO			AJ16	AD13							DQ23B2	DQ16B2					DQ27B3	DQS19B				
B7	VREFB7N2	IO	DQ6B		AW13	AM10	AB13	DQ3B		DQ1B		DQ0B	DQ23B3	DQ16B3	DQ10B3	DQ6B3	DQ6B3		DQ28B0	DQ19B2	DQ12B1	DQ6B3	DQ6B3	
B7	VREFB7N2	IO	DQSn6B		AV13	AK11		DQSn3B		DQ1B		DQ0B	DM23B	DM16B		DQSB6B	DQSB6B		DQ28B1	DQ19B3		DQSB6B	DQSB6B	
B7	VREFB7N2	IO	DQ6B		AP14	AL10		DQ3B		DQ1B		DQ0B	DQ24B0	DQ17B0		DQ6B2	DQ6B2		DQS28B	DQ20B0		DQ6B2	DQ6B2	
B7	VREFB7N2	IO	DQ6B		AR14	AH11	AC11	DQ3B		DQ1B		DQ0B	DQ24B1	DQ17B1	DM10B	DQ6B1	DQ6B1		DQ28B2	DQ20B1	DQS12B	DQ6B1	DQ6B1	
B7	VREFB7N2	IO	DQ6B		AT13	AJ11	AB12	DQ3B		DQ1B		DQ0B	DQS24B	DQS17B	DQ11B0	DQ6B0	DQ6B0		DQ28B3	DQS20B	DQ12B2	DQ6B0	DQ6B0	
B7	VREFB7N2	IO	DQS6B		AU13	AK10	AC12	DQS3B					DQ24B2	DQ17B2	DQ11B1	DQS6B	DQS6B		DQ29B0	DQ20B2	DQ12B3	DQS6B	DQS6B	
B7	VREFB7N2	IO			AN16								DQ24B3						DQ29B1					
B7	VREFB7N2	IO			AG16								DM24B						DQS29B					
B7	VREFB7N2	IO			AN15	AC13							DQ25B0	DQ17B3					DQ29B2	DQ20B3				
B7	VREFB7N2	IO			AM15								DQ25B1						DQ29B3					
B7	VREFB7N2	VREFB7N2	VREFB7N2		AP12	AJ9	AD10																	
B7	VREFB7N2	IO			AH15	AB13							DQS25B	DM17B					DQ30B0	DQ21B0				
B7	VREFB7N2	IO			AJ15								DQ25B2						DQ30B1					
B7	VREFB7N2	IO	DQ5B		AU12	AG12	AF9	DQ2B	DQ0B		DQ0B		DQ25B3	DQ18B0	DQS11B	DQ5B3	DQ5B3	DQ5B3	DQS30B	DQ21B1	DQ13B0	DQ5B3	DQ5B3	DQ5B3
B7	VREFB7N2	IO	DQSn5B		AT12	AG11	AG8	DQ2B	DQ0B	DQ0B	DQSn0B	DQSn0B	DM25B	DQ18B1	DQ11B2	DQSB5B	DQSB5B	DQSB5B	DQ30B2	DQS21B	DQ13B1	DQSB5B	DQSB5B	DQSB5B
B7	VREFB7N2	IO	DQ5B		AP13	AF10	AE8	DQ2B	DQ0B	DQ0B	DQ0B	DQ0B	DQ26B0	DQS18B	DQ11B3	DQ5B2	DQ5B2	DQ5B2	DQ30B3	DQ21B2	DQS13B	DQ5B2	DQ5B2	DQ5B2
B7	VREFB7N2	IO	DQ5B		AR13	AG10	AE9	DQ2B	DQ0B	DQ0B	DQ0B	DQ0B	DQ26B1	DQ18B2	DM11B	DQ5B1	DQ5B1	DQ5B1	DQ31B0	DQ21B3	DQ13B2	DQ5B1	DQ5B1	DQ5B1
B7	VREFB7N2	IO	DQ5B		AV12	AF12	AH8	DQ2B	DQ0B	DQ0B	DQ0B	DQ0B	DQS26B	DQ18B3	DQ12B0	DQ5B0	DQ5B0	DQ5B0	DQ31B1	DQ22B0	DQ13B3	DQ5B0	DQ5B0	DQ5B0

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B7	VREFB7N2	IO	DQS5B		AR12	AF11	AF8	DQVLD2B	DQVLD0B		DQS0B	DQS0B	DQ26B2	DM18B	DQ12B1	DQS5B	DQS5B	DQS5B	DQS31B	DQ22B1	DQ14B0	DQS5B	DQS5B	DQS5B
B7	VREFB7N2	IO			AG15	AD12							DQ26B3	DQ19B0					DQ31B2	DQS22B				
B7	VREFB7N2	IO			AN13								DM26B						DQ31B3					
B7	VREFB7N2	IO			AM14	AE12							DQ27B0	DQ19B1					DQ32B0	DQ22B2				
B7	VREFB7N2	IO			AN14								DQ27B1						DQ32B1					
B7	VREFB7N3	IO			AG14								DQS27B						DQS32B					
B7	VREFB7N3	IO			AH14	AC12							DQ27B2	DQS19B					DQ32B2	DQ22B3				
B7	VREFB7N3	IO	DQ4B		AW11	AM9	AB11	DQ2B		DQ0B		DQ0B	DQ27B3	DQ19B2	DQS12B	DQ4B3	DQ4B3		DQ32B3	DQ23B0	DQ14B1	DQ4B3	DQ4B3	
B7	VREFB7N3	IO	DQSn4B		AV11	AL9	Y13	DQSn2B		DQ0B		DQ0B	DM27B	DQ19B3	DQ12B2	DQSB4B	DQSB4B		DQ33B0	DQ23B1	DQS14B	DQSB4B	DQSB4B	
B7	VREFB7N3	IO	DQ4B		AT11	AJ8		DQ2B		DQ0B		DQ0B	DQ28B0	DM19B		DQ4B2	DQ4B2		DQ33B1	DQS23B		DQ4B2	DQ4B2	
B7	VREFB7N3	IO	DQ4B		AR11	AK8	Y12	DQ2B		DQ0B		DQ0B	DQ28B1	DQ20B0	DQ12B3	DQ4B1	DQ4B1		DQS33B	DQ23B2	DQ14B2	DQ4B1	DQ4B1	
B7	VREFB7N3	IO	DQ4B		AW12	AJ10		DQ2B		DQ0B		DQ0B	DQS28B	DQ20B1		DQ4B0	DQ4B0		DQ33B2	DQ23B3		DQ4B0	DQ4B0	
B7	VREFB7N3	IO	DQS4B		AU11	AK9	AC10	DQS2B		DQVLD0B		DQVLD0B	DQ28B2	DQS20B	DM12B	DQS4B	DQS4B		DQ33B3	DQ24B0	DQ14B3	DQS4B	DQS4B	
B7	VREFB7N3	IO			AJ14								DQ28B3						DQ34B0					
B7	VREFB7N3	IO			AH13	AE11							DM28B	DQ20B2					DQ34B1	DQ24B1				
B7	VREFB7N3	IO			AN12								DQ29B0						DQS34B					
B7	VREFB7N3	IO			AM13	AB12							DQ29B1	DQ20B3					DQ34B2	DQS24B				
B7	VREFB7N3	VREFB7N3	VREFB7N3		AP9	AE9	AD7																	
B7	VREFB7N3	IO			AJ13								DQS29B						DQ34B3					
B7	VREFB7N3	IO			AP11	AD11							DQ29B2	DM20B					DQ35B0	DQ24B2				
B7	VREFB7N3	IO	DQ3B		AW10	AM8	AH6	DQ1B	DQ0B	DQ0B	DQ0B	DQ0B	DQ29B3	DQ21B0	DQ13B0	DQ3B3	DQ3B3	DQ3B3	DQ35B1	DQ24B3	DQ15B0	DQ3B3	DQ3B3	DQ3B3
B7	VREFB7N3	IO	DQSn3B		AV10	AL8	AH7	DQ1B	DQSn0B	DQSn0B	DQ0B	DQ0B	DM29B	DQ21B1	DQ13B1	DQSB3B	DQSB3B	DQSB3B	DQS35B	DQ25B0	DQ15B1	DQSB3B	DQSB3B	DQSB3B
B7	VREFB7N3	IO	DQ3B		AR10	AJ7	AE7	DQ1B	DQ0B	DQ0B	DQ0B	DQ0B	DQ30B0	DQS21B	DQS13B	DQ3B2	DQ3B2	DQ3B2	DQ35B2	DQ25B1	DQS15B	DQ3B2	DQ3B2	DQ3B2
B7	VREFB7N3	IO	DQ3B		AT10	AK7	AF7	DQ1B	DQ0B	DQ0B	DQ0B	DQ0B	DQ30B1	DQ21B2	DQ13B2	DQ3B1	DQ3B1	DQ3B1	DQ35B3	DQS25B	DQ15B2	DQ3B1	DQ3B1	DQ3B1
B7	VREFB7N3	IO	DQ3B		AW9	AM7	AG6	DQ1B	DQ0B	DQ0B	DQ0B	DQ0B	DQS30B	DQ21B3	DQ13B3	DQ3B0	DQ3B0	DQ3B0	DQ36B0	DQ25B2	DQ15B3	DQ3B0	DQ3B0	DQ3B0
B7	VREFB7N3	IO	DQS3B		AU10	AL7	AG7	DQVLD1B	DQS0B	DQS0B			DQ30B2	DM21B	DM13B	DQS3B	DQS3B	DQS3B	DQ36B1	DQ25B3	DQ16B0	DQS3B	DQS3B	DQS3B
B7	VREFB7N3	IO			AR8								DQ30B3						DQS36B					
B7	VREFB7N3	IO			AP10								DM30B						DQ36B2					
B7	VREFB7N3	IO			AN11	AC11	AA11						DQ31B0	DQ22B0	DQ14B0				DQ36B3	DQ26B0	DQ16B1			
B7	VREFB7N3	IO			AM12								DQ31B1						DQ37B0					
B7	VREFB7N4	IO			AJ12	AE10							DQS31B	DQ22B1					DQ37B1	DQ26B1				
B7	VREFB7N4	IO			AM11								DQ31B2						DQS37B					
B7	VREFB7N4	IO	DQ2B		AW8	AM6	AB10	DQ1B		DQ0B		DQ0B	DQ31B3	DQS22B	DQ14B1	DQ2B3	DQ2B3		DQ37B2	DQS26B	DQS16B	DQ2B3	DQ2B3	
B7	VREFB7N4	IO	DQSn2B		AV9	AL6	W12	DQSn1B		DQ0B		DQ0B	DM31B	DQ22B2	DQS14B	DQSB2B	DQSB2B		DQ37B3	DQ26B2	DQ16B2	DQSB2B	DQSB2B	
B7	VREFB7N4	IO	DQ2B		AR9	AJ6		DQ1B		DQ0B		DQ0B	DQ32B0	DQ22B3		DQ2B2	DQ2B2		DQ38B0	DQ26B3		DQ2B2	DQ2B2	
B7	VREFB7N4	IO	DQ2B		AT9	AK6	Y11	DQ1B		DQ0B		DQ0B	DQ32B1	DM22B	DQ14B2	DQ2B1	DQ2B1		DQ38B1	DQ27B0	DQ16B3	DQ2B1	DQ2B1	
B7	VREFB7N4	IO	DQ2B		AV8	AM5	AD8	DQ1B		DQ0B		DQ0B	DQS32B	DQ23B0	DQ14B3	DQ2B0	DQ2B0		DQS38B	DQ27B1	DQ17B0	DQ2B0	DQ2B0	
B7	VREFB7N4	IO	DQS2B		AU9	AL5	AC9	DQS1B					DQ32B2	DQ23B1	DM14B	DQS2B	DQS2B		DQ38B2	DQS27B	DQ17B1	DQS2B	DQS2B	
B7	VREFB7N4	IO			AP8		AA10						DQ32B3		DQ15B0				DQ38B3		DQS17B			
B7	VREFB7N4	IO			AL12								DM32B						DQ39B0					
B7	VREFB7N4	IO	DQ1B		AW7	AH9	AH4	DQ0B					DQ33B0	DQS23B	DQ15B1	DQ1B3	DQ1B3	DQ1B3	DQ39B1	DQ27B2	DQ17B2	DQ1B3	DQ1B3	DQ1B3
B7	VREFB7N4	IO	DQSn1B		AV7	AH8	AH5	DQ0B					DQ33B1	DQ23B2	DQS15B	DQSB1B	DQSB1B	DQSB1B	DQS39B	DQ27B3	DQ17B3	DQSB1B	DQSB1B	DQSB1B
B7	VREFB7N4	VREFB7N4	VREFB7N4		AR7	AK2	AE5																	
B7	VREFB7N4	IO	DQ1B		AT8	AH7	AF4	DQ0B					DQS33B	DQ23B3	DQ15B2	DQ1B2	DQ1B2	DQ1B2	DQ39B2	DQ28B0	DQ18B0	DQ1B2	DQ1B2	DQ1B2
B7	VREFB7N4	IO	DQ1B		AT7	AH6	AF5	DQ0B					DQ33B2	DM23B	DQ15B3	DQ1B1	DQ1B1	DQ1B1	DQ39B3	DQ28B1	DQ18B1	DQ1B1	DQ1B1	DQ1B1
B7	VREFB7N4	IO	DQ1B		AU8	AG9	AG4	DQ0B					DQ33B3	DQ24B0	DM15B	DQ1B0	DQ1B0	DQ1B0	DQ40B0	DQS28B	DQS18B	DQ1B0	DQ1B0	DQ1B0
B7	VREFB7N4	IO	DQS1B		AU7	AG8	AG5	DQVLD0B					DM33B	DQ24B1	DQ16B0	DQS1B	DQS1B	DQS1B	DQ40B1	DQ28B2	DQ18B2	DQS1B	DQS1B	DQS1B
B7	VREFB7N4	IO	RDN7		AL11	AB11	AB8																	
B7	VREFB7N4	IO	RUP7		AN9	AD10	AC7																	
B7	VREFB7N4	IO	DQ0B		AW6	AM4	Y10	DQ0B					DQ34B0	DQS24B	DQ16B1	DQ0B3	DQ0B3		DQS40B	DQ28B3	DQ18B3	DQ0B3	DQ0B3	
B7	VREFB7N4	IO	DQSn0B		AV6	AK5	AB9	DQSn0B					DQ34B1	DQ24B2	DQS16B	DQSB0B	DQSB0B		DQ40B2	DQ29B0		DQSB0B	DQSB0B	
B7	VREFB7N4	IO	DQ0B		AU5	AH5	W9	DQ0B					DQS34B	DQ24B3	DQ16B2	DQ0B2	DQ0B2		DQ40B3	DQ29B1		DQ0B2	DQ0B2	
B7	VREFB7N4	IO	DQ0B		AU6	AJ5		DQ0B					DQ34B2	DM24B		DQ0B1	DQ0B1			DQS29B		DQ0B1	DQ0B1	
B7	VREFB7N4	IO	DQ0B		AW5	AL4	W10	DQ0B					DQ34B3		DQ16B3	DQ0B0	DQ0B0			DQ29B2		DQ0B0	DQ0B0	
B7	VREFB7N4	IO	DQS0B		AV5	AK4	Y9	DQS0B					DM34B		DM16B	DQS0B	DQS0B			DQ29B3		DQS0B	DQS0B	
B7	VREFB7N4	PORSEL		PORSEL	AP7	AL2	AD6																	

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B7	VREFB7N4	nIO_PULLUP		nIO_PULLUP	AT5	AK3	AD5																	
B7	VREFB7N4	PLL_ENA		PLL_ENA	AV4	AF8	AE6																	
		GND			AW3	AF9	AG3																	
B7	VREFB7N4	nCEO		nCEO	AT6	AL3	AF3																	
		VCCD_PLL9			AK11	AE8																		
		VCCA_PLL9			AJ11	AE7																		
		GNDA_PLL9			AK10	AF7																		
		GNDA_PLL9			AL10	AG7																		
B6	VREFB6N0	IO	DIFFIO_TX155n		AR6																			
B6	VREFB6N0	IO	DIFFIO_TX155p		AR5																			
B6	VREFB6N0	FPLL9CLKp	INPUT		AU1	AJ3																		
B6	VREFB6N0	FPLL9CLKn	INPUT		AU2	AJ4																		
B6	VREFB6N0	IO	DIFFIO_TX154n		AN7														DQ59R3					
B6	VREFB6N0	IO	DIFFIO_TX154p		AN6														DQ59R2					
B6	VREFB6N0	IO	DIFFIO_RX154n		AU4														DQ29R3					
B6	VREFB6N0	IO	DIFFIO_RX154p		AU3														DQ29R2					
B6	VREFB6N0	IO	DIFFIO_TX153n		AM9								DM49R						DQS59R					
B6	VREFB6N0	IO	DIFFIO_TX153p		AM8								DQ49R3						DQ59R1					
B6	VREFB6N0	IO	DIFFIO_RX153n		AV3								DM24R						DQS29R					
B6	VREFB6N0	IO	DIFFIO_RX153p		AV2								DQ24R3						DQ29R1					
B6	VREFB6N0	IO	DIFFIO_TX152n		AL9								DQ49R2						DQ59R0					
B6	VREFB6N0	IO	DIFFIO_TX152p		AL8								DQS49R						DQ58R3					
B6	VREFB6N0	IO	DIFFIO_RX152n		AT4								DQ24R2						DQ29R0					
B6	VREFB6N0	IO	DIFFIO_RX152p		AT3								DQS24R						DQ28R3					
B6	VREFB6N0	IO	DIFFIO_TX151n		AK9								DQ49R1						DQ58R2					
B6	VREFB6N0	IO	DIFFIO_TX151p		AK8								DQ49R0						DQS58R					
B6	VREFB6N0	IO	DIFFIO_RX151n		AR4								DQ24R1						DQ28R2					
B6	VREFB6N0	IO	DIFFIO_RX151p		AR3								DQ24R0						DQS28R					
B6	VREFB6N0	VREFB6N0	VREFB6N0		AT2	AG5	AE4																	
B6	VREFB6N0	IO	DIFFIO_TX150n		AJ10								DM48R						DQ58R1					
B6	VREFB6N0	IO	DIFFIO_TX150p		AJ9								DQ48R3						DQ58R0					
B6	VREFB6N0	IO	DIFFIO_RX150n		AR2								DM23R						DQ28R1					
B6	VREFB6N0	IO	DIFFIO_RX150p		AR1								DQ23R3						DQ28R0					
B6	VREFB6N0	IO	DIFFIO_TX149n		AJ8								DQ48R2						DQ57R3					
B6	VREFB6N0	IO	DIFFIO_TX149p		AJ7								DQS48R						DQ57R2					
B6	VREFB6N0	IO	DIFFIO_RX149n		AP6								DQ23R2						DQ27R3					
B6	VREFB6N0	IO	DIFFIO_RX149p		AP5								DQS23R						DQ27R2					
B6	VREFB6N0	IO	DIFFIO_TX148n		AH10								DQ48R1						DQS57R					
B6	VREFB6N0	IO	DIFFIO_TX148p		AH9								DQ48R0						DQ57R1					
B6	VREFB6N0	IO	DIFFIO_RX148n		AP2								DQ23R1						DQS27R					
B6	VREFB6N0	IO	DIFFIO_RX148p		AP1								DQ23R0						DQ27R1					
B6	VREFB6N0	IO	DIFFIO_TX147n		AH8								DM47R						DQ57R0					
B6	VREFB6N0	IO	DIFFIO_TX147p		AH7								DQ47R3						DQ56R3					
B6	VREFB6N0	IO	DIFFIO_RX147n		AP4								DM22R						DQ27R0					
B6	VREFB6N0	IO	DIFFIO_RX147p		AP3								DQ22R3						DQ26R3					
B6	VREFB6N1	IO	DIFFIO_TX146n		AH12								DQ47R2						DQ56R2					
B6	VREFB6N1	IO	DIFFIO_TX146p		AH11								DQS47R						DQS56R					
B6	VREFB6N1	IO	DIFFIO_RX146n		AN4								DQ22R2						DQ26R2					
B6	VREFB6N1	IO	DIFFIO_RX146p		AN3								DQS22R						DQS26R					
B6	VREFB6N1	IO	DIFFIO_TX145n		AG13								DQ47R1						DQ56R1					
B6	VREFB6N1	IO	DIFFIO_TX145p		AG12								DQ47R0						DQ56R0					
B6	VREFB6N1	IO	DIFFIO_RX145n		AN2								DQ22R1						DQ26R1					
B6	VREFB6N1	IO	DIFFIO_RX145p		AN1								DQ22R0						DQ26R0					
B6	VREFB6N1	IO	DIFFIO_TX144n		AG9								DM46R						DQ55R3					
B6	VREFB6N1	IO	DIFFIO_TX144p		AG8								DQ46R3						DQ55R2					
B6	VREFB6N1	IO	DIFFIO_RX144n		AM6								DM21R						DQ25R3					

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B6	VREFB6N1	IO	DIFFIO_RX144p		AM5								DQ21R3						DQ25R2					
B6	VREFB6N1	IO	DIFFIO_TX143n		AG11								DQ46R2						DQS55R					
B6	VREFB6N1	IO	DIFFIO_TX143p		AG10								DQS46R						DQ55R1					
B6	VREFB6N1	IO	DIFFIO_RX143n		AL6								DQ21R2						DQS25R					
B6	VREFB6N1	IO	DIFFIO_RX143p		AL5								DQS21R						DQ25R1					
B6	VREFB6N1	IO	DIFFIO_TX142n		AF11								DQ46R1						DQ55R0					
B6	VREFB6N1	IO	DIFFIO_TX142p		AF10								DQ46R0						DQ54R3					
B6	VREFB6N1	IO	DIFFIO_RX142n		AM4								DQ21R1						DQ25R0					
B6	VREFB6N1	IO	DIFFIO_RX142p		AM3								DQ21R0						DQ24R3					
B6	VREFB6N1	VREFB6N1	VREFB6N1		AN5	AF6	AE3																	
B6	VREFB6N1	IO	DIFFIO_TX141n		AF13								DM45R						DQ54R2					
B6	VREFB6N1	IO	DIFFIO_TX141p		AF12								DQ45R3						DQS54R					
B6	VREFB6N1	IO	DIFFIO_RX141n		AK6								DM20R						DQ24R2					
B6	VREFB6N1	IO	DIFFIO_RX141p		AK5								DQ20R3						DQS24R					
B6	VREFB6N1	IO	DIFFIO_TX140n		AE14								DQ45R2						DQ54R1					
B6	VREFB6N1	IO	DIFFIO_TX140p		AE13								DQS45R						DQ54R0					
B6	VREFB6N1	IO	DIFFIO_RX140n		AJ6								DQ20R2						DQ24R1					
B6	VREFB6N1	IO	DIFFIO_RX140p		AJ5								DQS20R						DQ24R0					
B6	VREFB6N1	IO	DIFFIO_TX139n		AE12								DQ45R1						DQ53R3					
B6	VREFB6N1	IO	DIFFIO_TX139p		AE11								DQ45R0						DQ53R2					
B6	VREFB6N1	IO	DIFFIO_RX139n		AH6								DQ20R1						DQ23R3					
B6	VREFB6N1	IO	DIFFIO_RX139p		AH5								DQ20R0						DQ23R2					
B6	VREFB6N1	IO	DIFFIO_TX138n		AD14								DM44R						DQS53R					
B6	VREFB6N1	IO	DIFFIO_TX138p		AD13								DQ44R3						DQ53R1					
B6	VREFB6N1	IO	DIFFIO_RX138n		AG7								DM19R						DQS23R					
B6	VREFB6N1	IO	DIFFIO_RX138p		AG6								DQ19R3						DQ23R1					
B6	VREFB6N2	IO	DIFFIO_TX137n		AF6								DQ44R2						DQ53R0					
B6	VREFB6N2	IO	DIFFIO_TX137p		AF5								DQS44R						DQ52R3					
B6	VREFB6N2	IO	DIFFIO_RX137n		AK4								DQ19R2						DQ23R0					
B6	VREFB6N2	IO	DIFFIO_RX137p		AK3								DQS19R						DQ22R3					
B6	VREFB6N2	IO	DIFFIO_TX136n		AF8	AD7							DQ44R1			DM23R	DM23R		DQ52R2			DQ22R1	DQ22R1	
B6	VREFB6N2	IO	DIFFIO_TX136p		AF7	AD6							DQ44R0			DQ23R3	DQ23R3		DQS52R			DQ22R0	DQ22R0	
B6	VREFB6N2	IO	DIFFIO_RX136n		AL4	AH4							DQ19R1			DQ25R1	DQ25R1		DQ22R2			DQ13R3	DQ13R3	
B6	VREFB6N2	IO	DIFFIO_RX136p		AL3	AH3							DQ19R0			DQ25R0	DQ25R0		DQS22R			DQ13R2	DQ13R2	
B6	VREFB6N2	IO	DIFFIO_TX135n		AE6	AD9							DM43R	DM43R					DQ52R1					
B6	VREFB6N2	IO	DIFFIO_TX135p		AE5	AD8							DQ43R3	DQ43R3					DQ52R0					
B6	VREFB6N2	IO	DIFFIO_RX135n		AJ4	AG4							DM18R	DM18R		DQ11R2	DQ11R2		DQ22R1			DQ13R0	DQ13R0	
B6	VREFB6N2	IO	DIFFIO_RX135p		AJ3	AG3							DQ18R3	DQ18R3		DQS11R	DQS11R		DQ22R0			DQ12R3	DQ12R3	
B6	VREFB6N2	IO	DIFFIO_TX134n		AE8	AC7							DQ43R2	DQ43R2		DQ24R2	DQ24R2		DQ51R3	DQ51R3		DQ23R0	DQ23R0	
B6	VREFB6N2	IO	DIFFIO_TX134p		AE7	AC6							DQS43R	DQS43R		DQS24R	DQS24R		DQ51R2	DQ51R2		DQ22R3	DQ22R3	
B6	VREFB6N2	IO	DIFFIO_RX134n		AM2	AJ2							DQ18R2	DQ18R2		DM25R	DM25R		DQ21R3	DQ21R3				
B6	VREFB6N2	IO	DIFFIO_RX134p		AM1	AJ1							DQS18R	DQS18R		DQ25R3	DQ25R3		DQ21R2	DQ21R2				
B6	VREFB6N2	VREFB6N2	VREFB6N2		AL7	AF5	AA5																	
B6	VREFB6N2	IO	DIFFIO_TX133n		AE10	AC9							DQ43R1	DQ43R1					DQS51R	DQS51R				
B6	VREFB6N2	IO	DIFFIO_TX133p		AE9	AC8							DQ43R0	DQ43R0					DQ51R1	DQ51R1				
B6	VREFB6N2	IO	DIFFIO_RX133n		AH4	AE6							DQ18R1	DQ18R1					DQS21R	DQS21R				
B6	VREFB6N2	IO	DIFFIO_RX133p		AH3	AE5							DQ18R0	DQ18R0					DQ21R1	DQ21R1				
B6	VREFB6N2	IO	DIFFIO_TX132n		AD7	AB8							DM42R	DM42R		DM24R	DM24R		DQ51R0	DQ51R0		DQS23R	DQS23R	
B6	VREFB6N2	IO	DIFFIO_TX132p		AD6	AB7							DQ42R3	DQ42R3		DQ24R3	DQ24R3		DQ50R3	DQ50R3		DQ23R1	DQ23R1	
B6	VREFB6N2	IO	DIFFIO_RX132n		AL2	AH2							DM17R	DM17R		DM11R	DM11R		DQ21R0	DQ21R0		DQS13R	DQS13R	
B6	VREFB6N2	IO	DIFFIO_RX132p		AL1	AH1							DQ17R3	DQ17R3		DQ11R3	DQ11R3		DQ20R3	DQ20R3		DQ13R1	DQ13R1	
B6	VREFB6N2	IO	DIFFIO_TX131n		AD12	AB10							DQ42R2	DQ42R2		DQ25R2	DQ25R2		DQ50R2	DQ50R2		DQ23R3	DQ23R3	
B6	VREFB6N2	IO	DIFFIO_TX131p		AD11	AB9							DQS42R	DQS42R		DQS25R	DQS25R		DQS50R	DQS50R		DQ23R2	DQ23R2	
B6	VREFB6N2	IO	DIFFIO_RX131n		AG4	AF4							DQ17R2	DQ17R2		DM10R	DM10R		DQ20R2	DQ20R2		DQ12R1	DQ12R1	
B6	VREFB6N2	IO	DIFFIO_RX131p		AG3	AF3							DQS17R	DQS17R		DQ10R3	DQ10R3		DQS20R	DQS20R		DQ12R0	DQ12R0	
B6	VREFB6N2	IO	DIFFIO_TX130n		AD9	AB6	AB7						DQ42R1	DQ42R1		DM22R	DM22R		DQ50R1	DQ50R1		DQ21R0	DQ21R0	

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B6	VREFB6N2	IO	DIFFIO_TX130p		AD8	AB5	AB6						DQ42R0	DQ42R0		DQ22R3	DQ22R3		DQ50R0	DQ50R0		DQ20R3	DQ20R3	
B6	VREFB6N2	IO	DIFFIO_RX130n		AK2	AG2	AF2						DQ17R1	DQ17R1		DQ11R1	DQ11R1		DQ20R1	DQ20R1		DQ12R2	DQ12R2	
B6	VREFB6N2	IO	DIFFIO_RX130p		AK1	AG1	AG2						DQ17R0	DQ17R0		DQ11R0	DQ11R0		DQ20R0	DQ20R0		DQS12R	DQS12R	
B6	VREFB6N3	IO	DIFFIO_TX129n		AC7	AA9	AC6						DM41R	DM41R	DM41R	DQ24R1	DQ24R1	DM19R	DQ49R3	DQ49R3	DQ49R3	DQ22R2	DQ22R2	DQ23R3
B6	VREFB6N3	IO	DIFFIO_TX129p		AC6	AA8	AC5						DQ41R3	DQ41R3	DQ41R3	DQ24R0	DQ24R0	DQ19R3	DQ49R2	DQ49R2	DQ49R2	DQS22R	DQS22R	DQ23R2
B6	VREFB6N3	IO	DIFFIO_RX129n		AJ2	AD4	AD4						DM16R	DM16R	DM16R			DM9R	DQ19R3	DQ19R3	DQ19R3			DQ11R3
B6	VREFB6N3	IO	DIFFIO_RX129p		AJ1	AD3	AD3						DQ16R3	DQ16R3	DQ16R3			DQ9R3	DQ19R2	DQ19R2	DQ19R2			DQ11R2
B6	VREFB6N3	IO	DIFFIO_TX128n		AC13	AA11	Y6						DQ41R2	DQ41R2	DQ41R2	DQ23R1	DQ23R1	DQ19R2	DQS49R	DQS49R	DQS49R	DQS21R	DQS21R	DQS23R
B6	VREFB6N3	IO	DIFFIO_TX128p		AC12	AA10	Y5						DQS41R	DQS41R	DQS41R	DQ23R0	DQ23R0	DQS19R	DQ49R1	DQ49R1	DQ49R1	DQ21R1	DQ21R1	DQ23R1
B6	VREFB6N3	IO	DIFFIO_RX128n		AF4	AF2	AC4						DQ16R2	DQ16R2	DQ16R2	DQ10R2	DQ10R2	DQ9R2	DQS19R	DQS19R	DQS19R	DQ11R3	DQ11R3	DQS11R
B6	VREFB6N3	IO	DIFFIO_RX128p		AF3	AF1	AC3						DQS16R	DQS16R	DQS16R	DQS10R	DQS10R	DQS9R	DQ19R1	DQ19R1	DQ19R1	DQ11R2	DQ11R2	DQ11R1
B6	VREFB6N3	IO	DIFFIO_TX127n		AC9	Y11	AA8						DQ41R1	DQ41R1	DQ41R1	DQ22R2	DQ22R2	DQ19R1	DQ49R0	DQ49R0	DQ49R0	DQ20R2	DQ20R2	DQ23R0
B6	VREFB6N3	IO	DIFFIO_TX127p		AC8	Y10	AA7						DQ41R0	DQ41R0	DQ41R0	DQS22R	DQS22R	DQ19R0	DQ48R3	DQ48R3	DQ48R3	DQS20R	DQS20R	DQ22R3
B6	VREFB6N3	IO	DIFFIO_RX127n		AH2	AE4	AB4						DQ16R1	DQ16R1	DQ16R1	DQ10R1	DQ10R1	DQ9R1	DQ19R0	DQ19R0	DQ19R0	DQS11R	DQS11R	DQ11R0
B6	VREFB6N3	IO	DIFFIO_RX127p		AH1	AE3	AB3						DQ16R0	DQ16R0	DQ16R0	DQ10R0	DQ10R0	DQ9R0	DQ18R3	DQ18R3	DQ18R3	DQ11R1	DQ11R1	DQ10R3
B6	VREFB6N3	IO	DIFFIO_TX126n		AC11	AA7	Y8						DM40R	DM40R	DM40R	DQ23R2	DQ23R2	DM18R	DQ48R2	DQ48R2	DQ48R2	DQ21R3	DQ21R3	DQ22R2
B6	VREFB6N3	IO	DIFFIO_TX126p		AC10	AA6	Y7						DQ40R3	DQ40R3	DQ40R3	DQS23R	DQS23R	DQ18R3	DQS48R	DQS48R	DQS48R	DQ21R2	DQ21R2	DQS22R
B6	VREFB6N3	IO	DIFFIO_RX126n		AG2	AE2	AA4						DM15R	DM15R	DM15R	DM9R	DM9R	DM8R	DQ18R2	DQ18R2	DQ18R2	DQ11R0	DQ11R0	DQ10R2
B6	VREFB6N3	IO	DIFFIO_RX126p		AG1	AE1	AA3						DQ15R3	DQ15R3	DQ15R3	DQ9R3	DQ9R3	DQ8R3	DQS18R	DQS18R	DQS18R	DQ10R3	DQ10R3	DQS10R
B6	VREFB6N3	VREFB6N3	VREFB6N3		AG5	AD5	W4																	
B6	VREFB6N3	IO	DIFFIO_TX125n		AB13	W11	W8						DQ40R2	DQ40R2	DQ40R2			DQ18R2	DQ48R1	DQ48R1	DQ48R1			DQ22R1
B6	VREFB6N3	IO	DIFFIO_TX125p		AB12	W10	W7						DQS40R	DQS40R	DQS40R			DQS18R	DQ48R0	DQ48R0	DQ48R0			DQ22R0
B6	VREFB6N3	IO	DIFFIO_RX125n		AF2	AD2	Y4						DQ15R2	DQ15R2	DQ15R2	DQ9R2	DQ9R2	DQ8R2	DQ18R1	DQ18R1	DQ18R1	DQ10R2	DQ10R2	DQ10R1
B6	VREFB6N3	IO	DIFFIO_RX125p		AF1	AD1	Y3						DQS15R	DQS15R	DQS15R	DQS9R	DQS9R	DQS8R	DQ18R0	DQ18R0	DQ18R0	DQS10R	DQS10R	DQ10R0
B6	VREFB6N3	IO	DIFFIO_TX124n		AB7	Y9	W6						DQ40R1	DQ40R1	DQ40R1	DQ22R1	DQ22R1	DQ18R1	DQ47R3	DQ47R3	DQ47R3	DQ20R1	DQ20R1	DQ21R3
B6	VREFB6N3	IO	DIFFIO_TX124p		AB6	Y8	W5						DQ40R0	DQ40R0	DQ40R0	DQ22R0	DQ22R0	DQ18R0	DQ47R2	DQ47R2	DQ47R2	DQ20R0	DQ20R0	DQ21R2
B6	VREFB6N3	IO	DIFFIO_RX124n		AD5	AC4	AE2						DQ15R1	DQ15R1	DQ15R1	DQ9R1	DQ9R1	DQ8R1	DQ17R3	DQ17R3	DQ17R3	DQ10R1	DQ10R1	DQ9R3
B6	VREFB6N3	IO	DIFFIO_RX124p		AD4	AC3	AE1						DQ15R0	DQ15R0	DQ15R0	DQ9R0	DQ9R0	DQ8R0	DQ17R2	DQ17R2	DQ17R2	DQ10R0	DQ10R0	DQ9R2
B6	VREFB6N3	IO	DIFFIO_TX123n		AB9	Y7	V8						DM39R	DM39R	DM39R	DM21R	DM21R	DM17R	DQS47R	DQS47R	DQS47R			DQS21R
B6	VREFB6N3	IO	DIFFIO_TX123p		AB8	Y6	V7						DQ39R3	DQ39R3	DQ39R3	DQ21R3	DQ21R3	DQ17R3	DQ47R1	DQ47R1	DQ47R1			DQ21R1
B6	VREFB6N3	IO	DIFFIO_RX123n		AE4	AC2	AD2						DM14R	DM14R	DM14R	DM8R	DM8R	DM7R	DQS17R	DQS17R	DQS17R			DQS9R
B6	VREFB6N3	IO	DIFFIO_RX123p		AE3	AC1	AD1						DQ14R3	DQ14R3	DQ14R3	DQ8R3	DQ8R3	DQ7R3	DQ17R1	DQ17R1	DQ17R1			DQ9R1
B6	VREFB6N3	IO	DIFFIO_TX122n		AA8	W5	V6						DQ39R2	DQ39R2	DQ39R2	DQ21R2	DQ21R2	DQ17R2	DQ47R0	DQ47R0	DQ47R0			DQ21R0
B6	VREFB6N3	IO	DIFFIO_TX122p		AA7	W4	V5						DQS39R	DQS39R	DQS39R	DQS21R	DQS21R	DQS17R	DQ46R3	DQ46R3	DQ46R3			DQ20R3
B6	VREFB6N3	IO	DIFFIO_RX122n		AC4	AB4	V4						DQ14R2	DQ14R2	DQ14R2	DQ8R2	DQ8R2	DQ7R2	DQ17R0	DQ17R0	DQ17R0			DQ9R0
B6	VREFB6N3	IO	DIFFIO_RX122p		AC3	AB3	V3						DQS14R	DQS14R	DQS14R	DQS8R	DQS8R	DQS7R	DQ16R3	DQ16R3	DQ16R3			DQ8R3
B6	VREFB6N4	IO	DIFFIO_TX121n		AB11	W7	U7						DQ39R1	DQ39R1	DQ39R1	DQ21R1	DQ21R1	DQ17R1	DQ46R2	DQ46R2	DQ46R2			DQ20R2
B6	VREFB6N4	IO	DIFFIO_TX121p		AB10	W6	U6						DQ39R0	DQ39R0	DQ39R0	DQ21R0	DQ21R0	DQ17R0	DQS46R	DQS46R	DQS46R			DQS20R
B6	VREFB6N4	IO	DIFFIO_RX121n		AD3	AB2	W3						DQ14R1	DQ14R1	DQ14R1	DQ8R1	DQ8R1	DQ7R1	DQ16R2	DQ16R2	DQ16R2			DQ8R2
B6	VREFB6N4	IO	DIFFIO_RX121p		AD2	AB1	W2						DQ14R0	DQ14R0	DQ14R0	DQ8R0	DQ8R0	DQ7R0	DQS16R	DQS16R	DQS16R			DQS8R
B6	VREFB6N4	IO	DIFFIO_TX120n		AA14	W9	V9						DM38R	DM38R	DM38R	DM20R	DM20R	DM16R	DQ46R1	DQ46R1	DQ46R1			DQ20R1
B6	VREFB6N4	IO	DIFFIO_TX120p		AA13	W8	U9						DQ38R3	DQ38R3	DQ38R3	DQ20R3	DQ20R3	DQ16R3	DQ46R0	DQ46R0	DQ46R0			DQ20R0
B6	VREFB6N4	IO	DIFFIO_RX120n		AE2	Y5	AC2						DM13R	DM13R	DM13R	DM7R	DM7R	DM6R	DQ16R1	DQ16R1	DQ16R1			DQ8R1
B6	VREFB6N4	IO	DIFFIO_RX120p		AE1	Y4	AC1						DQ13R3	DQ13R3	DQ13R3	DQ7R3	DQ7R3	DQ6R3	DQ16R0	DQ16R0	DQ16R0			DQ8R0
B6	VREFB6N4	IO	DIFFIO_TX119n		Y6	V5	T6						DQ38R2	DQ38R2	DQ38R2	DQ20R2	DQ20R2	DQ16R2	DQ45R3	DQ45R3	DQ45R3			DQ19R3
B6	VREFB6N4	IO	DIFFIO_TX119p		Y5	V4	U5						DQS38R	DQS38R	DQS38R	DQS20R	DQS20R	DQS16R	DQ45R2	DQ45R2	DQ45R2			DQ19R2
B6	VREFB6N4	IO	DIFFIO_RX119n		AB5	AA4	AB2						DQ13R2	DQ13R2	DQ13R2	DQ7R2	DQ7R2	DQ6R2	DQ15R3	DQ15R3	DQ15R3	DQ9R3	DQ9R3	DQ7R3
B6	VREFB6N4	IO	DIFFIO_RX119p		AB4	AA3	AB1						DQS13R	DQS13R	DQS13R	DQS7R	DQS7R	DQS6R	DQ15R2	DQ15R2	DQ15R2	DQ9R2	DQ9R2	DQ7R2
B6	VREFB6N4	IO	DIFFIO_TX118n		Y8	V7	T5						DQ38R1	DQ38R1	DQ38R1	DQ20R1	DQ20R1	DQ16R1	DQS45R	DQS45R	DQS45R			DQS19R
B6	VREFB6N4	IO	DIFFIO_TX118p		Y7	V6	T4						DQ38R0	DQ38R0	DQ38R0	DQ20R0	DQ20R0	DQ16R0	DQ45R1	DQ45R1	DQ45R1			DQ19R1
B6	VREFB6N4	IO	DIFFIO_RX118n		AC2	AA2	AA2						DQ13R1	DQ13R1	DQ13R1	DQ7R1	DQ7R1	DQ6R1	DQS15R	DQS15R	DQS15R	DQS9R	DQS9R	DQS7R
B6	VREFB6N4	IO	DIFFIO_RX118p		AC1	AA1	AA1						DQ13R0	DQ13R0	DQ13R0	DQ7R0	DQ7R0	DQ6R0	DQ15R1	DQ15R1	DQ15R1	DQ9R1	DQ9R1	DQ7R1
B6	VREFB6N4	VREFB6N4	VREFB6N4		AA6	W3	U3																	
B6	VREFB6N4	IO	DIFFIO_TX117n		AA10	V10	R4						DM37R	DM37R	DM37R	DM19R	DM19R	DM15R	DQ45R0	DQ45R0	DQ45R0			DQ19R0
B6	VREFB6N4	IO	DIFFIO_TX117p		AA9	V9	R3						DQ37R3	DQ37R3	DQ37R3	DQ19R3	DQ19R3	DQ15R3	DQ44R3	DQ44R3	DQ44R3			DQ18R3
B6	VREFB6N4	IO	DIFFIO_RX117n		AB3	Y3	Y1						DM12R	DM12R	DM12R	DM6R	DM6R	DM5R	DQ15R0	DQ15R0	DQ15R0	DQ9R0	DQ9R0	DQ7R0

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B6	VREFB6N4	IO	DIFFIO_RX117p		AB2	Y2	W1						DQ12R3	DQ12R3	DQ12R3	DQ6R3	DQ6R3	DQ5R3	DQ14R3	DQ14R3	DQ14R3	DQ8R3	DQ8R3	DQ6R3
B6	VREFB6N4	IO	DIFFIO_TX116n		AA12	U11	T7						DQ37R2	DQ37R2	DQ37R2	DQ19R2	DQ19R2	DQ15R2	DQ44R2	DQ44R2	DQ44R2			DQ18R2
B6	VREFB6N4	IO	DIFFIO_TX116p		AA11	U10	R7						DQS37R	DQS37R	DQS37R	DQS19R	DQS19R	DQS15R	DQS44R	DQS44R	DQS44R			DQS18R
B6	VREFB6N4	IO	DIFFIO_RX116n		AA4	W2	V2						DQ12R2	DQ12R2	DQ12R2	DQ6R2	DQ6R2	DQ5R2	DQ14R2	DQ14R2	DQ14R2	DQ8R2	DQ8R2	DQ6R2
B6	VREFB6N4	IO	DIFFIO_RX116p		AA3	W1	V1						DQS12R	DQS12R	DQS12R	DQS6R	DQS6R	DQS5R	DQS14R	DQS14R	DQS14R	DQS8R	DQS8R	DQS6R
B6	VREFB6N4	IO	DIFFIO_TX115n		Y14	U6	R6						DQ37R1	DQ37R1	DQ37R1	DQ19R1	DQ19R1	DQ15R1	DQ44R1	DQ44R1	DQ44R1			DQ18R1
B6	VREFB6N4	IO	DIFFIO_TX115p		Y13	U5	R5						DQ37R0	DQ37R0	DQ37R0	DQ19R0	DQ19R0	DQ15R0	DQ44R0	DQ44R0	DQ44R0			DQ18R0
B6	VREFB6N4	IO	DIFFIO_RX115n		AA2	V3	U2						DQ12R1	DQ12R1	DQ12R1	DQ6R1	DQ6R1	DQ5R1	DQ14R1	DQ14R1	DQ14R1	DQ8R1	DQ8R1	DQ6R1
B6	VREFB6N4	IO	DIFFIO_RX115p		AA1	V2	U1						DQ12R0	DQ12R0	DQ12R0	DQ6R0	DQ6R0	DQ5R0	DQ14R0	DQ14R0	DQ14R0	DQ8R0	DQ8R0	DQ6R0
B6	VREFB6N4	CLK9n	INPUT		Y4	U4	T2																	
B6	VREFB6N4	CLK9p	INPUT		Y3	U3	T1																	
B6	VREFB6N4	IO	CLK8n/DIFFIO_RX_C2n		Y2	U2	R2																	
B6	VREFB6N4	IO	CLK8p/DIFFIO_RX_C2p		Y1	U1	R1																	
		VCCD_PLL3			Y10	U7	R8																	
		VCCA_PLL3			W11	U9	R9																	
		GNDA_PLL3			Y11	U8	T9																	
		GND_PLL3			Y12	V8	T10																	
		GNDA_PLL4			V10	R8	P10																	
		GND_PLL4			V11	T8	R10																	
		VCCA_PLL4			W9	R9	P9																	
		VCCD_PLL4			W10	T9	N10																	
B5	VREFB5N0	CLK11p	INPUT		W3	T3	N1																	
B5	VREFB5N0	CLK11n	INPUT		W4	T4	N2																	
B5	VREFB5N0	IO	CLK10p/DIFFIO_RX_C3p		W1	T1	P1																	
B5	VREFB5N0	IO	CLK10n/DIFFIO_RX_C3n		W2	T2	P2																	
B5	VREFB5N0	IO	DIFFIO_TX114n		W8	T11	P6									DM18R	DM18R					DQ19R3	DQ19R3	
B5	VREFB5N0	IO	DIFFIO_TX114p		W7	T10	P5									DQ18R3	DQ18R3					DQ19R2	DQ19R2	
B5	VREFB5N0	IO	DIFFIO_RX114n		U2	P2	M2						DM11R	DM11R	DM11R	DQ18R2	DQ18R2					DQ7R3	DQ7R3	
B5	VREFB5N0	IO	DIFFIO_RX114p		U1	P1	M1						DQ11R3	DQ11R3	DQ11R3	DQS18R	DQS18R					DQ7R2	DQ7R2	
B5	VREFB5N0	IO	DIFFIO_TX113n		W13	T6	P8						DM36R	DM36R	DM36R	DQ18R1	DQ18R1	DM14R				DQS19R	DQS19R	DQ17R3
B5	VREFB5N0	IO	DIFFIO_TX113p		W12	T5	P7						DQ36R3	DQ36R3	DQ36R3	DQ18R0	DQ18R0	DQ14R3				DQ19R1	DQ19R1	DQ17R2
B5	VREFB5N0	IO	DIFFIO_RX113n		V3	R3	L2						DQ11R2	DQ11R2	DQ11R2	DM5R	DM5R	DM4R	DQ13R3	DQ13R3	DQ13R3	DQS7R	DQS7R	DQ5R3
B5	VREFB5N0	IO	DIFFIO_RX113p		V2	R2	L1						DQS11R	DQS11R	DQS11R	DQ5R3	DQ5R3	DQ4R3	DQ13R2	DQ13R2	DQ13R2	DQ7R1	DQ7R1	DQ5R2
B5	VREFB5N0	IO	DIFFIO_TX112n		V7	R11	P4						DQ36R2	DQ36R2	DQ36R2	DM17R	DM17R	DQ14R2	DQ43R3	DQ43R3	DQ43R3	DQ19R0	DQ19R0	DQS17R
B5	VREFB5N0	IO	DIFFIO_TX112p		V6	R10	P3						DQS36R	DQS36R	DQS36R	DQ17R3	DQ17R3	DQS14R	DQ43R2	DQ43R2	DQ43R2			DQ17R1
B5	VREFB5N0	IO	DIFFIO_RX112n		R2	M2	K1						DQ11R1	DQ11R1	DQ11R1	DQ5R2	DQ5R2	DQ4R2	DQS13R	DQS13R	DQS13R	DQ7R0	DQ7R0	DQS5R
B5	VREFB5N0	IO	DIFFIO_RX112p		R1	M1	J1						DQ11R0	DQ11R0	DQ11R0	DQS5R	DQS5R	DQS4R	DQ13R1	DQ13R1	DQ13R1	DQ6R3	DQ6R3	DQS5R1
B5	VREFB5N0	VREFB5N0	VREFB5N0		W6	P3	M3																	
B5	VREFB5N0	IO	DIFFIO_TX111n		V9	R5	N5						DQ36R1	DQ36R1	DQ36R1	DQ17R2	DQ17R2	DQ14R1	DQS43R	DQS43R	DQS43R			DQ17R0
B5	VREFB5N0	IO	DIFFIO_TX111p		V8	R4	N4						DQ36R0	DQ36R0	DQ36R0	DQS17R	DQS17R	DQ14R0	DQ43R1	DQ43R1	DQ43R1			DQ16R3
B5	VREFB5N0	IO	DIFFIO_RX111n		T3	N3	H2						DM10R	DM10R	DM10R	DQ5R1	DQ5R1	DQ4R1	DQ13R0	DQ13R0	DQ13R0	DQ6R2	DQ6R2	DQ5R0
B5	VREFB5N0	IO	DIFFIO_RX111p		T2	N2	H1						DQ10R3	DQ10R3	DQ10R3	DQ5R0	DQ5R0	DQ4R0	DQ12R3	DQ12R3	DQ12R3	DQS6R	DQS6R	DQ4R3
B5	VREFB5N0	IO	DIFFIO_TX110n		V13	R7	M7						DM35R	DM35R	DM35R	DQ17R1	DQ17R1	DM13R	DQ43R0	DQ43R0	DQ43R0			DQ16R2
B5	VREFB5N0	IO	DIFFIO_TX110p		V12	R6	N6						DQ35R3	DQ35R3	DQ35R3	DQ17R0	DQ17R0	DQ13R3	DQ42R3	DQ42R3	DQ42R3			DQS16R
B5	VREFB5N0	IO	DIFFIO_RX110n		V5	L2	G2						DQ10R2	DQ10R2	DQ10R2	DM4R	DM4R	DM3R	DQ12R2	DQ12R2	DQ12R2	DQ6R1	DQ6R1	DQ4R2
B5	VREFB5N0	IO	DIFFIO_RX110p		V4	L1	G1						DQS10R	DQS10R	DQS10R	DQ4R3	DQ4R3	DQ3R3	DQS12R	DQS12R	DQS12R	DQ6R0	DQ6R0	DQS4R
B5	VREFB5N0	IO	DIFFIO_TX109n		U13	P11	N9						DQ35R2	DQ35R2	DQ35R2			DQ13R2	DQ42R2	DQ42R2	DQ42R2			DQ16R1
B5	VREFB5N0	IO	DIFFIO_TX109p		U12	P10	M9						DQS35R	DQS35R	DQS35R			DQS13R	DQS42R	DQS42R	DQS42R			DQ16R0
B5	VREFB5N0	IO	DIFFIO_RX109n		U4	M4	F2						DQ10R1	DQ10R1	DQ10R1	DQ4R2	DQ4R2	DQ3R2	DQ12R1	DQ12R1	DQ12R1	DQ5R3	DQ5R3	DQ4R1
B5	VREFB5N0	IO	DIFFIO_RX109p		U3	M3	F1						DQ10R0	DQ10R0	DQ10R0	DQS4R	DQS4R	DQS3R	DQ12R0	DQ12R0	DQ12R0	DQ5R2	DQ5R2	DQ4R0
B5	VREFB5N0	IO	DIFFIO_TX108n		U11	P5	M6						DQ35R1	DQ35R1	DQ35R1			DQ13R1	DQ42R1	DQ42R1	DQ42R1			DQ15R3
B5	VREFB5N0	IO	DIFFIO_TX108p		U10	P4	M5						DQ35R0	DQ35R0	DQ35R0			DQ13R0	DQ42R0	DQ42R0	DQ42R0			DQ15R2
B5	VREFB5N0	IO	DIFFIO_RX108n		P2	N5	K3						DM9R	DM9R	DM9R	DQ4R1	DQ4R1	DQ3R1	DQ11R3	DQ11R3	DQ11R3	DQS5R	DQS5R	DQ3R3
B5	VREFB5N0	IO	DIFFIO_RX108p		P1	N4	K2						DQ9R3	DQ9R3	DQ9R3	DQ4R0	DQ4R0	DQ3R0	DQ11R2	DQ11R2	DQ11R2	DQ5R1	DQ5R1	DQ3R2
B5	VREFB5N1	IO	DIFFIO_TX107n		U7	P7	L10						DM34R	DM34R	DM34R	DM16R	DM16R	DM12R	DQ41R3	DQ41R3	DQ41R3			DQS15R
B5	VREFB5N1	IO	DIFFIO_TX107p		U6	P6	L9						DQ34R3	DQ34R3	DQ34R3	DQ16R3	DQ16R3	DQ12R3	DQ41R2	DQ41R2	DQ41R2			DQ15R1

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B5	VREFB5N1	IO	DIFFIO_RX107n		P4	L4	E2						DQ9R2	DQ9R2	DQ9R2	DM3R	DM3R	DM2R	DQS11R	DQS11R	DQS11R	DQ5R0	DQ5R0	DQS3R
B5	VREFB5N1	IO	DIFFIO_RX107p		P3	L3	E1						DQS9R	DQS9R	DQS9R	DQ3R3	DQ3R3	DQ2R3	DQ11R1	DQ11R1	DQ11R1	DQ4R3	DQ4R3	DQ3R1
B5	VREFB5N1	IO	DIFFIO_TX106n		U9	P9	L8						DQ34R2	DQ34R2	DQ34R2	DQ16R2	DQ16R2	DQ12R2	DQS41R	DQS41R	DQS41R			DQ15R0
B5	VREFB5N1	IO	DIFFIO_TX106p		U8	P8	L7						DQS34R	DQS34R	DQS34R	DQS16R	DQS16R	DQS12R	DQ41R1	DQ41R1	DQ41R1	DQ18R3	DQ18R3	DQ14R3
B5	VREFB5N1	IO	DIFFIO_RX106n		R4	K2	D2						DQ9R1	DQ9R1	DQ9R1	DQ3R2	DQ3R2	DQ2R2	DQ11R0	DQ11R0	DQ11R0	DQ4R2	DQ4R2	DQ3R0
B5	VREFB5N1	IO	DIFFIO_RX106p		R3	K1	D1						DQ9R0	DQ9R0	DQ9R0	DQS3R	DQS3R	DQS2R	DQ10R3	DQ10R3	DQ10R3	DQS4R	DQS4R	DQ2R3
B5	VREFB5N1	IO	DIFFIO_TX105n		T7	N9	L6						DQ34R1	DQ34R1	DQ34R1	DQ16R1	DQ16R1	DQ12R1	DQ41R0	DQ41R0	DQ41R0	DQ18R2	DQ18R2	DQ14R2
B5	VREFB5N1	IO	DIFFIO_TX105p		T6	N8	L5						DQ34R0	DQ34R0	DQ34R0	DQ16R0	DQ16R0	DQ12R0	DQ40R3	DQ40R3	DQ40R3	DQS18R	DQS18R	DQS14R
B5	VREFB5N1	IO	DIFFIO_RX105n		T5	K4	L4						DM8R	DM8R	DM8R	DQ3R1	DQ3R1	DQ2R1	DQ10R2	DQ10R2	DQ10R2	DQ4R1	DQ4R1	DQ2R2
B5	VREFB5N1	IO	DIFFIO_RX105p		T4	K3	L3						DQ8R3	DQ8R3	DQ8R3	DQ3R0	DQ3R0	DQ2R0	DQS10R	DQS10R	DQS10R	DQ4R0	DQ4R0	DQS2R
B5	VREFB5N1	IO	DIFFIO_TX104n		T13	N7	K8						DM33R	DM33R	DM33R	DM15R	DM15R	DM11R	DQ40R2	DQ40R2	DQ40R2	DQ18R1	DQ18R1	DQ14R1
B5	VREFB5N1	IO	DIFFIO_TX104p		T12	N6	K7						DQ33R3	DQ33R3	DQ33R3	DQ15R3	DQ15R3	DQ11R3	DQS40R	DQS40R	DQS40R	DQ18R0	DQ18R0	DQ14R0
B5	VREFB5N1	IO	DIFFIO_RX104n		N2	J2	J4						DQ8R2	DQ8R2	DQ8R2	DM2R	DM2R	DM1R	DQ10R1	DQ10R1	DQ10R1	DQ3R3	DQ3R3	DQ2R1
B5	VREFB5N1	IO	DIFFIO_RX104p		N1	J1	J3						DQS8R	DQS8R	DQS8R	DQ2R3	DQ2R3	DQ1R3	DQ10R0	DQ10R0	DQ10R0	DQ3R2	DQ3R2	DQ2R0
B5	VREFB5N1	VREFB5N1	VREFB5N1		R5	J5	K4																	
B5	VREFB5N1	IO	DIFFIO_TX103n		T11	M7	J8						DQ33R2	DQ33R2	DQ33R2	DQ15R2	DQ15R2	DQ11R2	DQ40R1	DQ40R1	DQ40R1	DQ17R3	DQ17R3	DQ13R3
B5	VREFB5N1	IO	DIFFIO_TX103p		T10	M6	J7						DQS33R	DQS33R	DQS33R	DQS15R	DQS15R	DQS11R	DQ40R0	DQ40R0	DQ40R0	DQ17R2	DQ17R2	DQ13R2
B5	VREFB5N1	IO	DIFFIO_RX103n		M2	H2	H4						DQ8R1	DQ8R1	DQ8R1	DQ2R2	DQ2R2	DQ1R2	DQ9R3	DQ9R3	DQ9R3	DQS3R	DQS3R	DQ1R3
B5	VREFB5N1	IO	DIFFIO_RX103p		M1	H1	H3						DQ8R0	DQ8R0	DQ8R0	DQS2R	DQS2R	DQS1R	DQ9R2	DQ9R2	DQ9R2	DQ3R1	DQ3R1	DQ1R2
B5	VREFB5N1	IO	DIFFIO_TX102n		T9	N11	K6						DQ33R1	DQ33R1	DQ33R1			DQ11R1	DQ39R3	DQ39R3	DQ39R3			DQS13R
B5	VREFB5N1	IO	DIFFIO_TX102p		T8	N10	K5						DQ33R0	DQ33R0	DQ33R0			DQ11R0	DQ39R2	DQ39R2	DQ39R2			DQ13R1
B5	VREFB5N1	IO	DIFFIO_RX102n		L2	J4	G4						DM7R	DM7R	DM7R	DQ2R1	DQ2R1	DQ1R1	DQS9R	DQS9R	DQS9R	DQ3R0	DQ3R0	DQS1R
B5	VREFB5N1	IO	DIFFIO_RX102p		L1	J3	G3						DQ7R3	DQ7R3	DQ7R3	DQ2R0	DQ2R0	DQ1R0	DQ9R1	DQ9R1	DQ9R1	DQ2R3	DQ2R3	DQ1R1
B5	VREFB5N1	IO	DIFFIO_TX101n		R7	M11	J6						DM32R	DM32R	DM32R	DM14R	DM14R	DM10R	DQS39R	DQS39R	DQS39R	DQ17R0	DQ17R0	DQ13R0
B5	VREFB5N1	IO	DIFFIO_TX101p		R6	M10	J5						DQ32R3	DQ32R3	DQ32R3	DQ14R3	DQ14R3	DQ10R3	DQ39R1	DQ39R1	DQ39R1	DQ16R3	DQ16R3	DQ12R3
B5	VREFB5N1	IO	DIFFIO_RX101n		K2	G2	F4						DQ7R2	DQ7R2	DQ7R2	DM1R	DM1R	DM0R	DQ9R0	DQ9R0	DQ9R0	DQ2R2	DQ2R2	DQ1R0
B5	VREFB5N1	IO	DIFFIO_RX101p		K1	G1	F3						DQS7R	DQS7R	DQS7R	DQ1R3	DQ1R3	DQ0R3	DQ8R3	DQ8R3	DQ8R3	DQS2R	DQS2R	DQ0R3
B5	VREFB5N1	IO	DIFFIO_TX100n		P6	L6	G6						DQ32R2	DQ32R2	DQ32R2	DQ14R2	DQ14R2	DQ10R2	DQ39R0	DQ39R0	DQ39R0	DQ16R2	DQ16R2	DQ12R2
B5	VREFB5N1	IO	DIFFIO_TX100p		P5	L5	F5						DQS32R	DQS32R	DQS32R	DQS14R	DQS14R	DQS10R	DQ38R3	DQ38R3		DQS16R	DQS16R	DQS12R
B5	VREFB5N1	IO	DIFFIO_RX100n		N4	G4	E4						DQ7R1	DQ7R1	DQ7R1	DQ1R2	DQ1R2	DQ0R2	DQ8R2	DQ8R2	DQ8R2	DQ2R1	DQ2R1	DQ0R2
B5	VREFB5N1	IO	DIFFIO_RX100p		N3	G3	E3						DQ7R0	DQ7R0	DQ7R0	DQS1R	DQS1R	DQS0R	DQS8R	DQS8R	DQS8R	DQ2R0	DQ2R0	DQS0R
B5	VREFB5N2	IO	DIFFIO_TX99n		R13	M9	H8						DQ32R1	DQ32R1	DQ32R1	DQ15R1	DQ15R1	DQ10R1	DQ38R2	DQ38R2		DQS17R	DQS17R	DQ12R1
B5	VREFB5N2	IO	DIFFIO_TX99p		R12	M8	H7						DQ32R0	DQ32R0	DQ32R0	DQ15R0	DQ15R0	DQ10R0	DQS38R	DQS38R		DQ17R1	DQ17R1	DQ12R0
B5	VREFB5N2	IO	DIFFIO_RX99n		J2	F2	C2						DM6R	DM6R		DQ1R1	DQ1R1	DQ0R1	DQ8R1	DQ8R1	DQ8R1	DQ1R3	DQ1R3	DQ0R1
B5	VREFB5N2	IO	DIFFIO_RX99p		J1	F1	B2						DQ6R3	DQ6R3		DQ1R0	DQ1R0	DQ0R0	DQ8R0	DQ8R0	DQ8R0	DQ1R2	DQ1R2	DQ0R0
B5	VREFB5N2	IO	DIFFIO_TX98n		R11	L10							DM31R	DM31R		DQ13R1	DQ13R1		DQ38R1	DQ38R1		DQS15R	DQS15R	
B5	VREFB5N2	IO	DIFFIO_TX98p		R10	L9							DQ31R3	DQ31R3		DQ13R0	DQ13R0		DQ38R0	DQ38R0		DQ15R1	DQ15R1	
B5	VREFB5N2	IO	DIFFIO_RX98n		H2	F4							DQ6R2	DQ6R2		DQ13R2	DQ13R2		DQ7R3	DQ7R3		DQS1R	DQS1R	
B5	VREFB5N2	IO	DIFFIO_RX98p		H1	F3							DQS6R	DQS6R		DQS13R	DQS13R		DQ7R2	DQ7R2		DQ1R1	DQ1R1	
B5	VREFB5N2	IO	DIFFIO_TX97n		R9	L8							DQ31R2	DQ31R2		DM13R	DM13R		DQ37R3	DQ37R3		DQ15R3	DQ15R3	
B5	VREFB5N2	IO	DIFFIO_TX97p		R8	L7							DQS31R	DQS31R		DQ13R3	DQ13R3		DQ37R2	DQ37R2		DQ15R2	DQ15R2	
B5	VREFB5N2	IO	DIFFIO_RX97n		M4	E2							DQ6R1	DQ6R1		DM0R	DM0R		DQS7R	DQS7R		DQ1R0	DQ1R0	
B5	VREFB5N2	IO	DIFFIO_RX97p		M3	E1							DQ6R0	DQ6R0		DQ0R3	DQ0R3		DQ7R1	DQ7R1		DQ0R3	DQ0R3	
B5	VREFB5N2	IO	DIFFIO_TX96n		N6	K9							DQ31R1	DQ31R1		DM12R	DM12R		DQS37R	DQS37R		DQ15R0	DQ15R0	
B5	VREFB5N2	IO	DIFFIO_TX96p		N5	K8							DQ31R0	DQ31R0		DQ12R3	DQ12R3		DQ37R1	DQ37R1		DQ14R3	DQ14R3	
B5	VREFB5N2	IO	DIFFIO_RX96n		K4	E4							DM5R	DM5R		DQ0R2	DQ0R2		DQ7R0	DQ7R0		DQ0R2	DQ0R2	
B5	VREFB5N2	IO	DIFFIO_RX96p		K3	E3							DQ5R3	DQ5R3		DQS0R	DQS0R		DQ6R3	DQ6R3		DQS0R	DQS0R	
B5	VREFB5N2	VREFB5N2	VREFB5N2		J5	H5	H5																	
B5	VREFB5N2	IO	DIFFIO_TX95n		P8	K7							DM30R	DM30R		DQ14R1	DQ14R1		DQ37R0	DQ37R0		DQ16R1	DQ16R1	
B5	VREFB5N2	IO	DIFFIO_TX95p		P7	K6							DQ30R3	DQ30R3		DQ14R0	DQ14R0		DQ36R3	DQ36R3		DQ16R0	DQ16R0	
B5	VREFB5N2	IO	DIFFIO_RX95n		L4	D2							DQ5R2	DQ5R2		DQ0R1	DQ0R1		DQ6R2	DQ6R2		DQ0R1	DQ0R1	
B5	VREFB5N2	IO	DIFFIO_RX95p		L3	D1							DQS5R	DQS5R		DQ0R0	DQ0R0		DQS6R	DQS6R		DQ0R0	DQ0R0	
B5	VREFB5N2	IO	DIFFIO_TX94n		P10	J9							DQ30R2	DQ30R2		DQ12R2	DQ12R2		DQ36R2	DQ36R2		DQ14R2	DQ14R2	
B5	VREFB5N2	IO	DIFFIO_TX94p		P9	J8							DQS30R	DQS30R		DQS12R	DQS12R		DQS36R	DQS36R		DQS14R	DQS14R	
B5	VREFB5N2	IO	DIFFIO_RX94n		G4	H4							DQ5R1	DQ5R1					DQ6R1	DQ6R1				
B5	VREFB5N2	IO	DIFFIO_RX94p		G3	H3							DQ5R0	DQ5R0					DQ6R0	DQ6R0				

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B5	VREFB5N2	IO	DIFFIO_TX93n		M6	J7							DQ30R1	DQ30R1		DQ12R1	DQ12R1		DQ36R1	DQ36R1		DQ14R1	DQ14R1	
B5	VREFB5N2	IO	DIFFIO_TX93p		M5	J6							DQ30R0	DQ30R0		DQ12R0	DQ12R0		DQ36R0	DQ36R0		DQ14R0	DQ14R0	
B5	VREFB5N2	IO	DIFFIO_RX93n		H4	G6							DM4R						DQ5R3					
B5	VREFB5N2	IO	DIFFIO_RX93p		H3	G5							DQ4R3						DQ5R2					
B5	VREFB5N2	IO	DIFFIO_TX92n		N8								DM29R						DQ35R3					
B5	VREFB5N2	IO	DIFFIO_TX92p		N7								DQ29R3						DQ35R2					
B5	VREFB5N2	IO	DIFFIO_RX92n		J4								DQ4R2						DQS5R					
B5	VREFB5N2	IO	DIFFIO_RX92p		J3								DQS4R						DQ5R1					
B5	VREFB5N3	IO	DIFFIO_TX91n		P12								DQ29R2						DQS35R					
B5	VREFB5N3	IO	DIFFIO_TX91p		P11								DQS29R						DQ35R1					
B5	VREFB5N3	IO	DIFFIO_RX91n		L6								DQ4R1						DQ5R0					
B5	VREFB5N3	IO	DIFFIO_RX91p		L5								DQ4R0						DQ4R3					
B5	VREFB5N3	IO	DIFFIO_TX90n		N10								DQ29R1						DQ35R0					
B5	VREFB5N3	IO	DIFFIO_TX90p		N9								DQ29R0						DQ34R3					
B5	VREFB5N3	IO	DIFFIO_RX90n		K6								DM3R						DQ4R2					
B5	VREFB5N3	IO	DIFFIO_RX90p		K5								DQ3R3						DQS4R					
B5	VREFB5N3	IO	DIFFIO_TX89n		P14								DM28R						DQ34R2					
B5	VREFB5N3	IO	DIFFIO_TX89p		P13								DQ28R3						DQS34R					
B5	VREFB5N3	IO	DIFFIO_RX89n		J7								DQ3R2						DQ4R1					
B5	VREFB5N3	IO	DIFFIO_RX89p		J6								DQS3R						DQ4R0					
B5	VREFB5N3	IO	DIFFIO_TX88n		N12								DQ28R2						DQ34R1					
B5	VREFB5N3	IO	DIFFIO_TX88p		N11								DQS28R						DQ34R0					
B5	VREFB5N3	IO	DIFFIO_RX88n		G2								DQ3R1						DQ3R3					
B5	VREFB5N3	IO	DIFFIO_RX88p		G1								DQ3R0						DQ3R2					
B5	VREFB5N3	VREFB5N3	VREFB5N3		G7	H6	D3																	
B5	VREFB5N3	IO	DIFFIO_TX87n		M8								DQ28R1						DQ33R3					
B5	VREFB5N3	IO	DIFFIO_TX87p		M7								DQ28R0						DQ33R2					
B5	VREFB5N3	IO	DIFFIO_RX87n		F2								DM2R						DQS3R					
B5	VREFB5N3	IO	DIFFIO_RX87p		F1								DQ2R3						DQ3R1					
B5	VREFB5N3	IO	DIFFIO_TX86n		M10								DM27R						DQS33R					
B5	VREFB5N3	IO	DIFFIO_TX86p		M9								DQ27R3						DQ33R1					
B5	VREFB5N3	IO	DIFFIO_RX86n		H6								DQ2R2						DQ3R0					
B5	VREFB5N3	IO	DIFFIO_RX86p		H5								DQS2R						DQ2R3					
B5	VREFB5N3	IO	DIFFIO_TX85n		M12								DQ27R2						DQ33R0					
B5	VREFB5N3	IO	DIFFIO_TX85p		M11								DQS27R						DQ32R3					
B5	VREFB5N3	IO	DIFFIO_RX85n		F4								DQ2R1						DQ2R2					
B5	VREFB5N3	IO	DIFFIO_RX85p		F3								DQ2R0						DQS2R					
B5	VREFB5N4	IO	DIFFIO_TX84n		L8								DQ27R1						DQ32R2					
B5	VREFB5N4	IO	DIFFIO_TX84p		L7								DQ27R0						DQS32R					
B5	VREFB5N4	IO	DIFFIO_RX84n		G6								DM1R						DQ2R1					
B5	VREFB5N4	IO	DIFFIO_RX84p		G5								DQ1R3						DQ2R0					
B5	VREFB5N4	IO	DIFFIO_TX83n		L10								DM26R						DQ32R1					
B5	VREFB5N4	IO	DIFFIO_TX83p		L9								DQ26R3						DQ32R0					
B5	VREFB5N4	IO	DIFFIO_RX83n		E2								DQ1R2						DQ1R3					
B5	VREFB5N4	IO	DIFFIO_RX83p		E1								DQS1R						DQ1R2					
B5	VREFB5N4	IO	DIFFIO_TX82n		K9								DQ26R2						DQ31R3					
B5	VREFB5N4	IO	DIFFIO_TX82p		K8								DQS26R						DQ31R2					
B5	VREFB5N4	IO	DIFFIO_RX82n		E4								DQ1R1						DQS1R					
B5	VREFB5N4	IO	DIFFIO_RX82p		E3								DQ1R0						DQ1R1					
B5	VREFB5N4	IO	DIFFIO_TX81n		J9								DQ26R1						DQS31R					
B5	VREFB5N4	IO	DIFFIO_TX81p		J8								DQ26R0						DQ31R1					
B5	VREFB5N4	IO	DIFFIO_RX81n		D4								DM0R						DQ1R0					
B5	VREFB5N4	IO	DIFFIO_RX81p		D3								DQ0R3						DQ0R3					
B5	VREFB5N4	VREFB5N4	VREFB5N4		D2	F5	D4																	
B5	VREFB5N4	IO	DIFFIO_TX80n		H9								DM25R						DQ31R0					
B5	VREFB5N4	IO	DIFFIO_TX80p		H8								DQ25R3						DQ30R3					

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B5	VREFB5N4	IO	DIFFIO_RX80n		C4								DQ0R2						DQ0R2					
B5	VREFB5N4	IO	DIFFIO_RX80p		C3								DQS0R						DQS0R					
B5	VREFB5N4	IO	DIFFIO_TX79n		F6								DQ25R2						DQ30R2					
B5	VREFB5N4	IO	DIFFIO_TX79p		F5								DQS25R						DQS30R					
B5	VREFB5N4	IO	DIFFIO_RX79n		B3								DQ0R1						DQ0R1					
B5	VREFB5N4	IO	DIFFIO_RX79p		B2								DQ0R0						DQ0R0					
B5	VREFB5N4	IO	DIFFIO_TX78n		E6								DQ25R1						DQ30R1					
B5	VREFB5N4	IO	DIFFIO_TX78p		E5								DQ25R0						DQ30R0					
B5	VREFB5N4	FPLL10CLKn	INPUT		C2	D4																		
B5	VREFB5N4	FPLL10CLKp	INPUT		C1	D3																		
		GNDA_PLL10			K10	G7																		
		GNDA_PLL10			K11	G8																		
		VCCA_PLL10			L11	H8																		
		VCCD_PLL10			L12	H7																		
		TEMPDIODEp			B4	G9	D5																	
		TEMPDIODEn			F7	B3	E5																	
B4	VREFB4N0	TDO		TDO	F8	C3	G7																	
B4	VREFB4N0	MSEL3		MSEL3	A3	H10	B3																	
B4	VREFB4N0	MSEL2		MSEL2	E7	J10	F7																	
B4	VREFB4N0	MSEL1		MSEL1	G9	F6	E6																	
B4	VREFB4N0	MSEL0		MSEL0	H10	B2	F6																	
B4	VREFB4N0	IO	DQS0T		C6	C4	E7	DQS0T					DM33T			DQS0T	DQS0T			DQ28T3		DQS0T	DQS0T	
B4	VREFB4N0	IO	DQ0T		B5	B4	K11	DQ0T					DQ33T3			DQ0T0	DQ0T0			DQ28T2		DQ0T0	DQ0T0	
B4	VREFB4N0	IO	DQ0T		C5	D5	G8	DQ0T					DQ33T2	DM23T		DQ0T1	DQ0T1			DQS28T		DQ0T1	DQ0T1	
B4	VREFB4N0	IO	DQ0T		D6	E5	J10	DQ0T					DQS33T	DQ23T3		DQ0T2	DQ0T2		DQ39T3	DQ28T1	DQ17T3	DQ0T2	DQ0T2	
B4	VREFB4N0	IO	DQSn0T		B6	C5		DQSn0T					DQ33T1	DQ23T2		DQSB0T	DQSB0T		DQ39T2	DQ28T0		DQSB0T	DQSB0T	
B4	VREFB4N0	IO	DQ0T		A5	A4	G9	DQ0T					DQ33T0	DQS23T		DQ0T3	DQ0T3		DQS39T	DQ27T3	DQ17T2	DQ0T3	DQ0T3	
B4	VREFB4N0	IO	RUP4		E8	L12	K9																	
B4	VREFB4N0	IO	RDN4		J11	K11	J9																	
B4	VREFB4N0	IO	DQS1T		C7	B5	B5	DQVLD0T					DM32T	DQ23T1	DM14T	DQS1T	DQS1T	DQS1T	DQ39T1	DQ27T2	DQS17T	DQS1T	DQS1T	DQS1T
B4	VREFB4N0	IO	DQ1T		A6	A5	B4	DQ0T					DQ32T3	DQ23T0	DQ14T3	DQ1T0	DQ1T0	DQ1T0	DQ39T0	DQS27T	DQ17T1	DQ1T0	DQ1T0	DQ1T0
B4	VREFB4N0	IO	DQ1T		D7	D6	C5	DQ0T					DQ32T2	DM22T	DQ14T2	DQ1T1	DQ1T1	DQ1T1	DQ38T3	DQ27T1	DQ17T0	DQ1T1	DQ1T1	DQ1T1
B4	VREFB4N0	IO	DQ1T		D8	C6	C4	DQ0T					DQS32T	DQ22T3	DQS14T	DQ1T2	DQ1T2	DQ1T2	DQ38T2	DQ27T0	DQ16T3	DQ1T2	DQ1T2	DQ1T2
B4	VREFB4N0	VREFB4N0	VREFB4N0		D5	C2	C3																	
B4	VREFB4N0	IO	DQSn1T		B7	B6	A5	DQ0T					DQ32T1	DQ22T2	DQ14T1	DQSB1T	DQSB1T	DQSB1T	DQS38T	DQ26T3	DQ16T2	DQSB1T	DQSB1T	DQSB1T
B4	VREFB4N0	IO	DQ1T		A7	A6	A4	DQ0T					DQ32T0	DQS22T	DQ14T0	DQ1T3	DQ1T3	DQ1T3	DQ38T1	DQ26T2	DQS16T	DQ1T3	DQ1T3	DQ1T3
B4	VREFB4N0	IO			E9		H10						DM31T		DM13T				DQ38T0		DQ16T1			
B4	VREFB4N0	IO			H11								DQ31T3						DQ37T3					
B4	VREFB4N0	IO	DQS2T		B8	D7	G10	DQS1T					DQ31T2	DQ22T1	DQ13T3	DQS2T	DQS2T		DQ37T2	DQS26T	DQ16T0	DQS2T	DQS2T	
B4	VREFB4N0	IO	DQ2T		A8	B7	E8	DQ1T		DQ0T		DQ0T	DQS31T	DQ22T0	DQ13T2	DQ2T0	DQ2T0		DQS37T	DQ26T1	DQ15T3	DQ2T0	DQ2T0	
B4	VREFB4N0	IO	DQ2T		C9	E7		DQ1T		DQ0T		DQ0T	DQ31T1	DM21T		DQ2T1	DQ2T1		DQ37T1	DQ26T0		DQ2T1	DQ2T1	
B4	VREFB4N0	IO	DQ2T		C8	E6		DQ1T		DQ0T		DQ0T	DQ31T0	DQ21T3		DQ2T2	DQ2T2		DQ37T0	DQ25T3		DQ2T2	DQ2T2	
B4	VREFB4N0	IO	DQSn2T		B9	C7	F9	DQSn1T		DQ0T		DQ0T	DM30T	DQ21T2	DQS13T	DQSB2T	DQSB2T		DQ36T3	DQ25T2	DQ15T2	DQSB2T	DQSB2T	
B4	VREFB4N0	IO	DQ2T		A9	A7	H11	DQ1T		DQ0T		DQ0T	DQ30T3	DQS21T	DQ13T1	DQ2T3	DQ2T3		DQ36T2	DQS25T	DQS15T	DQ2T3	DQ2T3	
B4	VREFB4N0	IO			F10		J11						DQ30T2		DQ13T0				DQS36T		DQ15T1			
B4	VREFB4N0	IO			L13	J11							DQS30T	DQ21T1					DQ36T1	DQ25T1				
B4	VREFB4N1	IO			H12		K13						DQ30T1		DM12T				DQ36T0		DQ15T0			
B4	VREFB4N1	IO			F11								DQ30T0						DQ35T3					
B4	VREFB4N1	IO			G11	H11	J12						DM29T	DQ21T0	DQ12T3				DQ35T2	DQ25T0	DQ14T3			
B4	VREFB4N1	IO			M13								DQ29T3						DQS35T					
B4	VREFB4N1	IO	DQS3T		C10	B8	B7	DQVLD1T	DQS0T	DQS0T			DQ29T2	DM20T	DQ12T2	DQS3T	DQS3T	DQS3T	DQ35T1	DQ24T3	DQ14T2	DQS3T	DQS3T	DQS3T
B4	VREFB4N1	IO	DQ3T		D10	C9	B6	DQ1T	DQ0T	DQ0T	DQ0T	DQ0T	DQS29T	DQ20T3	DQS12T	DQ3T0	DQ3T0	DQ3T0	DQ35T0	DQ24T2	DQS14T	DQ3T0	DQ3T0	DQ3T0
B4	VREFB4N1	IO	DQ3T		E10	A8	C7	DQ1T	DQ0T	DQ0T	DQ0T	DQ0T	DQ29T1	DQ20T2	DQ12T1	DQ3T1	DQ3T1	DQ3T1	DQ34T3	DQS24T	DQ14T1	DQ3T1	DQ3T1	DQ3T1
B4	VREFB4N1	IO	DQ3T		D9	C8	D7	DQ1T	DQ0T	DQ0T	DQ0T	DQ0T	DQ29T0	DQS20T	DQ12T0	DQ3T2	DQ3T2	DQ3T2	DQ34T2	DQ24T1	DQ14T0	DQ3T2	DQ3T2	DQ3T2
B4	VREFB4N1	IO	DQSn3T		B10	B9	A7	DQ1T	DQSn0T	DQSn0T	DQ0T	DQ0T	DM28T	DQ20T1	DM11T	DQSB3T	DQSB3T	DQSB3T	DQS34T	DQ24T0	DQ13T3	DQSB3T	DQSB3T	DQSB3T
B4	VREFB4N1	IO	DQ3T		A10	A9	A6	DQ1T	DQ0T	DQ0T	DQ0T	DQ0T	DQ28T3	DQ20T0	DQ11T3	DQ3T3	DQ3T3	DQ3T3	DQ34T1	DQ23T3	DQ13T2	DQ3T3	DQ3T3	DQ3T3

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B4	VREFB4N1	IO			G12	K12							DQ28T2	DM19T					DQ34T0	DQ23T2				
B4	VREFB4N1	IO			N13								DQS28T						DQ33T3					
B4	VREFB4N1	VREFB4N1	VREFB4N1		F9	H9	D6																	
B4	VREFB4N1	IO			G13	L13	G11						DQ28T1	DQ19T3	DQ11T2				DQ33T2	DQS23T	DQS13T			
B4	VREFB4N1	IO			H13								DQ28T0						DQS33T					
B4	VREFB4N1	IO			L14	J12							DM27T	DQ19T2					DQ33T1	DQ23T1				
B4	VREFB4N1	IO			M14								DQ27T3						DQ33T0					
B4	VREFB4N1	IO	DQS4T		C11	F9	J13	DQS2T		DQVLD0T		DQVLD0T	DQ27T2	DQS19T	DQS11T	DQS4T	DQS4T		DQ32T3	DQ23T0	DQ13T1	DQS4T	DQS4T	
B4	VREFB4N1	IO	DQ4T		A11	D8		DQ2T		DQ0T		DQ0T	DQS27T	DQ19T1		DQ4T0	DQ4T0		DQ32T2	DQ22T3		DQ4T0	DQ4T0	
B4	VREFB4N1	IO	DQ4T		E11	E8	F10	DQ2T		DQ0T		DQ0T	DQ27T1	DQ19T0	DQ11T1	DQ4T1	DQ4T1		DQS32T	DQ22T2	DQ13T0	DQ4T1	DQ4T1	
B4	VREFB4N1	IO	DQ4T		D11	F8		DQ2T		DQ0T		DQ0T	DQ27T0	DM18T		DQ4T2	DQ4T2		DQ32T1	DQS22T		DQ4T2	DQ4T2	
B4	VREFB4N1	IO	DQSn4T		B11	E9	E10	DQSn2T		DQ0T		DQ0T	DM26T	DQ18T3	DQ11T0	DQSB4T	DQSB4T		DQ32T0	DQ22T1	DQ12T3	DQSB4T	DQSB4T	
B4	VREFB4N1	IO	DQ4T		E12	F10		DQ2T		DQ0T		DQ0T	DQ26T3	DQ18T2		DQ4T3	DQ4T3		DQ31T3	DQ22T0		DQ4T3	DQ4T3	
B4	VREFB4N1	IO			N14								DQ26T2						DQ31T2					
B4	VREFB4N1	IO			P15	K13							DQS26T	DQS18T					DQS31T	DQ21T3				
B4	VREFB4N2	IO			G14								DQ26T1						DQ31T1					
B4	VREFB4N2	IO			H14	J13							DQ26T0	DQ18T1					DQ31T0	DQ21T2				
B4	VREFB4N2	IO			M15								DM25T						DQ30T3					
B4	VREFB4N2	IO			N15	H12							DQ25T3	DQ18T0					DQ30T2	DQS21T				
B4	VREFB4N2	IO	DQS5T		B12	C10	C8	DQVLD2T	DQVLD0T		DQS0T	DQS0T	DQ25T2	DM17T	DM10T	DQS5T	DQS5T	DQS5T	DQS30T	DQ21T1	DQ12T2	DQS5T	DQS5T	DQS5T
B4	VREFB4N2	IO	DQ5T		A12	A10	C9	DQ2T	DQ0T	DQ0T	DQ0T	DQ0T	DQS25T	DQ17T3	DQ10T3	DQ5T0	DQ5T0	DQ5T0	DQ30T1	DQ21T0	DQS12T	DQ5T0	DQ5T0	DQ5T0
B4	VREFB4N2	IO	DQ5T		C12	B10	D9	DQ2T	DQ0T	DQ0T	DQ0T	DQ0T	DQ25T1	DQ17T2	DQ10T2	DQ5T1	DQ5T1	DQ5T1	DQ30T0	DQ20T3	DQ12T1	DQ5T1	DQ5T1	DQ5T1
B4	VREFB4N2	IO	DQ5T		D12	D10	D8	DQ2T	DQ0T	DQ0T	DQ0T	DQ0T	DQ25T0	DQS17T	DQS10T	DQ5T2	DQ5T2	DQ5T2	DQ29T3	DQ20T2	DQ12T0	DQ5T2	DQ5T2	DQ5T2
B4	VREFB4N2	IO	DQSn5T		B13	C11	B8	DQ2T	DQ0T	DQ0T	DQSn0T	DQSn0T	DM24T	DQ17T1	DQ10T1	DQSB5T	DQSB5T	DQSB5T	DQ29T2	DQS20T	DQ11T3	DQSB5T	DQSB5T	DQSB5T
B4	VREFB4N2	IO	DQ5T		A13	D11	A8	DQ2T	DQ0T		DQ0T		DQ24T3	DQ17T0	DQ10T0	DQ5T3	DQ5T3	DQ5T3	DQS29T	DQ20T1	DQ11T2	DQ5T3	DQ5T3	DQ5T3
B4	VREFB4N2	IO			H15								DQ24T2						DQ29T1					
B4	VREFB4N2	IO			L15								DQS24T						DQ29T0					
B4	VREFB4N2	VREFB4N2	VREFB4N2		F12	D9	E9																	
B4	VREFB4N2	IO			G15	H13							DQ24T1	DM16T					DQ28T3	DQ20T0				
B4	VREFB4N2	IO			G16								DQ24T0						DQ28T2					
B4	VREFB4N2	IO			N16	L14							DM23T	DQ16T3					DQS28T	DQ19T3				
B4	VREFB4N2	IO			M16								DQ23T3						DQ28T1					
B4	VREFB4N2	IO	DQS6T		E13	F11	G12	DQS3T					DQ23T2	DQ16T2	DM9T	DQS6T	DQS6T		DQ28T0	DQ19T2	DQS11T	DQS6T	DQS6T	
B4	VREFB4N2	IO	DQ6T		F14	E11		DQ3T		DQ1T		DQ0T	DQS23T	DQS16T		DQ6T0	DQ6T0		DQ27T3	DQS19T		DQ6T0	DQ6T0	
B4	VREFB4N2	IO	DQ6T		E14	G10	F11	DQ3T		DQ1T		DQ0T	DQ23T1	DQ16T1	DQ9T3	DQ6T1	DQ6T1		DQ27T2	DQ19T1	DQ11T1	DQ6T1	DQ6T1	
B4	VREFB4N2	IO	DQ6T		F13	G11		DQ3T		DQ1T		DQ0T	DQ23T0	DQ16T0		DQ6T2	DQ6T2		DQS27T	DQ19T0		DQ6T2	DQ6T2	
B4	VREFB4N2	IO	DQSn6T		D13	F12		DQSn3T		DQ1T		DQ0T	DM22T	DM15T		DQSB6T	DQSB6T		DQ27T1	DQ18T3		DQSB6T	DQSB6T	
B4	VREFB4N2	IO	DQ6T		C13	G12		DQ3T		DQ1T		DQ0T	DQ22T3	DQ15T3		DQ6T3	DQ6T3		DQ27T0	DQ18T2		DQ6T3	DQ6T3	
B4	VREFB4N2	IO			N17	K14							DQ22T2	DQ15T2					DQ26T3	DQS18T				
B4	VREFB4N2	IO			L16								DQS22T						DQ26T2					
B4	VREFB4N3	IO			H16	L15							DQ22T1	DQS15T					DQS26T	DQ18T1				
B4	VREFB4N3	IO			H17								DQ22T0						DQ26T1					
B4	VREFB4N3	IO			G17								DM21T						DQ26T0					
B4	VREFB4N3	IO			M17	J14							DQ21T3	DQ15T1					DQ25T3	DQ18T0				
B4	VREFB4N3	IO	DQS7T		B14	C12	B10	DQVLD3T	DQS1T	DQS1T	DQVLD0T		DQ21T2	DQ15T0	DQ9T2	DQS7T	DQS7T	DQS7T	DQS25T2	DQ17T3	DQ11T0	DQS7T	DQS7T	DQS7T
B4	VREFB4N3	IO	DQ7T		A14	D12	C10	DQ3T	DQ1T	DQ1T	DQ0T	DQ0T	DQS21T	DM14T	DQS9T	DQ7T0	DQ7T0	DQ7T0	DQS25T	DQ17T2	DQ10T3	DQ7T0	DQ7T0	DQ7T0
B4	VREFB4N3	IO	DQ7T		C14	A11	B9	DQ3T	DQ1T	DQ1T	DQ0T	DQ0T	DQ21T1	DQ14T3	DQ9T1	DQ7T1	DQ7T1	DQ7T1	DQS25T1	DQS17T	DQ10T2	DQ7T1	DQ7T1	DQ7T1
B4	VREFB4N3	IO	DQ7T		D14	B11	D10	DQ3T	DQ1T	DQ1T	DQ0T	DQ0T	DQ21T0	DQ14T2	DQ9T0	DQ7T2	DQ7T2	DQ7T2	DQS25T0	DQ17T1	DQS10T	DQ7T2	DQ7T2	DQ7T2
B4	VREFB4N3	IO	DQSn7T		B15	B12	A10	DQ3T	DQSn1T	DQSn1T	DQ0T	DQ0T	DM20T	DQS14T	DM8T	DQSB7T	DQSB7T	DQSB7T	DQ24T3	DQ17T0	DQ10T1	DQSB7T	DQSB7T	DQSB7T
B4	VREFB4N3	IO	DQ7T		A15	A12	A9	DQ3T	DQ1T	DQ1T	DQ0T	DQ0T	DQ20T3	DQ14T1	DQ8T3	DQ7T3	DQ7T3	DQ7T3	DQ24T2	DQ16T3	DQ10T0	DQ7T3	DQ7T3	DQ7T3
B4	VREFB4N3	IO			L17								DQ20T2						DQS24T					
B4	VREFB4N3	IO			M18	K15							DQS20T	DQ14T0					DQ24T1	DQ16T2				
B4	VREFB4N3	VREFB4N3	VREFB4N3		F15	G14	E11																	
B4	VREFB4N3	IO			F18								DQ20T1						DQ24T0					
B4	VREFB4N3	IO			G18	J15							DQ20T0	DM13T					DQ23T3	DQS16T				
B4	VREFB4N3	IO			N18								DM19T						DQ23T2					

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B4	VREFB4N3	IO			N19	H14							DQ19T3	DQ13T3					DQS23T	DQ16T1				
B4	VREFB4N3	IO	DQS8T		E15	F14	E14	DQS4T		DQVLD1T			DQ19T2	DQ13T2	DQ8T2	DQS8T	DQS8T		DQ23T1	DQ16T0	DQ9T3	DQS8T	DQS8T	
B4	VREFB4N3	IO	DQ8T		C15	E13	F13	DQ4T		DQ1T		DQ0T	DQS19T	DQS13T	DQS8T	DQ8T0	DQ8T0		DQ23T0	DQ15T3	DQ9T2	DQ8T0	DQ8T0	
B4	VREFB4N3	IO	DQ8T		F16	F13	F12	DQ4T		DQ1T		DQ0T	DQ19T1	DQ13T1	DQ8T1	DQ8T1	DQ8T1		DQ22T3	DQ15T2	DQS9T	DQ8T1	DQ8T1	
B4	VREFB4N3	IO	DQ8T		D15	G13		DQ4T		DQ1T		DQ0T	DQ19T0	DQ13T0		DQ8T2	DQ8T2		DQ22T2	DQS15T		DQ8T2	DQ8T2	
B4	VREFB4N3	IO	DQSn8T		E16	E14	E13	DQSn4T		DQ1T		DQ0T	DM18T	DM12T	DQ8T0	DQSB8T	DQSB8T		DQS22T	DQ15T1	DQ9T1	DQSB8T	DQSB8T	
B4	VREFB4N3	IO	DQ8T		D16	F15		DQ4T		DQ1T		DQ0T	DQ18T3	DQ12T3		DQ8T3	DQ8T3		DQ22T1	DQ15T0		DQ8T3	DQ8T3	
B4	VREFB4N3	IO			H18								DQ18T2						DQ22T0					
B4	VREFB4N3	IO			L18								DQS18T						DQ21T3					
B4	VREFB4N4	IO			F19	K16							DQ18T1	DQ12T2					DQ21T2	DQ14T3				
B4	VREFB4N4	IO			G19								DQ18T0						DQS21T					
B4	VREFB4N4	IO			P20	L16							DM17T	DQS12T					DQ21T1	DQ14T2				
B4	VREFB4N4	IO			M19								DQ17T3						DQ21T0					
B4	VREFB4N4	IO	DQS9T		B16	C13	C11	DQVLD4T	DQVLD1T				DQ17T2	DQ12T1	DM7T	DQS9T	DQS9T	DQS9T	DQ20T3	DQS14T	DQ9T0	DQS9T	DQS9T	DQS9T
B4	VREFB4N4	IO	DQ9T		C17	B14	C12	DQ4T	DQ1T	DQ1T	DQ0T	DQ0T	DQS17T	DQ12T0	DQ7T3	DQ9T0	DQ9T0	DQ9T0	DQ20T2	DQ14T1	DQ8T3	DQ9T0	DQ9T0	DQ9T0
B4	VREFB4N4	IO	DQ9T		D17	D14	D11	DQ4T	DQ1T	DQ1T	DQ0T	DQ0T	DQ17T1	DM11T	DQ7T2	DQ9T1	DQ9T1	DQ9T1	DQS20T	DQ14T0	DQ8T2	DQ9T1	DQ9T1	DQ9T1
B4	VREFB4N4	IO	DQ9T		C16	D13	E12	DQ4T	DQ1T	DQ1T	DQ0T		DQ17T0	DQ11T3	DQS7T	DQ9T2	DQ9T2	DQ9T2	DQ20T1	DQ13T3	DQS8T	DQ9T2	DQ9T2	DQ9T2
B4	VREFB4N4	VREFB4N4	VREFB4N4		F17	C14	D13																	
B4	VREFB4N4	IO	DQSn9T		B17	B13	B11	DQ4T	DQ1T	DQ1T	DQ0T	DQ0T	DM16T	DQ11T2	DQ7T1	DQSB9T	DQSB9T	DQSB9T	DQ20T0	DQ13T2	DQ8T1	DQSB9T	DQSB9T	DQSB9T
B4	VREFB4N4	IO	DQ9T		A17	A14	A11	DQ4T	DQ1T				DQ16T3	DQS11T	DQ7T0	DQ9T3	DQ9T3	DQ9T3	DQ19T3	DQS13T	DQ8T0	DQ9T3	DQ9T3	DQ9T3
B4	VREFB4N4	IO			H19	L17							DQ16T2	DQ11T1					DQ19T2	DQ13T1				
B4	VREFB4N4	IO			N20								DQS16T						DQS19T					
B4	VREFB4N4	IO			H20								DQ16T1						DQ19T1					
B4	VREFB4N4	IO			G20	K17							DQ16T0	DQ11T0					DQ19T0	DQ13T0				
B9	VREFB4N4	IO	PLL5_FBn/OUT2n		E18	E15	B12																	
B9	VREFB4N4	IO	PLL5_FBp/OUT2p		D18	D15	A12																	
B9	VREFB4N4	IO	PLL5_OUT0n		B19	C15	B14																	
B9	VREFB4N4	IO	PLL5_OUT0p		A19	B15	A14																	
B9	VREFB4N4	IO	PLL5_OUT1n		C18	D16	B13																	
B9	VREFB4N4	IO	PLL5_OUT1p		B18	C16	A13																	
B4	VREFB4N4	IO	CLK12n		B20	B16	B15																	
B4	VREFB4N4	IO	CLK12p		A20	A16	A15																	
B4	VREFB4N4	IO	CLK13n		D19	F16	C14																	
B4	VREFB4N4	IO	CLK13p		C19	E16	D14																	
B9		VCC_PLL5_OUT			K18	J16	K15																	
		VCCD_PLL5			L19	H15	H14																	
		VCCA_PLL5			L20	G15	H15																	
		GNDA_PLL5			J19	G16	J14																	
		GNDA_PLL5			K19	H16	J15																	
		GNDA_PLL11			J21	G18																		
		GNDA_PLL11			K21	H18																		
		VCCA_PLL11			K20	H17																		
		VCCD_PLL11			L21	J18																		
B11		VCC_PLL11_OUT			K22	J17																		
B3	VREFB3N0	IO	CLK14p		C21	A17	A16																	
B3	VREFB3N0	IO	CLK14n		D21	B17	B16																	
B3	VREFB3N0	IO	CLK15p		C20	C17	C15																	
B3	VREFB3N0	IO	CLK15n		D20	D17	D15																	
B11	VREFB3N0	IO	PLL11_OUT0p		A21	B18																		
B11	VREFB3N0	IO	PLL11_OUT0n		B21	C18	A17																	
B11	VREFB3N0	IO	PLL11_OUT1p		B22	D18																		
B11	VREFB3N0	IO	PLL11_OUT1n		C22	E18	D16																	
B3	VREFB3N0	IO			M20																			
B3	VREFB3N0	IO			M21	K18								DM10T										
B11	VREFB3N0	IO	PLL11_FBp/OUT2p		D22	A19																		
B11	VREFB3N0	IO	PLL11_FBn/OUT2n		E22	B19	C17																	

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B3	VREFB3N0	IO		PGM2	E20	F18	E15																	
B3	VREFB3N0	IO		PGM1	F20	F19	F14																	
B3	VREFB3N0	IO		PGM0	G21	E17	F15																	
B3	VREFB3N0	IO		ASDO	H21	F17	G15																	
B3	VREFB3N0	IO		nCSO	F22	G19	G14																	
B3	VREFB3N0	IO		CRC_ERROR	G22	G20	J16																	
B3	VREFB3N0	IO		DATA0	H22	H19	E16																	
B3	VREFB3N0	IO		DATA1	F21	F20	F16																	
B3	VREFB3N0	VREFB3N0	VREFB3N0		D23	C19	D17																	
B3	VREFB3N0	IO	DQS10T		B23	D19	G17	DQS5T					DM15T	DQ10T3		DQS10T	DQS10T			DQ12T3		DQS10T	DQS10T	
B3	VREFB3N0	IO	DQ10T		B24	B20		DQ5T		DQ2T		DQ1T	DQ15T3	DQ10T2		DQ10T0	DQ10T0		DQ18T3	DQ12T2		DQ10T0	DQ10T0	
B3	VREFB3N0	IO	DQ10T		A23	E19	J17	DQ5T		DQ2T		DQ1T	DQ15T2	DQS10T		DQ10T1	DQ10T1		DQ18T2	DQS12T		DQ10T1	DQ10T1	
B3	VREFB3N0	IO	DQ10T		C24	C20	F17	DQ5T		DQ2T		DQ1T	DQS15T	DQ10T1	DM6T	DQ10T2	DQ10T2		DQS18T	DQ12T1		DQ10T2	DQ10T2	
B3	VREFB3N0	IO	DQSn10T		C23	D20	E17	DQSn5T		DQ2T		DQ1T	DQ15T1	DQ10T0	DQ6T3	DQSB10T	DQSB10T		DQ18T1	DQ12T0		DQSB10T	DQSB10T	
B3	VREFB3N0	IO	DQ10T		D24	E20		DQ5T		DQ2T		DQ1T	DQ15T0	DM9T		DQ10T3	DQ10T3		DQ18T0	DQ11T3		DQ10T3	DQ10T3	
B3	VREFB3N0	IO			N21								DM14T						DQ17T3					
B3	VREFB3N0	IO			L22								DQ14T3						DQ17T2					
B3	VREFB3N1	IO			F23	L18							DQ14T2	DQ9T3					DQS17T	DQ11T2				
B3	VREFB3N1	IO			H23								DQS14T						DQ17T1					
B3	VREFB3N1	IO			M22								DQ14T1						DQ17T0					
B3	VREFB3N1	IO			N22	J19							DQ14T0	DQ9T2					DQ16T3	DQS11T				
B3	VREFB3N1	IO	DQS11T		B25	B21	A18	DQVLD5T	DQS2T	DQS2T			DM13T	DQS9T	DQ6T2	DQS11T	DQS11T	DQS11T	DQ16T2	DQ11T1	DQ7T3	DQS11T	DQS11T	DQS11T
B3	VREFB3N1	IO	DQ11T		D25	A21	A19	DQ5T	DQ2T	DQ2T	DQ1T	DQ1T	DQ13T3	DQ9T1	DQS6T	DQ11T0	DQ11T0	DQ11T0	DQS16T	DQ11T0	DQ7T2	DQ11T0	DQ11T0	DQ11T0
B3	VREFB3N1	IO	DQ11T		A25	C21	C18	DQ5T	DQ2T	DQ2T	DQ1T	DQ1T	DQ13T2	DQ9T0	DQ6T1	DQ11T1	DQ11T1	DQ11T1	DQ16T1	DQ10T3	DQS7T	DQ11T1	DQ11T1	DQ11T1
B3	VREFB3N1	IO	DQ11T		A26	A22	C19	DQ5T	DQ2T	DQ2T	DQ1T	DQ1T	DQS13T	DM8T	DQ6T0	DQ11T2	DQ11T2	DQ11T2	DQ16T0	DQ10T2	DQ7T1	DQ11T2	DQ11T2	DQ11T2
B3	VREFB3N1	IO	DQSn11T		C25	B22	B18	DQ5T	DQSn2T	DQSn2T	DQ1T	DQ1T	DQ13T1	DQ8T3	DM5T	DQSB11T	DQSB11T	DQSB11T	DQ15T3	DQS10T	DQ7T0	DQSB11T	DQSB11T	DQSB11T
B3	VREFB3N1	IO	DQ11T		B26	C22	B19	DQ5T	DQ2T	DQ2T	DQ1T	DQ1T	DQ13T0	DQ8T2	DQ5T3	DQ11T3	DQ11T3	DQ11T3	DQ15T2	DQ10T1	DQ6T3	DQ11T3	DQ11T3	DQ11T3
B3	VREFB3N1	IO			L23								DM12T						DQS15T					
B3	VREFB3N1	IO			M23								DQ12T3						DQ15T1					
B3	VREFB3N1	IO			G23	K19	K17						DQ12T2	DQS8T	DQ5T2				DQ15T0	DQ10T0	DQ6T2			
B3	VREFB3N1	IO			E24								DQS12T						DQ14T3					
B3	VREFB3N1	IO			N24	L19							DQ12T1	DQ8T1					DQ14T2	DQ9T3				
B3	VREFB3N1	IO			N23								DQ12T0						DQS14T					
B3	VREFB3N1	VREFB3N1	VREFB3N1		F25	F21	D19																	
B3	VREFB3N1	IO	DQS12T		C26	D22	D18	DQS6T		DQVLD2T		DQVLD1T	DM11T	DQ8T0	DQS5T	DQS12T	DQS12T		DQ14T1	DQ9T2	DQS6T	DQS12T	DQS12T	
B3	VREFB3N1	IO	DQ12T		A27	D23		DQ6T		DQ2T		DQ1T	DQ11T3	DM7T		DQ12T0	DQ12T0		DQ14T0	DQS9T		DQ12T0	DQ12T0	
B3	VREFB3N1	IO	DQ12T		B27	D21	E18	DQ6T		DQ2T		DQ1T	DQ11T2	DQ7T3	DQ5T1	DQ12T1	DQ12T1		DQ13T3	DQ9T1	DQ6T1	DQ12T1	DQ12T1	
B3	VREFB3N1	IO	DQ12T		D26	F22	G18	DQ6T		DQ2T		DQ1T	DQS11T	DQ7T2	DQ5T0	DQ12T2	DQ12T2		DQ13T2	DQ9T0	DQ6T0	DQ12T2	DQ12T2	
B3	VREFB3N1	IO	DQSn12T		C27	E22	F18	DQSn6T		DQ2T		DQ1T	DQ11T1	DQS7T	DM4T	DQSB12T	DQSB12T		DQS13T	DQ8T3	DQ5T3	DQSB12T	DQSB12T	
B3	VREFB3N1	IO	DQ12T		D27	F23		DQ6T		DQ2T		DQ1T	DQ11T0	DQ7T1		DQ12T3	DQ12T3		DQ13T1	DQ8T2		DQ12T3	DQ12T3	
B3	VREFB3N1	IO			M24								DM10T						DQ13T0					
B3	VREFB3N1	IO			L24	H20							DQ10T3	DQ7T0					DQ12T3	DQS8T				
B3	VREFB3N1	IO			F24								DQ10T2						DQ12T2					
B3	VREFB3N1	IO			G24								DQS10T						DQS12T					
B3	VREFB3N1	IO			H24	J20	H18						DQ10T1	DM6T	DQ4T3				DQ12T1	DQ8T1	DQ5T2			
B3	VREFB3N1	IO			N25								DQ10T0						DQ12T0					
B3	VREFB3N2	IO	DQS13T		B28	B23	A20	DQVLD6T	DQVLD2T		DQS1T	DQS1T	DM9T	DQ6T3	DQ4T2	DQS13T	DQS13T	DQS13T	DQ11T3	DQ8T0	DQS5T	DQS13T	DQS13T	DQS13T
B3	VREFB3N2	IO	DQ13T		A28	A23	B21	DQ6T	DQ2T	DQ2T	DQ1T	DQ1T	DQ9T3	DQ6T2	DQS4T	DQ13T0	DQ13T0	DQ13T0	DQ11T2	DQ7T3	DQ5T1	DQ13T0	DQ13T0	DQ13T0
B3	VREFB3N2	IO	DQ13T		A29	C23	A21	DQ6T	DQ2T	DQ2T	DQ1T	DQ1T	DQ9T2	DQS6T	DQ4T1	DQ13T1	DQ13T1	DQ13T1	DQS11T	DQ7T2	DQ5T0	DQ13T1	DQ13T1	DQ13T1
B3	VREFB3N2	IO	DQ13T		D28	C24	C20	DQ6T	DQ2T	DQ2T	DQ1T	DQ1T	DQS9T	DQ6T1	DQ4T0	DQ13T2	DQ13T2	DQ13T2	DQ11T1	DQS7T	DQ4T3	DQ13T2	DQ13T2	DQ13T2
B3	VREFB3N2	IO	DQSn13T		C28	B24	B20	DQ6T	DQ2T	DQ2T	DQSn1T	DQSn1T	DQ9T1	DQ6T0	DM3T	DQSB13T	DQSB13T	DQSB13T	DQ11T0	DQ7T1	DQ4T2	DQSB13T	DQSB13T	DQSB13T
B3	VREFB3N2	IO	DQ13T		B29	A24	C21	DQ6T	DQ2T		DQ1T		DQ9T0	DM5T	DQ3T3	DQ13T3	DQ13T3	DQ13T3	DQ10T3	DQ7T0	DQS4T	DQ13T3	DQ13T3	DQ13T3
B3	VREFB3N2	IO			E25								DM8T						DQ10T2					
B3	VREFB3N2	IO			M25	G21							DQ8T3	DQ5T3					DQS10T	DQ6T3				
B3	VREFB3N2	IO			G25								DQ8T2						DQ10T1					
B3	VREFB3N2	IO			H25								DQS8T						DQ10T0					

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B3	VREFB3N2	IO			L25	K20							DQ8T1	DQ5T2					DQ9T3	DQ6T2				
B3	VREFB3N2	IO			E26								DQ8T0						DQ9T2					
B3	VREFB3N2	VREFB3N2	VREFB3N2		F28	D24	D21																	
B3	VREFB3N2	IO	DQS14T		C29	B25	E19	DQS7T					DM7T	DQS5T	DQ3T2	DQS14T	DQS14T		DQS9T	DQS6T	DQ4T1	DQS14T	DQS14T	
B3	VREFB3N2	IO	DQ14T		A30	A25		DQ7T		DQ3T		DQ1T	DQ7T3	DQ5T1		DQ14T0	DQ14T0		DQ9T1	DQ6T1		DQ14T0	DQ14T0	
B3	VREFB3N2	IO	DQ14T		B30	A26	J18	DQ7T		DQ3T		DQ1T	DQ7T2	DQ5T0	DQS3T	DQ14T1	DQ14T1		DQ9T0	DQ6T0	DQ4T0	DQ14T1	DQ14T1	
B3	VREFB3N2	IO	DQ14T		D29	D26	F19	DQ7T		DQ3T		DQ1T	DQS7T	DM4T	DQ3T1	DQ14T2	DQ14T2		DQ8T3	DQ5T3	DQ3T3	DQ14T2	DQ14T2	
B3	VREFB3N2	IO	DQSn14T		C30	B26	D20	DQSn7T		DQ3T		DQ1T	DQ7T1	DQ4T3	DQ3T0	DQSB14T	DQSB14T		DQ8T2	DQ5T2	DQ3T2	DQSB14T	DQSB14T	
B3	VREFB3N2	IO	DQ14T		D30	C26		DQ7T		DQ3T		DQ1T	DQ7T0	DQ4T2		DQ14T3	DQ14T3		DQS8T	DQS5T		DQ14T3	DQ14T3	
B3	VREFB3N2	IO			M26	H21							DM6T	DQS4T					DQ8T1	DQ5T1				
B3	VREFB3N2	IO			N26								DQ6T3						DQ8T0					
B3	VREFB3N2	IO			F26								DQ6T2						DQ7T3					
B3	VREFB3N2	IO			H26	L20							DQS6T	DQ4T1					DQ7T2	DQ5T0				
B3	VREFB3N2	IO			G26								DQ6T1						DQS7T					
B3	VREFB3N2	IO			L26								DQ6T0						DQ7T1					
B3	VREFB3N3	IO	DQS15T		B31	D25	A22	DQVLD7T	DQS3T	DQS3T	DQVLD1T		DM5T	DQ4T0	DM2T	DQS15T	DQS15T	DQS15T	DQ7T0	DQ4T3	DQS3T	DQS15T	DQS15T	DQS15T
B3	VREFB3N3	IO	DQ15T		A32	E24	B23	DQ7T	DQ3T	DQ3T	DQ1T	DQ1T	DQ5T3	DM3T	DQ2T3	DQ15T0	DQ15T0	DQ15T0	DQ6T3	DQ4T2	DQ3T1	DQ15T0	DQ15T0	DQ15T0
B3	VREFB3N3	IO	DQ15T		A31	C25	A23	DQ7T	DQ3T	DQ3T	DQ1T	DQ1T	DQ5T2	DQ3T3	DQ2T2	DQ15T1	DQ15T1	DQ15T1	DQ6T2	DQS4T	DQ3T0	DQ15T1	DQ15T1	DQ15T1
B3	VREFB3N3	IO	DQ15T		D31	E27	D22	DQ7T	DQ3T	DQ3T	DQ1T	DQ1T	DQS5T	DQ3T2	DQS2T	DQ15T2	DQ15T2	DQ15T2	DQS6T	DQ4T1	DQ2T3	DQ15T2	DQ15T2	DQ15T2
B3	VREFB3N3	IO	DQSn15T		C31	E25	B22	DQ7T	DQSn3T	DQSn3T	DQ1T	DQ1T	DQ5T1	DQS3T	DQ2T1	DQSB15T	DQSB15T	DQSB15T	DQ6T1	DQ4T0	DQ2T2	DQSB15T	DQSB15T	DQSB15T
B3	VREFB3N3	IO	DQ15T		B32	E26	C22	DQ7T	DQ3T	DQ3T	DQ1T	DQ1T	DQ5T0	DQ3T1	DQ2T0	DQ15T3	DQ15T3	DQ15T3	DQ6T0	DQ3T3	DQS2T	DQ15T3	DQ15T3	DQ15T3
B3	VREFB3N3	IO			N27	G22							DM4T	DQ3T0					DQ5T3	DQ3T2				
B3	VREFB3N3	IO			E27								DQ4T3						DQ5T2					
B3	VREFB3N3	IO			F27								DQ4T2						DQS5T					
B3	VREFB3N3	IO			G27	J21							DQS4T	DM2T					DQ5T1	DQS3T				
B3	VREFB3N3	IO			M27								DQ4T1						DQ5T0					
B3	VREFB3N3	IO			E28	H22							DQ4T0	DQ2T3					DQ4T3	DQ3T1				
B3	VREFB3N3	VREFB3N3	VREFB3N3		F31	F25	D23																	
B3	VREFB3N3	IO	DQS16T		C32	B27	G19	DQS8T		DQVLD3T			DM3T	DQ2T2	DM1T	DQS16T	DQS16T		DQ4T2	DQ3T0	DQ2T1	DQS16T	DQS16T	
B3	VREFB3N3	IO	DQ16T		B33	A27		DQ8T		DQ3T		DQ1T	DQ3T3	DQS2T		DQ16T0	DQ16T0		DQS4T	DQ2T3		DQ16T0	DQ16T0	
B3	VREFB3N3	IO	DQ16T		A33	A28	F20	DQ8T		DQ3T		DQ1T	DQ3T2	DQ2T1	DQ1T3	DQ16T1	DQ16T1		DQ4T1	DQ2T2	DQ2T0	DQ16T1	DQ16T1	
B3	VREFB3N3	IO	DQ16T		D32	D27	J19	DQ8T		DQ3T		DQ1T	DQS3T	DQ2T0	DQ1T2	DQ16T2	DQ16T2		DQ4T0	DQS2T	DQ1T3	DQ16T2	DQ16T2	
B3	VREFB3N3	IO	DQSn16T		C33	B28	H19	DQSn8T		DQ3T		DQ1T	DQ3T1	DM1T	DQS1T	DQSB16T	DQSB16T		DQ3T3	DQ2T1	DQ1T2	DQSB16T	DQSB16T	
B3	VREFB3N3	IO	DQ16T		D33	C27	G20	DQ8T		DQ3T		DQ1T	DQ3T0	DQ1T3	DQ1T1	DQ16T3	DQ16T3		DQ3T2	DQ2T0	DQS1T	DQ16T3	DQ16T3	
B3	VREFB3N3	IO			H27								DM2T						DQS3T					
B3	VREFB3N3	IO			L27								DQ2T3						DQ3T1					
B3	VREFB3N3	IO			E29	K21							DQ2T2	DQ1T2					DQ3T0	DQ1T3				
B3	VREFB3N3	IO			F29								DQS2T						DQ2T3					
B3	VREFB3N3	IO			G28								DQ2T1						DQ2T2					
B3	VREFB3N3	IO			M28	J22							DQ2T0	DQS1T					DQS2T	DQ1T2				
B3	VREFB3N4	IO	DQS17T		B34	C28	A24	DQVLD8T	DQVLD3T				DM1T	DQ1T1	DQ1T0	DQS17T	DQS17T	DQS17T	DQ2T1	DQS1T	DQ1T1	DQS17T	DQS17T	DQS17T
B3	VREFB3N4	IO	DQ17T		A34	B29	A25	DQ8T	DQ3T	DQ3T	DQ1T	DQ1T	DQ1T3	DQ1T0	DM0T	DQ17T0	DQ17T0	DQ17T0	DQ2T0	DQ1T1	DQ1T0	DQ17T0	DQ17T0	DQ17T0
B3	VREFB3N4	IO	DQ17T		A35	A29	C24	DQ8T	DQ3T	DQ3T	DQ1T	DQ1T	DQ1T2	DM0T	DQ0T3	DQ17T1	DQ17T1	DQ17T1	DQ1T3	DQ1T0	DQ0T3	DQ17T1	DQ17T1	DQ17T1
B3	VREFB3N4	IO	DQ17T		C35	D28	C25	DQ8T	DQ3T	DQ3T	DQ1T		DQS1T	DQ0T3	DQ0T2	DQ17T2	DQ17T2	DQ17T2	DQ1T2	DQ0T3	DQ0T2	DQ17T2	DQ17T2	DQ17T2
B3	VREFB3N4	IO	DQSn17T		B35	C29	B24	DQ8T	DQ3T	DQ3T	DQ1T	DQ1T	DQ1T1	DQ0T2	DQS0T	DQSB17T	DQSB17T	DQSB17T	DQS1T	DQ0T2	DQS0T	DQSB17T	DQSB17T	DQSB17T
B3	VREFB3N4	IO	DQ17T		C34	E28	B25	DQ8T	DQ3T				DQ1T0	DQS0T	DQ0T1	DQ17T3	DQ17T3	DQ17T3	DQ1T1	DQS0T	DQ0T1	DQ17T3	DQ17T3	DQ17T3
B3	VREFB3N4	IO			H28								DM0T						DQ1T0					
B3	VREFB3N4	IO			F30								DQ0T3						DQ0T3					
B3	VREFB3N4	VREFB3N4	VREFB3N4		D35	C31	C26																	
B3	VREFB3N4	IO			E30	L21							DQ0T2	DQ0T1					DQ0T2	DQ0T1				
B3	VREFB3N4	IO			G29		K19						DQS0T		DQ0T0				DQS0T		DQ0T0			
B3	VREFB3N4	IO			J28								DQ0T1						DQ0T1					
B3	VREFB3N4	IO			L28	K22							DQ0T0	DQ0T0					DQ0T0	DQ0T0				
B3	VREFB3N4	IO		DATA2	E31	G23	E21																	
B3	VREFB3N4	IO		DATA3	E33	H23	J20																	
B3	VREFB3N4	IO		DATA4	H29	J23	H20																	

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
B3	VREFB3N4	IO		DATA5	J29	L22	G21																	
B3	VREFB3N4	IO		DATA6	E32	F24	E22																	
B3	VREFB3N4	IO		DATA7	F32	G24	F23																	
B3	VREFB3N4	IO		RDYnBSY	G31	H24	F22																	
B3	VREFB3N4	IO		INIT_DONE	H30	G25	G22																	
B3	VREFB3N4	nSTATUS		nSTATUS	A37	B30	B26																	
B3	VREFB3N4	nCE		nCE	B36	C30	D24																	
B3	VREFB3N4	DCLK		DCLK	D34	B31	E23																	
B3	VREFB3N4	CONF_DONE		CONF_DONE	F33	J25	E24																	
		VCCIO2			D39	C32	C28																	
		VCCIO2			H33	M28	H23																	
		VCCIO2			U26	R32	N26																	
		VCCIO2			V39	T21																		
		VCCIO2			W35																			
		VCCIO1			AA35	AA28	AA23																	
		VCCIO1			AB39	AK32	AF28																	
		VCCIO1			AC26	U21	T26																	
		VCCIO1			AF31	V32																		
		VCCIO1			AM33																			
		VCCIO1			AT39																			
		VCCIO8			AF23	AA17	AC21																	
		VCCIO8			AN32	AH21	AF16																	
		VCCIO8			AR21	AM18	AH26																	
		VCCIO8			AW22	AM30																		
		VCCIO8			AW36																			
		VCCIO7			AF17	AA16	AC8																	
		VCCIO7			AN8	AH12	AF13																	
		VCCIO7			AR19	AM3	AH3																	
		VCCIO7			AW4	AM15																		
		VCCIO7			AW18																			
		VCCIO6			AA5	AA5	AA6																	
		VCCIO6			AB1	AK1	AF1																	
		VCCIO6			AC14	U12	T3																	
		VCCIO6			AF9	V1																		
		VCCIO6			AM7																			
		VCCIO6			AT1																			
		VCCIO5			D1	C1	C1																	
		VCCIO5			H7	M5	H6																	
		VCCIO5			U14	R1	N3																	
		VCCIO5			V1	T12																		
		VCCIO5			W5																			
		VCCIO4			A4	A3	A3																	
		VCCIO4			A18	A15	C13																	
		VCCIO4			E19	E12	F8																	
		VCCIO4			G8	M16																		
		VCCIO4			P17																			
		VCCIO3			A22	A18	A26																	
		VCCIO3			A36	A30	C16																	
		VCCIO3			E21	E21	F21																	
		VCCIO3			G32	M17																		
		VCCIO3			P23																			
		VCCINT			AA16	AA12	K10																	
		VCCINT			AA18	AC10	K12																	
		VCCINT			AA22	K10	K14																	
		VCCINT			AA24	K23	K16																	
		VCCINT			AB15	M21	K18																	

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
		VCCINT			AB17	N13	L11																	
		VCCINT			AB19	N15	L13																	
		VCCINT			AB21	N17	L15																	
		VCCINT			AB23	N19	L17																	
		VCCINT			AB25	P14	L19																	
		VCCINT			AC16	P16	M10																	
		VCCINT			AC18	P18	M12																	
		VCCINT			AC20	P20	M14																	
		VCCINT			AC22	R13	M16																	
		VCCINT			AC24	R15	M18																	
		VCCINT			AD17	R17	N11																	
		VCCINT			AD19	R19	N13																	
		VCCINT			AD21	T14	N15																	
		VCCINT			AD23	T16	N17																	
		VCCINT			AE16	T18	P12																	
		VCCINT			AE18	T20	P14																	
		VCCINT			AE20	U13	P16																	
		VCCINT			AE22	U15	P18																	
		VCCINT			AE24	U17	R11																	
		VCCINT			R16	U19	R13																	
		VCCINT			R18	V14	R15																	
		VCCINT			R20	V16	R17																	
		VCCINT			R22	V18	T12																	
		VCCINT			R24	V20	T14																	
		VCCINT			T15	W13	T16																	
		VCCINT			T17	W15	T18																	
		VCCINT			T19	W17	U11																	
		VCCINT			T21	W19	U13																	
		VCCINT			T23	W21	U15																	
		VCCINT			T25	Y14	U17																	
		VCCINT			U16	Y16	U19																	
		VCCINT			U18	Y18	V10																	
		VCCINT			U20	Y20	V12																	
		VCCINT			U22		V14																	
		VCCINT			U24		V16																	
		VCCINT			V15		V18																	
		VCCINT			V17		W11																	
		VCCINT			V19		W13																	
		VCCINT			V21		W17																	
		VCCINT			V23		W19																	
		VCCINT			V25																			
		VCCINT			W16																			
		VCCINT			W18																			
		VCCINT			W22																			
		VCCINT			W24																			
		VCCINT			Y15																			
		VCCINT			Y17																			
		VCCINT			Y23																			
		VCCINT			Y25																			
		GND			A2	A2	A2																	
		GND			A16	A13	A27																	
		GND			A24	A20	AA9																	
		GND			A38	A31																		
		GND			AA15																			
		GND			AA17	AA14	AA21																	
		GND			AA23	AA19	AB5																	

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
		GND			AA25	AA21	AB24																	
		GND			AB16	AB22																		
		GND			AB18																			
		GND			AB20																			
		GND			AB22	AC5	AC14																	
		GND			AB24	AC28	AD9																	
		GND			AC5	AF17	AD20																	
		GND			AC15	AG6																		
		GND			AC17																			
		GND			AC19	AH10	AE12																	
		GND			AC21	AH23	AF6																	
		GND			AC23	AH27	AF23																	
		GND			AC25	AL1																		
		GND			AC35																			
		GND			AD1	AL32	AG1																	
		GND			AD10	AM2	AG17																	
		GND			AD16	AM13	AG28																	
		GND			AD18	AM20																		
		GND			AD20																			
		GND			AD22																			
		GND			AD24	AM31	AH2																	
		GND			AD30	B1	AH27																	
		GND			AD39	B32	B1																	
		GND			AE15	E10																		
		GND			AE17																			
		GND			AE19	E23	B17																	
		GND			AE21	F7	B28																	
		GND			AE23	F27	C6																	
		GND			AE25	G17																		
		GND			AF15																			
		GND			AF20	J24	C23																	
		GND			AF25	K5	D12																	
		GND			AK7	K28	E20																	
		GND			AK33	L11																		
		GND			AL20																			
		GND			AL30	M12	G5																	
		GND			AM10	M14	G13																	
		GND			AN10	M19	G16																	
		GND			AN30	N1	G24																	
		GND			AR17	N14	H9																	
		GND			AR23	N16	J2																	
		GND			AV1	N18	J27																	
		GND			AV39	N20	L12																	
		GND			AW2	N32	L14																	
		GND			AW16	P12	L16																	
		GND			AW24	P13	L18																	
		GND			AW38	P15	M4																	
		GND			B1	P17	M11																	
		GND			B39	P19	M13																	
		GND			E17	P21	M15																	
		GND			E23	R14	M17																	
		GND			G10	R16	M25																	
		GND			G30	R18	N7																	
		GND			J10	R20	N12																	
		GND			J20	T7	N14																	
		GND			J30	T13	N16																	

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
		GND			K7	T15	N18																	
		GND			K33	T17	N20																	
		GND			P24	T19	P11																	
		GND			R15	U14	P13																	
		GND			R17	U16	P15																	
		GND			R19	U18	P17																	
		GND			R21	U20	R12																	
		GND			R23	V11	R14																	
		GND			R25	V13	R16																	
		GND			T1	V15	R18																	
		GND			T14	V17	T11																	
		GND			T16	V19	T13																	
		GND			T18	V22	T15																	
		GND			T20	V27	T17																	
		GND			T22	W12	T22																	
		GND			T24	W14	U4																	
		GND			T26	W16	U10																	
		GND			T39	W18	U12																	
		GND			U5	W20	U14																	
		GND			U15	Y1	U16																	
		GND			U17	Y13	U18																	
		GND			U19	Y15	U25																	
		GND			U21	Y17	V11																	
		GND			U23	Y19	V13																	
		GND			U25	Y32	V15																	
		GND			U35		V17																	
		GND			V16		Y2																	
		GND			V18		Y27																	
		GND			V20																			
		GND			V22																			
		GND			V24																			
		GND			W15																			
		GND			W17																			
		GND			W23																			
		GND			W25																			
		GND			Y9																			
		GND			Y16																			
		GND			Y18																			
		GND			Y22																			
		GND			Y24																			
		GND			Y31																			
		VCCPD2			R26	N21	M21																	
		VCCPD2			V26	R21	N21																	
		VCCPD2			W26																			
		VCCPD1			AB26	V21	T21																	
		VCCPD1			AD25	Y21	U21																	
		VCCPD1			AF26																			
		VCCPD8			AF21	AA18	AA16																	
		VCCPD8			AF22	AA20	AA17																	
		VCCPD8			AF24																			
		VCCPD7			AF16	AA13	AA12																	
		VCCPD7			AF18	AA15	AA13																	
		VCCPD7			AF19																			
		VCCPD6			AB14	V12	T8																	
		VCCPD6			AD15	Y12	U8																	
		VCCPD6			AF14																			

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
		VCCPD5			R14	N12	M8																	
		VCCPD5			V14	R12	N8																	
		VCCPD5			W14																			
		VCCPD4			P16	M13	H12																	
		VCCPD4			P18	M15	H13																	
		VCCPD4			P19																			
		VCCPD3			P21	M18	H16																	
		VCCPD3			P22	M20	H17																	
		VCCPD3			P25																			
		NC			AK12																			
		NC			AK13																			
		NC			AK14																			
		NC			AK15																			
		NC			AK16																			
		NC			AK17																			
		NC			AK23																			
		NC			AK24																			
		NC			AK25																			
		NC			AK26																			
		NC			AK27																			
		NC			AK28																			
		NC			AL13																			
		NC			AL14																			
		NC			AL15																			
		NC			AL16																			
		NC			AL17																			
		NC			AL18																			
		NC			AL22																			
		NC			J12																			
		NC			J13																			
		NC			J14																			
		NC			J15																			
		NC			J16																			
		NC			J17																			
		NC			J18																			
		NC			J22																			
		NC			J23																			
		NC			J24																			
		NC			J25																			
		NC			J26																			
		NC			J27																			
		NC			K12																			
		NC			K13																			
		NC			K14																			
		NC			K15																			
		NC			K16																			
		NC			K17																			
		NC			K23																			
		NC			K24																			
		NC			K25																			
		NC			K26																			
		NC			K27																			
		NC			K28																			

Note:
(1) Optional Functions (LVDS, DDR, etc) are not available for some pins in certain packages. E.g. for EP2S15, DQ3B group is available for package F672 but not for F484.

Copyright © 2007 Altera Corp.

Bank Number	VREF Group (Note 4)	Pin Name/Function	Optional Function(s) /DQ group for DQS x4 Mode	Configuration Function	F1508	F1020	F780	x8/x9 Mode		x16/x18 Mode		x32/x36 Mode	x5 Mode (Note 2)						x4 Mode (Note 3)					
								DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for DQS mode F780	DQ group for DQS mode F1508 & F1020	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780	DQ group for non-DQS mode (non-migratable) F1508	DQ group for non-DQS mode (non-migratable) F1020	DQ group for non-DQS mode (non-migratable) F780	DQ group for non-DQS mode (migratable) F1508	DQ group for non-DQS mode (migratable) F1020	DQ group for non-DQS mode (migratable) F780
(2) This mode is used for x4 DDR2 SDRAM (with DM support) devices and x9 RLDRAM II devices.																								
(3) This mode is used for DDR/DDR2 SDRAM, RLDRAM II, and QDRII SRAM interfaces, except for x9 RLDRAM II devices. This mode can support x4 DDR2 SDRAM devices if the DM pins are not used.																								
(4) Vref pins are required when using DDR, DDR2 and QDR2 pins. For more information on the value of the Vref pins, refer to the Stratix II Handbook Volume 2 Chapter 5: Selectable I/O Standards in Stratix II & Stratix II GX Devices.																								

Copyright © 2007 Altera Corp.

Pin Name	Pin Type (1st, 2nd, & 3rd Function)	Pin Description
		Supply and Reference Pins
VCCINT	Power	These are internal logic array voltage supply pins. VCCINT also supplies power to the input buffers used for the LVDS, LVPECL, HyperTransport™ technology, differential HSTL, differential SSTL, HSTL, and SSTL I/O standards. All VCCINT pins must be connected to 1.2 V.
VCCIO[1..8]	Power	These are I/O supply voltage pins for banks 1 through 8. Each bank can support a different voltage level. VCCIO supplies power to the output buffers for all I/O standards. VCCIO also supplies power to the input buffers used for the LVTTL, LVCMOS, 1.5 V, 1.8 V, 2.5 V, 3.3-V PCI, and 3.3-V PCI-X I/O standards.
VCCPD[1..8]	Power	Dedicated power pins. This supply is used to power the I/O pre-drivers and the 3.3-V/2.5-V buffers of the configuration input pins and JTAG pins. VCCPD powers the JTAG pins (TCK, TMS, TDI, and TRST) and the following configuration pins: nCONFIG, DCLK (when used as an input), nIO_Pullup, DATA[7..0], RUnLU, nCE, nWS, nRS, CS, nCS, and CLKUSR. The VCCPD pins must be connected to 3.3 V and must ramp-up from 0 V to 3.3 V within 100 ms to ensure successful configuration. If you use the AES key programming feature of the device, VCCPD8 powers the circuitry enabling the key to be programmed in non-volatile memory. During key programming, apply 3.7 V to VCCPD8. Refer to AN341-Using the Design Security Feature in Stratix II and Stratix II GX Devices for more information.
GND	Ground	Device ground pins. All GND pins should be connected to the board GND plane.
VREFB[1..8]N[0..4]	Input	Input reference voltage for each I/O bank. If a bank is used for a voltage-referenced I/O standard, then these pins are used as the voltage-reference pins for that bank. All the VREF pins within a bank are shorted together. If VREF pins are not used, designers should connect them to either VCC or GND.
VCC_PLL5_OUT	Power	External clock output VCCIO power for PLL5 clock outputs PLL5_OUT[1..0]p, PLL5_OUT[1..0]n, PLL5_FBp/OUT2p & PLL5_FBn/OUT2n. This pin is the VCCIO pin for bank 9.
VCC_PLL6_OUT	Power	External clock output VCCIO power for PLL6 clock outputs PLL6_OUT[1..0]p, PLL6_OUT[1..0]n, PLL6_FBp/OUT2p & PLL6_FBn/OUT2n. This pin is the VCCIO pin for bank 10.
VCC_PLL11_OUT	Power	External clock output VCCIO power for PLL11 clock outputs PLL11_OUT[1..0]p, PLL11_OUT[1..0]n, PLL11_FBp/OUT2p & PLL11_FBn/OUT2n. This pin is the VCCIO pin for bank 11.
VCC_PLL12_OUT	Power	External clock output VCCIO power for PLL12 clock outputs PLL12_OUT[1..0]p, PLL12_OUT[1..0]n, PLL12_FBp/OUT2p & PLL12_FBn/OUT2n. This pin is the VCCIO pin for bank 12.
VCCA_PLL[1..12]	Power	Analog power for PLLs[1..12]. The designer must connect these pins to 1.2 V, even if the PLL is not used.
VCCD_PLL[1..12]	Power	Digital power for PLLs[1..12]. The designer must connect these pins to 1.2 V, even if the PLL is not used.
GNDA_PLL[1..12]	Ground	Analog ground for PLLs[1..12].
NC	No Connect	Do not drive signals into these pins.
RUP4	I/O, Input	Reference pin for banks 3 & 4. The external precision resistor Rup must be connected to the designated RUP pin within bank 4. If not required, this pin is a regular I/O pin.
RDN4	I/O, Input	Reference pin for banks 3 & 4. The external precision resistor Rdn must be connected to the designated RDN pin within bank 4. If not required, this pin is a regular I/O pin.
RUP7	I/O, Input	Reference pin for banks 7 & 8. The external precision resistor Rup must be connected to the designated RUP pin within bank 7. If not required, this pin is a regular I/O pin.
RDN7	I/O, Input	Reference pin for banks 7 & 8. The external precision resistor Rdn must be connected to the designated RDN pin within bank 7. If not required, this pin is a regular I/O pin.
		Dedicated Configuration/JTAG Pins
nIO_PULLUP	Input	Dedicated input that chooses whether the internal pull-ups on the user I/O pins and dual-purpose I/O pins (nCSO, ASDO, DATA[7..0], nWS, nRS, RDYnBSY, nCS, CS, RUnLU, PGM[], CLKUSR, INIT_DONE, DEV_OE, DEV_CLRn) are on or off before and during configuration. A logic high (1.5 V, 1.8 V, 2.5 V, or 3.3 V) turns off the weak pull-up, while a logic low turns them on.
VCCSEL	Input	Dedicated input that selects which input buffer is used on configuration input pins: nCONFIG, DCLK (when used as an input), DATA[7..0], RUnLU, nCE, nWS, nRS, CS, nCS, and CLKUSR. The 3.3-V/2.5-V input buffer is powered by VCCPD, while the 1.8-V/1.5-V input buffer is powered by VCCIO. The VCCSEL input buffer is powered by VCCPD and must be hardwired to VCCPD or ground. A logic high (VCCPD) selects the 1.8-V/1.5-V input buffer, while a logic low selects the 3.3-V/2.5-V input buffer. VCCSEL should be set to comply with the logic levels driven out of the configuration device or MAX II device/microprocessor with flash memory.
TEMPDIODEp	Input	Pin used in conjunction with the temperature sensing diode (bias-high input) inside the Stratix II device. If the temperature sensing diode is not used then connect this pin to GND.
TEMPDIODEn	Input	Pin used in conjunction with the temperature sensing diode (bias-low input) inside the Stratix II device. If the temperature sensing diode is not used then connect this pin to GND.
DCLK	Input (PS, FPP) Output (AS)	Dedicated configuration clock pin. In PS and FPP configuration, DCLK is used to clock configuration data from an external source into the Stratix II device. In AS mode, DCLK is an output from the Stratix II device that provides timing for the configuration interface. In PPA mode, DCLK should be tied to VCC to prevent this pin from floating.
MSEL[0..3]	Input	Configuration input pins that set the Stratix II device configuration scheme. These pins must be hardwired to VCCPD or GND.
nCE	Input	Dedicated active-low chip enable. When nCE is low, the device is enabled. When nCE is high, the device is disabled. In multi-device configuration, nCE of the first device is tied low while its nCEO pin drives the nCE of the next device in the chain. In single device configuration, nCE is tied low.
nCONFIG	Input	Dedicated configuration control input. Pulling this pin low during user-mode will cause the FPGA to lose its configuration data, enter a reset state & tri-state all I/O pins. Returning this pin to a logic high level will initiate reconfiguration. If the configuration scheme uses an enhanced configuration device or EPC2, nCONFIG can be tied directly to VCC or to the configuration device's nINIT_CONF pin.

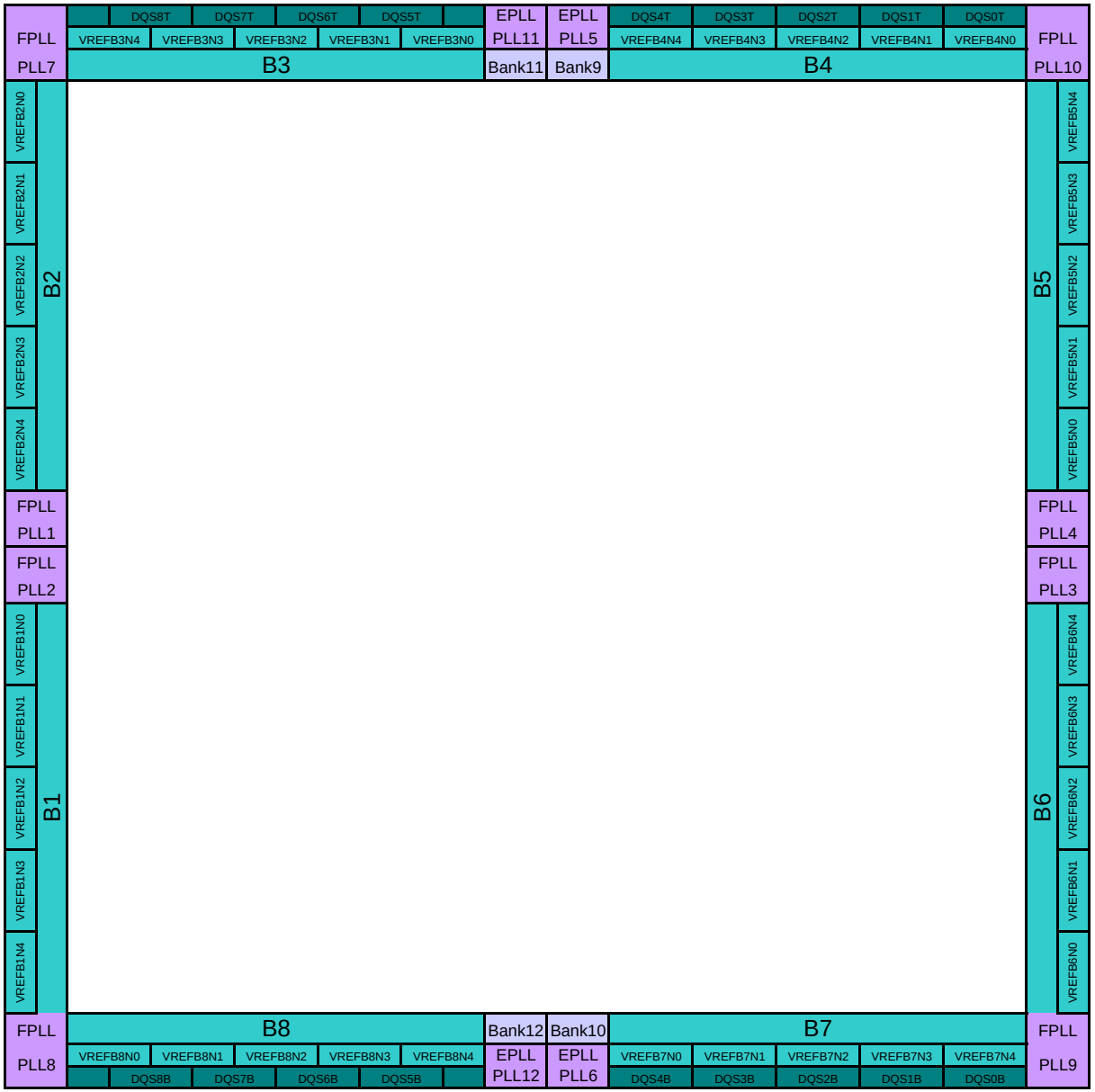
Copyright © 2007 Altera Corp.

Pin Name	Pin Type (1st, 2nd, & 3rd Function)	Pin Description
CONF_DONE	Bidirectional (open-drain)	This is a dedicated configuration status pin. As a status output, the CONF_DONE pin drives low before and during configuration. Once all configuration data is received without error and the initialization cycle starts, CONF_DONE is released. As a status input, CONF_DONE goes high after all data is received. Then the device initializes and enters user mode. It is not available as a user I/O pin.
nCEO	Output	Output that drives low when device configuration is complete. During multi-device configuration, this pin feeds a subsequent device's nCE pin. During single device configuration, this pin is left floating.
nSTATUS	Bidirectional (open-drain)	This is a dedicated configuration status pin. The FPGA drives nSTATUS low immediately after power-up and releases it after POR time. As a status output, the nSTATUS is pulled low if an error occurs during configuration. As a status input, the device enters an error state when nSTATUS is driven low by an external source during configuration or initialization. It is not available as a user I/O pin.
PORSEL	Input	Dedicated input which selects between a POR time of 12 ms or 100 ms. A logic high (1.5-V, 1.8-V, 2.5-V, 3.3-V) selects a POR time of about 12 ms and a logic low selects POR time of about 100 ms.
TCK	Input	Dedicated JTAG input pin. The JTAG circuitry can be disabled by connecting TCK to GND.
TMS	Input	Dedicated JTAG input pin. The JTAG circuitry can be disabled by connecting TMS to VCC.
TDI	Input	Dedicated JTAG input pin. The JTAG circuitry can be disabled by connecting TDI to VCC.
TDO	Output	Dedicated JTAG output pin. The JTAG circuitry can be disabled by leaving TDO unconnected.
TRST	Input	Dedicated active low JTAG input pin. TRST is used to asynchronously reset the JTAG boundary-scan circuit. The JTAG circuitry can be disabled by connecting TRST to GND.
Clock and PLL Pins		
CLK[1,3,9,11]p	Clock, Input	Dedicated clock input pins 1, 3, 9, & 11 that can also be used for data inputs.
CLK[1,3,9,11]n	Clock, Input	Dedicated negative terminal clock input pins for differential clock input that can also be used for data inputs.
CLK[0,2,8,10]p/DIFFIO_RX_C[0..3]p	I/O, Clock, RX channel	These pins can be used as I/O pins, clock input pins, or the positive terminal data pins of differential receiver channels.
CLK[0,2,8,10]n/DIFFIO_RX_C[0..3]n	I/O, Clock, RX channel	These pins can be used as I/O pins, the negative terminal clock input pins for differential clock input, or the negative terminal data pins of differential receiver channels.
CLK[4-7,12-15]p	I/O, Clock	These pins can be used as I/O pins or clock input pins.
CLK[4-7,12-15]n	I/O, Clock	These pins can be used as I/O pins or negative terminal clock input pins for differential clock input.
PLL_ENA	Input	Dedicated input pin that drives the optional pllena port of all or a set of PLLs. If a PLL uses the pllena port, drive the PLL_ENA pin low to reset all PLLs including the counters to their default state. If VCCSEL = 0, then you must drive the PLL_ENA with a 3.3/2.5 V signal to enable the PLLs. If VCCSEL = 1, connect PLL_ENA to 1.8/1.5 V to enable the PLLs.
FPLL[7..10]CLKp	Clock, Input	Dedicated clock inputs for fast PLLs (PLLs 7 through 10) that can also be used for data inputs.
FPLL[7..10]CLKn	Clock, Input	Dedicated negative terminal associated with FPLL[7..10]CLKp pins that can also be used for data inputs.
PLL5_OUT[0..1]p	I/O, Output	Optional external clock outputs [0..1] from enhanced PLL 5. These pins can be differential (two output pin pairs) or single ended (four clock outputs from PLL5). When not used as PLL output, these pins can be used as I/O with single ended inputs only. They cannot be used as differential input.
PLL5_OUT[0..1]n	I/O, Output	Optional negative terminal for external clock outputs [0..1] from PLL5. If the clock outputs are single ended, then each pair of pins (i.e., PLL5_OUT0p and PLL5_OUT0n are considered one pair) can be either in phase or 180 degrees out of phase.
PLL6_OUT[0..1]p	I/O, Output	Optional external clock outputs [0..1] from enhanced PLL 6. These pins can be differential (two output pin pairs) or single ended (four clock outputs from PLL6). When not used as PLL output, these pins can be used as I/O with single ended inputs only. They cannot be used as differential input.
PLL6_OUT[0..1]n	I/O, Output	Optional negative terminal for external clock outputs [0..1] from PLL6. If the clock outputs are single ended, then each pair of pins (i.e., PLL6_OUT0p and PLL6_OUT0n are considered one pair) can be either in phase or 180 degrees out of phase.
PLL[5..6]_FBp/OUT2p	I/O, Input, Output	These pins can be used as I/O pins, external feedback input pins or external clock outputs for PLL[5..6].
PLL[5..6]_FBn/OUT2n	I/O, Input, Output	These pins can be used as I/O pins, negative terminal input for external feedback input PLL[5..6]_FBp or negative terminal clock output pins for differential clock output.
PLL11_OUT[0..1]p	I/O, Output	Optional external clock outputs [0..1] from enhanced PLL 11. These pins can be differential (two output pin pairs) or single ended (four clock outputs from PLL11). When not used as PLL output, these pins can be used as I/O with single ended inputs only. They cannot be used as differential input.
PLL11_OUT[0..1]n	I/O, Output	Optional negative terminal for external clock outputs [0..1] from PLL11. If the clock outputs are single ended, then each pair of pins (i.e., PLL11_OUT0p and PLL11_OUT0n are considered one pair) can be either in phase or 180 degrees out of phase.
PLL12_OUT[0..1]p	I/O, Output	Optional external clock outputs [0..1] from enhanced PLL 12. These pins can be differential (two output pin pairs) or single ended (four clock outputs from PLL12). When not used as PLL output, these pins can be used as I/O with single ended inputs only. They cannot be used as differential input.
PLL12_OUT[0..1]n	I/O, Output	Optional negative terminal for external clock outputs [0..1] from PLL12. If the clock outputs are single ended, then each pair of pins (i.e., PLL12_OUT0p and PLL12_OUT0n are considered one pair) can be either in phase or 180 degrees out of phase.
PLL[11..12]_FBp/OUT2p	I/O, Input, Output	These pins can be used as I/O pins, external feedback input pins or external clock outputs for PLL[11..12].
PLL[11..12]_FBn/OUT2n	I/O, Input, Output	These pins can be used as I/O pins, negative terminal input for external feedback input PLL[11..12]_FBp or negative terminal clock output pins for differential clock output.
Optional/Dual-Purpose Configuration Pins		
nCSO	I/O (non-AS mode), Output	Output control signal from the Stratix II FPGA to the serial configuration device in AS mode that enables the configuration device.

Copyright © 2007 Altera Corp.

Pin Name	Pin Type (1st, 2nd, & 3rd Function)	Pin Description
ASDO	I/O (non-AS mode), Output	Control signal from the Stratix II FPGA to the serial configuration device in AS mode used to read out configuration data.
CRC_ERROR	I/O, Output	Active high signal that indicates that the error detection circuit has detected errors in the configuration SRAM bits. This pin is optional and is used when the CRC error detection circuit is enabled.
DEV_CLRn	I/O, Input	Optional pin that allows you to override all clears on all device registers. When this pin is driven low, all registers are cleared; when this pin is driven high, all registers behave as programmed.
DEV_OE	I/O, Input	Optional pin that allows you to override all tri-states on the device. When this pin is driven low, all I/O pins are tri-stated; when this pin is driven high, all I/O pins behave as defined in the design.
DATA0	I/O, Input	Dual-purpose configuration data input pin. Can be used as an I/O pin after configuration is complete.
DATA[1..7]	I/O, Input	Dual-purpose configuration input data pins. These pins can be used for configuration or as regular I/O pins. These pins can also be used as user I/O pins after configuration.
DATA7	I/O, Bidirectional	In the PPA configuration scheme, the DATA7 pin presents the RDYnBSY signal after the nRS signal has been strobed low.
INIT_DONE	I/O, Output (open-drain)	This is a dual-purpose pin and can be used as an I/O pin when not enabled as INIT_DONE. When enabled, a transition from low to high at the pin indicates when the device has entered user mode. If the INIT_DONE output is enabled, the INIT_DONE pin cannot be used as a user I/O pin after configuration.
nCS, CS	I/O, Input	These are chip-select inputs that enable the Stratix II device in the passive parallel asynchronous configuration mode. Drive nCS low and CS high to target a device for configuration. If a design requires an active high enable, use the CS pin and drive the nCS pin low. If a design requires an active low enable, use the nCS pin and drive the CS pin high. Configuration will be paused when either signal is inactive. Hold the nCS and CS pins active during configuration and initialization. The design can use these pins as user I/O pins after configuration.
nRS	I/O, Input	Read strobe input pin. A low input directs the device to drive the RDYnBSY signal on the DATA7 pin. If the nRS pin is not used in PPA mode, it should be tied high. In non-PPA schemes, it functions as a user I/O during configuration, which means it is tri-stated. This pin can be used as a user I/O pin after configuration.
nWS	I/O, Input	Active-low write strobe input to latch a byte of data on the DATA pins. This pin can be used as a user I/O pin after configuration.
CLKUSR	I/O, Input	Optional user-supplied clock input. Synchronizes the initialization of one or more devices. If this pin is not enabled for use as a user-supplied configuration clock, it can be used as a user I/O pin.
RDYnBSY	I/O, Output	Ready not busy output. A high output indicates that the target device is ready to accept another data byte. A low output indicates that the target device is not ready to receive another data byte. This pin can be used as a user I/O pin after configuration.
PGM[0..2]	I/O, Output	These output pins control one of eight pages in the memory (either flash or enhanced configuration device) when using a remote system update mode. When not using remote update or local update configuration modes, these pins are user I/O pins.
RUnLU	I/O, Input	Input that selects between remote update and local update. A logic high (1.5 V, 1.8 V, 2.5 V, 3.3 V) selects remote update and a logic low selects local update. When not using remote update or local update configuration modes, this pin is available as general-purpose user I/O pin.
Dual-Purpose Differential & External Memory Interface Pins		
DIFFIO_RX[1..76,79..154]p/n	I/O, RX channel	Dual-purpose differential receiver channels 1 to 76 and channels 79 to 154. These channels can be used for receiving LVDS or HyperTransport compatible signals. Pins with a "p" suffix carry the positive signal for the differential channel. Pins with an "n" suffix carry the negative signal for the differential channel. If not used for differential signaling, these pins are available as user I/O pins.
DIFFIO_TX[0..155]p/n	I/O, TX channel	Dual-purpose differential transmitter channels 0 to 155. These channels can be used for transmitting LVDS or HyperTransport compatible signals. Pins with a "p" suffix carry the positive signal for the differential channel. Pins with an "n" suffix carry the negative signal for the differential channel. If not used for differential signaling, these pins are available as user I/O pins.
DQS[T,B]	I/O, DQS	Optional data strobe signal for use in external memory interfacing. These pins drive to dedicated DQS phase shift circuitry. The shifted DQS signal can also drive to internal logic.
DQS[L,R]	I/O, DQS	Optional data strobe signal for use in external memory interfacing. These pins do not drive to dedicated DQS phase shift circuitry and are only used as write data strobe or write data clock.
DQSn[T,B]	I/O, DQSn	Optional complementary data strobe signal for use in QDRII SRAM. These pins drive to dedicated DQS phase shift circuitry.
DQ[T,B,L,R]	I/O, DQ	Optional data signal for use in external memory interfacing. The order of the DQ bits within a designated DQ bus is not important; however, use caution when making pin assignments if you plan on migrating to a different memory interface that has a different DQ bus width. Analyze the available DQ pins across all pertinent DQS columns in the pin list.
DM[L,R]	I/O, DM	Optional data mask signal for use in external memory interfacing. You can also use this pin as a DQ pin.
DQVLD[0..8][T,B]	I/O, DQVLD	Optional data valid signal for use in external memory interfacing.

Copyright © 2007 Altera Corp.



Notes:

1. This is a top view of the silicon die. For flip chip packages, the die is mounted upside down in the package; therefore, to obtain the top package view, flip this diagram on its vertical axis.
2. This is only a pictorial representation to provide an idea of placement on the device. Refer to the pin list and the Quartus® II software for exact locations.
3. The DQ/DQS groups depicted above are in x8/x9 mode for the top and bottom I/O banks where there is dedicated circuitry. Q/DQS groups on the side I/O banks are not shown here. DQ/DQS support differs across the package offerings.

Copyright © 2007 Altera Corp.

Version Number	Date	Changes Made
1.0	2/18/2004	Initial revision
1.1	3/11/2004	Added DQS for x32/x36 to Pin List
1.2	3/31/2004	Changed pin name from CLK[10,8,2,0]p to CLK[10,8,2,0]p/DIFFIO_RX_C[3..0]p & CLK[10,8,2,0]n to CLK[10,8,2,0]n/DIFFIO_RX_C[3..0]n in Pin List
1.3	4/21/2004	Added the dual-purpose RUP[4,7] and RDN[4,7] signals to the pin list and the pin definitions sheet
1.4	7/14/2004	Added CRC_ERROR pin to pin list and pin definitions
1.5	9/10/2004	Corrected missing VCCD_PLL[7..12] to pin list
		Removed DQ bit indices
		Updated DQ and NC definitions
		File status changed to Final
1.6	7/4/2005	Added F780 package (preliminary)
		Updated column header Optional Function(s)/DQS for x4
		Updated Pin Description for VCCPD
1.7	7/20/2005	Package F780 finalized
1.8	9/28/2005	Added DQ group for non-DQS mode columns in pin list:
		Added footnote for pins that do not support Optional Functions (LVDS, DDR, etc)
		Added footnote to explain x5 Mode and x4 Mode in non-DQS Mode
1.9	11/14/2005	Changed page setup to print title row at every page
2.0	2/10/2006	Added footnote to address usage of Vref pins in external memory interface usage
2.1	6/16/2006	Changed VCC_PLLx_out definitions from "This pin should be connected to the VCCIO level of bank x" to "This pin is the VCCIO pin for bank x".
		Added input usage informations for PLLx_OUT[0..1]p
2.2	2/13/2007	Removed redundant rows and updated the description for VCCPD8 during key programming.

Copyright © 2007 Altera Corp.