

TYPE	BANK	NF43 Package
Transceiver I/O	1C	28
Transceiver I/O	1D	28
Transceiver I/O	1E	28
Transceiver I/O	1F	28
Transceiver I/O	1K	28
Transceiver I/O	1L	28
Transceiver I/O	1M	28
Transceiver I/O	1N	28
LVDS I/O	2C	48
LVDS I/O	2F	48
LVDS I/O	2K	48
HPS shared LVDS I/O	2L	48
HPS shared LVDS I/O	2M	48
HPS shared LVDS I/O	2N	48
LVDS I/O	3A	48
LVDS I/O	3B	48
LVDS I/O	3C	48
LVDS I/O	3D	48
LVDS I/O	3J	48
LVDS I/O	3J	48
LVDS I/O	3K	48
LVDS I/O	3L	48
3V I/O	6A	8
3V I/O	6C	8
HPS shared LVDS I/O	HPS	48
SDM shared LVDS I/O	SDM	29

- i. Total LVDS channels per bank supporting SERDES Non-DPA and DPA mode is equivalent to (LVDS I/O per bank)/2, inclusive of clock pair. Please refer to Dedicated Tx/Rx Channel column in the pin-out table for the channel availability.
- ii. Total LVDS channels supporting SERDES Soft-CDR mode is 12 pairs per bank. Please refer to Soft CDR column in the pin out table for the channel availability.

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
1N			REFCLK_GXBL1N_CHTp											H34
1N			REFCLK_GXBL1N_CHTn											H33
1N			GXBL1N_TX_CH5n											B33
1N			GXBL1N_TX_CH5p											B34
1N			GXBL1N_RX_CH5n,GXBL1N_REFCLK5n											F29
1N			GXBL1N_RX_CH5p,GXBL1N_REFCLK5p											F30
1N			GXBL1N_TX_CH4n						Yes					A35
1N			GXBL1N_TX_CH4p						Yes					A36
1N			GXBL1N_RX_CH4n,GXBL1N_REFCLK4n						Yes					D29
1N			GXBL1N_RX_CH4p,GXBL1N_REFCLK4p						Yes					D30
1N			GXBL1N_TX_CH3n						Yes					B37
1N			GXBL1N_TX_CH3p						Yes					B38
1N			GXBL1N_RX_CH3n,GXBL1N_REFCLK3n						Yes					A27
1N			GXBL1N_RX_CH3p,GXBL1N_REFCLK3p						Yes					A28
1N			GXBL1N_TX_CH2n											D37
1N			GXBL1N_TX_CH2p											D38
1N			GXBL1N_RX_CH2n,GXBL1N_REFCLK2n											E31
1N			GXBL1N_RX_CH2p,GXBL1N_REFCLK2p											E32
1N			GXBL1N_TX_CH1n						Yes					C39
1N			GXBL1N_TX_CH1p						Yes					C40
1N			GXBL1N_RX_CH1n,GXBL1N_REFCLK1n				Yes		Yes					B29
1N			GXBL1N_RX_CH1p,GXBL1N_REFCLK1p						Yes					B30
1N			GXBL1N_TX_CH0n						Yes					F37
1N			GXBL1N_TX_CH0p						Yes					F38
1N			GXBL1N_RX_CH0n,GXBL1N_REFCLK0n						Yes					C31
1N			GXBL1N_RX_CH0p,GXBL1N_REFCLK0p						Yes					C32
1N			REFCLK_GXBL1N_CH8p											K34
1N			REFCLK_GXBL1N_CH8n											K33
1M			REFCLK_GXBL1M_CHTp											M34
1M			REFCLK_GXBL1M_CHTn											M33
1M			GXBL1M_TX_CH5p											E39
1M			GXBL1M_TX_CH5p											E40
1M			GXBL1M_RX_CH5n,GXBL1M_REFCLK5n											D33
1M			GXBL1M_RX_CH5p,GXBL1M_REFCLK5p											D34
1M			GXBL1M_TX_CH4n						Yes					D41
1M			GXBL1M_TX_CH4p						Yes					D42
1M			GXBL1M_RX_CH4n,GXBL1M_REFCLK4n						Yes					A31
1M			GXBL1M_RX_CH4p,GXBL1M_REFCLK4p						Yes					A32
1M			GXBL1M_TX_CH3n						Yes					F41
1M			GXBL1M_TX_CH3p						Yes					F42
1M			GXBL1M_RX_CH3n,GXBL1M_REFCLK3n						Yes					E35
1M			GXBL1M_RX_CH3p,GXBL1M_REFCLK3p						Yes					E36
1M			GXBL1M_TX_CH2n											G39
1M			GXBL1M_TX_CH2p											G40
1M			GXBL1M_RX_CH2n,GXBL1M_REFCLK2n											C35
1M			GXBL1M_RX_CH2p,GXBL1M_REFCLK2p											C36
1M			GXBL1M_TX_CH1n						Yes					H41
1M			GXBL1M_TX_CH1p						Yes					H42
1M			GXBL1M_RX_CH1n,GXBL1M_REFCLK1n						Yes					G35
1M			GXBL1M_RX_CH1p,GXBL1M_REFCLK1p						Yes					G36
1M			GXBL1M_TX_CH0n						Yes					J39
1M			GXBL1M_TX_CH0p						Yes					J40
1M			GXBL1M_RX_CH0n,GXBL1M_REFCLK0n						Yes					J35
1M			GXBL1M_RX_CH0p,GXBL1M_REFCLK0p						Yes					J36
1M			REFCLK_GXBL1M_CH8p											P34
1M			REFCLK_GXBL1M_CH8n											P33
1L			REFCLK_GXBL1L_CHTp											T34
1L			REFCLK_GXBL1L_CHTn											T33
1L			GXBL1L_TX_CH5n											K41
1L			GXBL1L_TX_CH5p											K42
1L			GXBL1L_RX_CH5n,GXBL1L_REFCLK5n											H37
1L			GXBL1L_RX_CH5p,GXBL1L_REFCLK5p											H38
1L			GXBL1L_TX_CH4n						Yes					L39
1L			GXBL1L_TX_CH4p						Yes					L40
1L			GXBL1L_RX_CH4n,GXBL1L_REFCLK4n						Yes					L35
1L			GXBL1L_RX_CH4p,GXBL1L_REFCLK4p						Yes					L36
1L			GXBL1L_TX_CH3n						Yes					M41
1L			GXBL1L_TX_CH3p						Yes					M42
1L			GXBL1L_RX_CH3n,GXBL1L_REFCLK3n						Yes					K37
1L			GXBL1L_RX_CH3p,GXBL1L_REFCLK3p						Yes					K38
1L			GXBL1L_TX_CH2n											N39
1L			GXBL1L_TX_CH2p											N40
1L			GXBL1L_RX_CH2n,GXBL1L_REFCLK2n											M37
1L			GXBL1L_RX_CH2p,GXBL1L_REFCLK2p											M38
1L			GXBL1L_TX_CH1n						Yes					P41
1L			GXBL1L_TX_CH1p						Yes					P42
1L			GXBL1L_RX_CH1n,GXBL1L_REFCLK1n						Yes					N35
1L			GXBL1L_RX_CH1p,GXBL1L_REFCLK1p						Yes					N36
1L			GXBL1L_TX_CH0n						Yes					R39
1L			GXBL1L_TX_CH0p						Yes					R40
1L			GXBL1L_RX_CH0n,GXBL1L_REFCLK0n						Yes					P37
1L			GXBL1L_RX_CH0p,GXBL1L_REFCLK0p						Yes					P38
1L			REFCLK_GXBL1L_CH8p											V34
1L			REFCLK_GXBL1L_CH8n											V33
1K			REFCLK_GXBL1K_CHTp											Y34
1K			REFCLK_GXBL1K_CHTn											Y33
1K			GXBL1K_TX_CH5p											T41
1K			GXBL1K_TX_CH5p											T42
1K			GXBL1K_RX_CH5n,GXBL1K_REFCLK5n											R35
1K			GXBL1K_RX_CH5p,GXBL1K_REFCLK5p											R36
1K			GXBL1K_TX_CH4n						Yes					U39
1K			GXBL1K_TX_CH4p						Yes					U40
1K			GXBL1K_RX_CH4n,GXBL1K_REFCLK4n						Yes					T37
1K			GXBL1K_RX_CH4p,GXBL1K_REFCLK4p						Yes					T38
1K			GXBL1K_TX_CH3n						Yes					V41
1K			GXBL1K_TX_CH3p						Yes					V42
1K			GXBL1K_RX_CH3n,GXBL1K_REFCLK3n						Yes					V37

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
1K			GXBL1K_RX_CH3p,GXBL1K_REFCLK3p						Yes	V38				
1K			GXBL1K_TX_CH2n							W39				
1K			GXBL1K_TX_CH2p							W40				
1K			GXBL1K_RX_CH2n,GXBL1K_REFCLK2n							U35				
1K			GXBL1K_RX_CH2p,GXBL1K_REFCLK2p							U36				
1K			GXBL1K_TX_CH1n						Yes	Y41				
1K			GXBL1K_TX_CH1p						Yes	Y42				
1K			GXBL1K_RX_CH1n,GXBL1K_REFCLK1n						Yes	Y37				
1K			GXBL1K_RX_CH1p,GXBL1K_REFCLK1p						Yes	Y38				
1K			GXBL1K_TX_CH0n						Yes	AA39				
1K			GXBL1K_TX_CH0p						Yes	AA40				
1K			GXBL1K_RX_CH0n,GXBL1K_REFCLK0n						Yes	W35				
1K			GXBL1K_RX_CH0p,GXBL1K_REFCLK0p						Yes	W36				
1K			REFCLK_GXBL1K_CHBp							AB34				
1K			REFCLK_GXBL1K_CHBn							AB33				
1F			REFCLK_GXBL1F_CHTp							AD34				
1F			REFCLK_GXBL1F_CHTn							AD33				
1F			GXBL1F_TX_CH5n							AB41				
1F			GXBL1F_TX_CH5p							AB42				
1F			GXBL1F_RX_CH5n,GXBL1F_REFCLK5n							AA35				
1F			GXBL1F_RX_CH5p,GXBL1F_REFCLK5p							AA36				
1F			GXBL1F_TX_CH4n						Yes	AC39				
1F			GXBL1F_TX_CH4p						Yes	AC40				
1F			GXBL1F_RX_CH4n,GXBL1F_REFCLK4n						Yes	AC35				
1F			GXBL1F_RX_CH4p,GXBL1F_REFCLK4p						Yes	AC36				
1F			GXBL1F_TX_CH3n						Yes	AD41				
1F			GXBL1F_TX_CH3p						Yes	AD42				
1F			GXBL1F_RX_CH3n,GXBL1F_REFCLK3n						Yes	AB37				
1F			GXBL1F_RX_CH3p,GXBL1F_REFCLK3p						Yes	AB38				
1F			GXBL1F_TX_CH2n							AE39				
1F			GXBL1F_TX_CH2p							AE40				
1F			GXBL1F_RX_CH2n,GXBL1F_REFCLK2n							AE35				
1F			GXBL1F_RX_CH2p,GXBL1F_REFCLK2p							AE36				
1F			GXBL1F_TX_CH1n						Yes	AF41				
1F			GXBL1F_TX_CH1p						Yes	AF42				
1F			GXBL1F_RX_CH1n,GXBL1F_REFCLK1n						Yes	AD37				
1F			GXBL1F_RX_CH1p,GXBL1F_REFCLK1p						Yes	AD38				
1F			GXBL1F_TX_CH0n						Yes	AG39				
1F			GXBL1F_TX_CH0p						Yes	AG40				
1F			GXBL1F_RX_CH0n,GXBL1F_REFCLK0n						Yes	AG35				
1F			GXBL1F_RX_CH0p,GXBL1F_REFCLK0p						Yes	AG36				
1F			REFCLK_GXBL1F_CHBp							AF34				
1F			REFCLK_GXBL1F_CHBn							AF33				
1E			REFCLK_GXBL1E_CHTp							AH34				
1E			REFCLK_GXBL1E_CHTn							AH33				
1E			GXBL1E_TX_CH5n							AH41				
1E			GXBL1E_TX_CH5p							AH42				
1E			GXBL1E_RX_CH5n,GXBL1E_REFCLK5n							AF37				
1E			GXBL1E_RX_CH5p,GXBL1E_REFCLK5p							AF38				
1E			GXBL1E_TX_CH4n						Yes	AJ39				
1E			GXBL1E_TX_CH4p						Yes	AJ40				
1E			GXBL1E_RX_CH4n,GXBL1E_REFCLK4n						Yes	AH37				
1E			GXBL1E_RX_CH4p,GXBL1E_REFCLK4p						Yes	AH38				
1E			GXBL1E_TX_CH3n						Yes	AK41				
1E			GXBL1E_TX_CH3p						Yes	AK42				
1E			GXBL1E_RX_CH3n,GXBL1E_REFCLK3n						Yes	AJ35				
1E			GXBL1E_RX_CH3p,GXBL1E_REFCLK3p						Yes	AJ36				
1E			GXBL1E_TX_CH2n							AL39				
1E			GXBL1E_TX_CH2p							AL40				
1E			GXBL1E_RX_CH2n,GXBL1E_REFCLK2n							AK37				
1E			GXBL1E_RX_CH2p,GXBL1E_REFCLK2p							AK38				
1E			GXBL1E_TX_CH1n						Yes	AM41				
1E			GXBL1E_TX_CH1p						Yes	AM42				
1E			GXBL1E_RX_CH1n,GXBL1E_REFCLK1n						Yes	AM37				
1E			GXBL1E_RX_CH1p,GXBL1E_REFCLK1p						Yes	AM38				
1E			GXBL1E_TX_CH0n						Yes	AN39				
1E			GXBL1E_TX_CH0p						Yes	AN40				
1E			GXBL1E_RX_CH0n,GXBL1E_REFCLK0n						Yes	AL35				
1E			GXBL1E_RX_CH0p,GXBL1E_REFCLK0p						Yes	AL36				
1E			REFCLK_GXBL1E_CHBp							AK34				
1E			REFCLK_GXBL1E_CHBn							AK33				
1D			REFCLK_GXBL1D_CHTp							AM34				
1D			REFCLK_GXBL1D_CHTn							AM33				
1D			GXBL1D_TX_CH5n							AP41				
1D			GXBL1D_TX_CH5p							AP42				
1D			GXBL1D_RX_CH5n,GXBL1D_REFCLK5n							AP37				
1D			GXBL1D_RX_CH5p,GXBL1D_REFCLK5p							AP38				
1D			GXBL1D_TX_CH4n						Yes	AR39				
1D			GXBL1D_TX_CH4p						Yes	AR40				
1D			GXBL1D_RX_CH4n,GXBL1D_REFCLK4n						Yes	AT37				
1D			GXBL1D_RX_CH4p,GXBL1D_REFCLK4p						Yes	AT38				
1D			GXBL1D_TX_CH3n						Yes	AT41				
1D			GXBL1D_TX_CH3p						Yes	AT42				
1D			GXBL1D_RX_CH3n,GXBL1D_REFCLK3n						Yes	AN35				
1D			GXBL1D_RX_CH3p,GXBL1D_REFCLK3p						Yes	AN36				
1D			GXBL1D_TX_CH2n							AU39				
1D			GXBL1D_TX_CH2p							AU40				
1D			GXBL1D_RX_CH2n,GXBL1D_REFCLK2n							AR35				
1D			GXBL1D_RX_CH2p,GXBL1D_REFCLK2p							AR36				
1D			GXBL1D_TX_CH1n						Yes	AV41				
1D			GXBL1D_TX_CH1p						Yes	AV42				
1D			GXBL1D_RX_CH1n,GXBL1D_REFCLK1n						Yes	AW35				
1D			GXBL1D_RX_CH1p,GXBL1D_REFCLK1p						Yes	AW36				
1D			GXBL1D_TX_CH0n						Yes	AW39				
1D			GXBL1D_TX_CH0p						Yes	AW40				
1D			GXBL1D_RX_CH0n,GXBL1D_REFCLK0n						Yes	AU35				
1D			GXBL1D_RX_CH0p,GXBL1D_REFCLK0p						Yes	AU36				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
1D			REFCLK_GXBLL1D_CH8p							AP34				
1D			REFCLK_GXBLL1D_CH8n							AP33				
1C			REFCLK_GXBLL1C_CH7p							AT34				
1C			REFCLK_GXBLL1C_CH7n							AT33				
1C			GXBLL1C_TX_CH5n							AV37				
1C			GXBLL1C_TX_CH5p							AV38				
1C			GXBLL1C_RX_CH5n,GXBLL1C_REFCLK5n							AV33				
1C			GXBLL1C_RX_CH5p,GXBLL1C_REFCLK5p							AV34				
1C			GXBLL1C_TX_CH4n						Yes	BA39				
1C			GXBLL1C_TX_CH4p						Yes	BA40				
1C			GXBLL1C_RX_CH4n,GXBLL1C_REFCLK4n						Yes	BA31				
1C			GXBLL1C_RX_CH4p,GXBLL1C_REFCLK4p						Yes	BA32				
1C			GXBLL1C_TX_CH3n						Yes	AV37				
1C			GXBLL1C_TX_CH3p						Yes	AV38				
1C			GXBLL1C_RX_CH3n,GXBLL1C_REFCLK3n						Yes	AW31				
1C			GXBLL1C_RX_CH3p,GXBLL1C_REFCLK3p						Yes	AW32				
1C			GXBLL1C_TX_CH2n							BB37				
1C			GXBLL1C_TX_CH2p							BB38				
1C			GXBLL1C_RX_CH2n,GXBLL1C_REFCLK2n							BB29				
1C			GXBLL1C_RX_CH2p,GXBLL1C_REFCLK2p							BB30				
1C			GXBLL1C_TX_CH1n						Yes	BA35				
1C			GXBLL1C_TX_CH1p						Yes	BA36				
1C			GXBLL1C_RX_CH1n,GXBLL1C_REFCLK1n						Yes	AY29				
1C			GXBLL1C_RX_CH1p,GXBLL1C_REFCLK1p						Yes	AY30				
1C			GXBLL1C_TX_CH0n						Yes	BB33				
1C			GXBLL1C_TX_CH0p						Yes	BB34				
1C			GXBLL1C_RX_CH0n,GXBLL1C_REFCLK0n						Yes	AV29				
1C			GXBLL1C_RX_CH0p,GXBLL1C_REFCLK0p						Yes	AV30				
1C			REFCLK_GXBLL1C_CH8p							AV34				
1C			REFCLK_GXBLL1C_CH8n							AV33				
2N	47	VREFB2NND0	IO			HPS_DDR	LVDS2N_1n	No		H32	DQ0	DQ0	DQ0	DQ0
2N	46	VREFB2NND0	IO			HPS_DDR	LVDS2N_1p	No		G22	DQ0	DQ0	DQ0	DQ0
2N	45	VREFB2NND0	IO			HPS_DDR	LVDS2N_2n	Yes		F21	DQ5n0	DQ0	DQ0	DQ0
2N	44	VREFB2NND0	IO			HPS_DDR	LVDS2N_2p	Yes		E21	DQ50	DQ0	DQ0	DQ0
2N	43	VREFB2NND0	IO			HPS_DDR	LVDS2N_3n	No		J21	DQ0	DQ0	DQ0	DQ0
2N	42	VREFB2NND0	IO			HPS_DDR	LVDS2N_3p	No		H21	DQ0	DQ0	DQ0	DQ0
2N	41	VREFB2NND0	IO			HPS_DDR	LVDS2N_4n	Yes		H23	DQ5n1	DQ5n0/CQn0	DQ0	DQ0
2N	40	VREFB2NND0	IO			HPS_DDR	LVDS2N_4p	Yes		J23	DQ51	DQ50/CQ0	DQ0	DQ0
2N	39	VREFB2NND0	IO			HPS_DDR	LVDS2N_5n	No		E22	DQ1	DQ0	DQ0	DQ0
2N	38	VREFB2NND0	IO			HPS_DDR	LVDS2N_5p	No		F22	DQ1	DQ0	DQ0	DQ0
2N	37	VREFB2NND0	IO			HPS_DDR	LVDS2N_6n	Yes		D21	DQ1	DQ0	DQ0	DQ0
2N	36	VREFB2NND0	IO			HPS_DDR	LVDS2N_6p	Yes		C21	DQ1	DQ0	DQ0	DQ0
2N	35	VREFB2NND0	IO			HPS_DDR	LVDS2N_7n	No		P24	DQ2	DQ1	DQ0	DQ0
2N	34	VREFB2NND0	IO			HPS_DDR	LVDS2N_7p	No		F23	DQ2	DQ1	DQ0	DQ0
2N	33	VREFB2NND0	IO			HPS_DDR	LVDS2N_8n	Yes		K22	DQ5n2	DQ1	DQ5n0/CQn0	DQ0
2N	32	VREFB2NND0	IO			HPS_DDR	LVDS2N_8p	Yes		K23	DQ52	DQ1	DQ50/CQ0	DQ0
2N	31	VREFB2NND0	IO			HPS_DDR	LVDS2N_9n	No		M22	DQ2	DQ1	DQ0	DQ0
2N	30	VREFB2NND0	IO			HPS_DDR	LVDS2N_9p	No		L22	DQ2	DQ1	DQ0	DQ0
2N	29	VREFB2NND0	IO	PLL_2N_CLKOUT1n		HPS_DDR	LVDS2N_10n	Yes		R24	DQ5n3	DQ5n1/CQn1	DQ0	DQ0
2N	28	VREFB2NND0	IO	PLL_2N_CLKOUT1p,PLL_2N_CLKOUT1_2N_FB1		HPS_DDR	LVDS2N_10p	Yes		T23	DQ53	DQ51/CQ1	DQ0	DQ0
2N	27	VREFB2NND0	IO			HPS_DDR	LVDS2N_11n	No		N23	DQ3	DQ1	DQ0	DQ0
2N	26	VREFB2NND0	IO	RZQ_2N		HPS_DDR	LVDS2N_11p	No		N22	DQ3	DQ1	DQ0	DQ0
2N	25	VREFB2NND0	IO	CLK_2N_1n		HPS_DDR	LVDS2N_12n	Yes		M23	DQ3	DQ1	DQ0	DQ0
2N	24	VREFB2NND0	IO	CLK_2N_1p		HPS_DDR	LVDS2N_12p	Yes		M24	DQ3	DQ1	DQ0	DQ0
2N	23	VREFB2NND0	IO	CLK_2N_0n		HPS_DDR	LVDS2N_13n	No		G24	DQ4	DQ2	DQ1	DQ0
2N	22	VREFB2NND0	IO	CLK_2N_0p		HPS_DDR	LVDS2N_13p	No		G25	DQ4	DQ2	DQ1	DQ0
2N	21	VREFB2NND0	IO			HPS_DDR	LVDS2N_14n	Yes		M25	DQ5n4	DQ2	DQ1	DQ5n0/CQn0
2N	20	VREFB2NND0	IO			HPS_DDR	LVDS2N_14p	Yes		L25	DQ54	DQ2	DQ1	DQ50/CQ0
2N	19	VREFB2NND0	IO	PLL_2N_CLKOUT0n		HPS_DDR	LVDS2N_15n	No		J24	DQ4	DQ2	DQ1	DQ0
2N	18	VREFB2NND0	IO	PLL_2N_CLKOUT0p,PLL_2N_CLKOUT0_2N_FB0		HPS_DDR	LVDS2N_15p	No		J25	DQ4	DQ2	DQ1	DQ0
2N	17	VREFB2NND0	IO			HPS_DDR	LVDS2N_16n	Yes		P25	DQ5n5	DQ5n2/CQn2	DQ1	DQ0
2N	16	VREFB2NND0	IO			HPS_DDR	LVDS2N_16p	Yes		N25	DQ55	DQ52/CQ2	DQ1	DQ0
2N	15	VREFB2NND0	IO			HPS_DDR	LVDS2N_17n	No		L24	DQ5	DQ2	DQ1	DQ0
2N	14	VREFB2NND0	IO			HPS_DDR	LVDS2N_17p	No		K24	DQ5	DQ2	DQ1	DQ0
2N	13	VREFB2NND0	IO			HPS_DDR	LVDS2N_18n	Yes		H26	DQ5	DQ2	DQ1	DQ0
2N	12	VREFB2NND0	IO			HPS_DDR	LVDS2N_18p	Yes		H25	DQ5	DQ2	DQ1	DQ0
2N	11	VREFB2NND0	IO			HPS_DDR	LVDS2N_19n	No		G23	DQ6	DQ3	DQ1	DQ0
2N	10	VREFB2NND0	IO			HPS_DDR	LVDS2N_19p	No		F24	DQ6	DQ3	DQ1	DQ0
2N	9	VREFB2NND0	IO			HPS_DDR	LVDS2N_20n	Yes		E24	DQ5n6	DQ3	DQ5n1/CQn1	DQ0
2N	8	VREFB2NND0	IO			HPS_DDR	LVDS2N_20p	Yes		D24	DQ56	DQ3	DQ51/CQ1	DQ0
2N	7	VREFB2NND0	IO			HPS_DDR	LVDS2N_21n	No		E23	DQ6	DQ3	DQ1	DQ0
2N	6	VREFB2NND0	IO			HPS_DDR	LVDS2N_21p	No		D23	DQ6	DQ3	DQ1	DQ0
2N	5	VREFB2NND0	IO			HPS_DDR	LVDS2N_22n	Yes		C22	DQ5n7	DQ5n3/CQn3	DQ1	DQ0
2N	4	VREFB2NND0	IO			HPS_DDR	LVDS2N_22p	Yes		C23	DQ57	DQ53/CQ3	DQ1	DQ0
2M	3	VREFB2MND0	IO			HPS_DDR	LVDS2M_23n	No		A21	DQ7	DQ3	DQ1	DQ0
2M	2	VREFB2MND0	IO			HPS_DDR	LVDS2M_23p	No		A22	DQ7	DQ3	DQ1	DQ0
2M	1	VREFB2MND0	IO			HPS_DDR	LVDS2M_24n	Yes		B22	DQ7	DQ3	DQ1	DQ0
2M	0	VREFB2MND0	IO			HPS_DDR	LVDS2M_24p	Yes		B23	DQ7	DQ3	DQ1	DQ0
2M	47	VREFB2MND0	IO			HPS_DDR	LVDS2M_1n	No		F25	DQ8	DQ4	DQ2	DQ1
2M	46	VREFB2MND0	IO			HPS_DDR	LVDS2M_1p	No		F26	DQ8	DQ4	DQ2	DQ1
2M	45	VREFB2MND0	IO			HPS_DDR	LVDS2M_2n	Yes		C26	DQ5n8	DQ4	DQ2	DQ1
2M	44	VREFB2MND0	IO			HPS_DDR	LVDS2M_2p	Yes		C27	DQ58	DQ4	DQ2	DQ1
2M	43	VREFB2MND0	IO			HPS_DDR	LVDS2M_3n	No		E26	DQ8	DQ4	DQ2	DQ1
2M	42	VREFB2MND0	IO			HPS_DDR	LVDS2M_3p	No		D26	DQ8	DQ4	DQ2	DQ1
2M	41	VREFB2MND0	IO			HPS_DDR	LVDS2M_4n	Yes		B25	DQ5n9	DQ5n4/CQn4	DQ2	DQ1
2M	40	VREFB2MND0	IO			HPS_DDR	LVDS2M_4p	Yes		B24	DQ59	DQ54/CQ4	DQ2	DQ1
2M	39	VREFB2MND0	IO			HPS_DDR	LVDS2M_5n	No		C25	DQ9	DQ4	DQ2	DQ1
2M	38	VREFB2MND0	IO			HPS_DDR	LVDS2M_5p	No		D25	DQ9	DQ4	DQ2	DQ1
2M	37	VREFB2MND0	IO			HPS_DDR	LVDS2M_6n	Yes		A24	DQ9	DQ4	DQ2	DQ1
2M	36	VREFB2MND0	IO			HPS_DDR	LVDS2M_6p	Yes		A25	DQ9	DQ4	DQ2	DQ1
2M	35	VREFB2MND0	IO			HPS_DDR	LVDS2M_7n	No		F27	DQ10	DQ5	DQ2	DQ1
2M	34	VREFB2MND0	IO			HPS_DDR	LVDS2M_7p	No		G27	DQ10	DQ5	DQ2	DQ1
2M	33	VREFB2MND0	IO			HPS_DDR	LVDS2M_8n	Yes		H27	DQ5n10	DQ5	DQ5n2/CQn2	DQ1
2M	32	VREFB2MND0	IO			HPS_DDR	LVDS2M_8p	Yes		H28	DQ510	DQ5	DQ52/CQ2	DQ1
2M	31	VREFB2MND0	IO			HPS_DDR	LVDS2M_9n	No		H30	DQ10	DQ5	DQ2	DQ1
2M	30	VREFB2MND0	IO			HPS_DDR	LVDS2M_9p	No		H31	DQ10	DQ5	DQ2	DQ1
2M	29	VREFB2MND0	IO	PLL_2M_CLKOUT1n		HPS_DDR	LVDS2M_10n	Yes		K28	DQ5n11	DQ5n5/CQn5	DQ2	DQ1

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2K	27	VREFB2KNO	IO				LVDS2K_11n	No		AL22	DQ27	DQ13	DQ6	DQ3
2K	26	VREFB2KNO	IO	RZQ_2K			LVDS2K_11p	No		AK23	DQ27	DQ13	DQ6	DQ3
2K	25	VREFB2KNO	IO	CLK_2K_1n			LVDS2K_12n	Yes		AL25	DQ27	DQ13	DQ6	DQ3
2K	24	VREFB2KNO	IO	CLK_2K_1p			LVDS2K_12p	Yes		AL26	DQ27	DQ13	DQ6	DQ3
2K	23	VREFB2KNO	IO	CLK_2K_0n			LVDS2K_13n	No		AP18	DQ28	DQ14	DQ7	DQ3
2K	22	VREFB2KNO	IO	CLK_2K_0p			LVDS2K_13p	No		AP19	DQ28	DQ14	DQ7	DQ3
2K	21	VREFB2KNO	IO				LVDS2K_14n	Yes		AR17	DQ5n28	DQ14	DQ7	DQ5n3/CGn3
2K	20	VREFB2KNO	IO				LVDS2K_14p	Yes		AR18	DQ528	DQ14	DQ7	DQ53/CG3
2K	19	VREFB2KNO	IO	PLL_2K_CLKOUT0n			LVDS2K_15n	No		AT19	DQ28	DQ14	DQ7	DQ3
2K	18	VREFB2KNO	IO	PLL_2K_CLKOUT0p,PLL_2K_CLKOUT0,PLL_2K_FB0			LVDS2K_15p	No		AR19	DQ28	DQ14	DQ7	DQ3
2K	17	VREFB2KNO	IO				LVDS2K_16n	Yes		AN18	DQ5n29	DQ5n14/CGn14	DQ7	DQ3
2K	16	VREFB2KNO	IO				LVDS2K_16p	Yes		AM18	DQ529	DQ514/CG14	DQ7	DQ3
2K	15	VREFB2KNO	IO				LVDS2K_17n	No		AR16	DQ29	DQ14	DQ7	DQ3
2K	14	VREFB2KNO	IO				LVDS2K_17p	No		AT16	DQ29	DQ14	DQ7	DQ3
2K	13	VREFB2KNO	IO				LVDS2K_18n	Yes		AT17	DQ29	DQ14	DQ7	DQ3
2K	12	VREFB2KNO	IO				LVDS2K_18p	Yes		AU17	DQ29	DQ14	DQ7	DQ3
2K	11	VREFB2KNO	IO				LVDS2K_19n	No		AV18	DQ30	DQ15	DQ7	DQ3
2K	10	VREFB2KNO	IO				LVDS2K_19p	No		AW18	DQ30	DQ15	DQ7	DQ3
2K	9	VREFB2KNO	IO				LVDS2K_20n	Yes		AV17	DQ5n30	DQ15	DQ5n7/CGn7	DQ3
2K	8	VREFB2KNO	IO				LVDS2K_20p	Yes		AV16	DQ530	DQ15	DQ57/CG7	DQ3
2K	7	VREFB2KNO	IO				LVDS2K_21n	No		AV18	DQ30	DQ15	DQ7	DQ3
2K	6	VREFB2KNO	IO				LVDS2K_21p	No		AU18	DQ30	DQ15	DQ7	DQ3
2K	5	VREFB2KNO	IO				LVDS2K_22n	Yes		BB17	DQ5n31	DQ5n15/CGn15	DQ7	DQ3
2K	4	VREFB2KNO	IO				LVDS2K_22p	Yes		BB18	DQ531	DQ515/CG15	DQ7	DQ3
2K	3	VREFB2KNO	IO				LVDS2K_23n	No		AW16	DQ31	DQ15	DQ7	DQ3
2K	2	VREFB2KNO	IO				LVDS2K_23p	No		AV16	DQ31	DQ15	DQ7	DQ3
2K	1	VREFB2KNO	IO				LVDS2K_24n	Yes		BA17	DQ31	DQ15	DQ7	DQ3
2K	0	VREFB2KNO	IO				LVDS2K_24p	Yes		AV17	DQ31	DQ15	DQ7	DQ3
2F	47	VREFB2FNO	IO				LVDS2F_1n	No		AR21	DQ32	DQ16	DQ8	DQ4
2F	46	VREFB2FNO	IO				LVDS2F_1p	No		AP21	DQ32	DQ16	DQ8	DQ4
2F	45	VREFB2FNO	IO				LVDS2F_2n	Yes		AT20	DQ5n32	DQ16	DQ8	DQ4
2F	44	VREFB2FNO	IO				LVDS2F_2p	Yes		AT21	DQ532	DQ16	DQ8	DQ4
2F	43	VREFB2FNO	IO				LVDS2F_3n	No		AM22	DQ32	DQ16	DQ8	DQ4
2F	42	VREFB2FNO	IO				LVDS2F_3p	No		AM23	DQ32	DQ16	DQ8	DQ4
2F	41	VREFB2FNO	IO				LVDS2F_4n	Yes		AU20	DQ5n33	DQ5n16/CGn16	DQ8	DQ4
2F	40	VREFB2FNO	IO				LVDS2F_4p	Yes		AU19	DQ533	DQ516/CG16	DQ8	DQ4
2F	39	VREFB2FNO	IO				LVDS2F_5n	No		AN21	DQ33	DQ16	DQ8	DQ4
2F	38	VREFB2FNO	IO				LVDS2F_5p	No		AN22	DQ33	DQ16	DQ8	DQ4
2F	37	VREFB2FNO	IO				LVDS2F_6n	Yes		AP20	DQ33	DQ16	DQ8	DQ4
2F	36	VREFB2FNO	IO				LVDS2F_6p	Yes		AN20	DQ33	DQ16	DQ8	DQ4
2F	35	VREFB2FNO	IO				LVDS2F_7n	No		AV20	DQ34	DQ17	DQ8	DQ4
2F	34	VREFB2FNO	IO				LVDS2F_7p	No		AV20	DQ34	DQ17	DQ8	DQ4
2F	33	VREFB2FNO	IO				LVDS2F_8n	Yes		BA20	DQ5n34	DQ17	DQ5n8/CGn8	DQ4
2F	32	VREFB2FNO	IO				LVDS2F_8p	Yes		BB20	DQ534	DQ17	DQ58/CG8	DQ4
2F	31	VREFB2FNO	IO				LVDS2F_9n	No		AV21	DQ34	DQ17	DQ8	DQ4
2F	30	VREFB2FNO	IO				LVDS2F_9p	No		AW21	DQ34	DQ17	DQ8	DQ4
2F	29	VREFB2FNO	IO	PLL_2F_CLKOUT1n			LVDS2F_10n	Yes		BA19	DQ5n35	DQ5n17/CGn17	DQ8	DQ4
2F	28	VREFB2FNO	IO	PLL_2F_CLKOUT1p,PLL_2F_CLKOUT1,PLL_2F_FB1			LVDS2F_10p	Yes		BB19	DQ535	DQ517/CG17	DQ8	DQ4
2F	27	VREFB2FNO	IO				LVDS2F_11n	No		AV21	DQ35	DQ17	DQ8	DQ4
2F	26	VREFB2FNO	IO	RZQ_2F			LVDS2F_11p	No		BA21	DQ35	DQ17	DQ8	DQ4
2F	25	VREFB2FNO	IO	CLK_2F_1n			LVDS2F_12n	Yes		AV19	DQ35	DQ17	DQ8	DQ4
2F	24	VREFB2FNO	IO	CLK_2F_1p			LVDS2F_12p	Yes		AV19	DQ35	DQ17	DQ8	DQ4
2F	23	VREFB2FNO	IO	CLK_2F_0n			LVDS2F_13n	No		AR24	DQ36	DQ18	DQ9	DQ4
2F	22	VREFB2FNO	IO	CLK_2F_0p			LVDS2F_13p	No		AR23	DQ36	DQ18	DQ9	DQ4
2F	21	VREFB2FNO	IO				LVDS2F_14n	Yes		AN23	DQ5n36	DQ18	DQ9	DQ5n4/CGn4
2F	20	VREFB2FNO	IO				LVDS2F_14p	Yes		AP23	DQ536	DQ18	DQ9	DQ54/CG4
2F	19	VREFB2FNO	IO	PLL_2F_CLKOUT0n			LVDS2F_15n	No		AL25	DQ36	DQ18	DQ9	DQ4
2F	18	VREFB2FNO	IO	PLL_2F_CLKOUT0p,PLL_2F_CLKOUT0,PLL_2F_FB0			LVDS2F_15p	No		AL26	DQ36	DQ18	DQ9	DQ4
2F	17	VREFB2FNO	IO				LVDS2F_16n	Yes		AM24	DQ5n37	DQ5n18/CGn18	DQ9	DQ4
2F	16	VREFB2FNO	IO				LVDS2F_16p	Yes		AL24	DQ537	DQ518/CG18	DQ9	DQ4
2F	15	VREFB2FNO	IO				LVDS2F_17n	No		AP25	DQ37	DQ18	DQ9	DQ4
2F	14	VREFB2FNO	IO				LVDS2F_17p	No		AP24	DQ37	DQ18	DQ9	DQ4
2F	13	VREFB2FNO	IO				LVDS2F_18n	Yes		AN25	DQ37	DQ18	DQ9	DQ4
2F	12	VREFB2FNO	IO				LVDS2F_18p	Yes		AM25	DQ37	DQ18	DQ9	DQ4
2F	11	VREFB2FNO	IO				LVDS2F_19n	No		AW23	DQ38	DQ19	DQ9	DQ4
2F	10	VREFB2FNO	IO				LVDS2F_19p	No		AY23	DQ38	DQ19	DQ9	DQ4
2F	9	VREFB2FNO	IO				LVDS2F_20n	Yes		AV22	DQ5n38	DQ19	DQ5n9/CGn9	DQ4
2F	8	VREFB2FNO	IO				LVDS2F_20p	Yes		AU22	DQ538	DQ19	DQ59/CG9	DQ4
2F	7	VREFB2FNO	IO				LVDS2F_21n	No		AU23	DQ38	DQ19	DQ9	DQ4
2F	6	VREFB2FNO	IO				LVDS2F_21p	No		AV23	DQ38	DQ19	DQ9	DQ4
2F	5	VREFB2FNO	IO				LVDS2F_22n	Yes		BB22	DQ5n39	DQ5n19/CGn19	DQ9	DQ4
2F	4	VREFB2FNO	IO				LVDS2F_22p	Yes		BB23	DQ539	DQ519/CG19	DQ9	DQ4
2F	3	VREFB2FNO	IO				LVDS2F_23n	No		AR22	DQ39	DQ19	DQ9	DQ4
2F	2	VREFB2FNO	IO				LVDS2F_23p	No		AT22	DQ39	DQ19	DQ9	DQ4
2F	1	VREFB2FNO	IO				LVDS2F_24n	Yes		AV22	DQ39	DQ19	DQ9	DQ4
2F	0	VREFB2FNO	IO				LVDS2F_24p	Yes		BA22	DQ39	DQ19	DQ9	DQ4
2C	47	VREFB2CNO	IO				LVDS2C_1n	No		AT31	DQ40	DQ20	DQ10	DQ5
2C	46	VREFB2CNO	IO				LVDS2C_1p	No		AT30	DQ40	DQ20	DQ10	DQ5
2C	45	VREFB2CNO	IO				LVDS2C_2n	Yes		AM30	DQ5n40	DQ20	DQ10	DQ5
2C	44	VREFB2CNO	IO				LVDS2C_2p	Yes		AL30	DQ540	DQ20	DQ10	DQ5
2C	43	VREFB2CNO	IO				LVDS2C_3n	No		AP30	DQ40	DQ20	DQ10	DQ5
2C	42	VREFB2CNO	IO				LVDS2C_3p	No		AN30	DQ40	DQ20	DQ10	DQ5
2C	41	VREFB2CNO	IO				LVDS2C_4n	Yes		AR30	DQ5n41	DQ5n20/CGn20	DQ10	DQ5
2C	40	VREFB2CNO	IO				LVDS2C_4p	Yes		AP29	DQ541	DQ520/CG20	DQ10	DQ5
2C	39	VREFB2CNO	IO				LVDS2C_5n	No		AR28	DQ41	DQ20	DQ10	DQ5
2C	38	VREFB2CNO	IO				LVDS2C_5p	No		AP28	DQ41	DQ20	DQ10	DQ5
2C	37	VREFB2CNO	IO				LVDS2C_6n	Yes		AT29	DQ41	DQ20	DQ10	DQ5
2C	36	VREFB2CNO	IO				LVDS2C_6p	Yes		AR29	DQ41	DQ20	DQ10	DQ5
2C	35	VREFB2CNO	IO				LVDS2C_7n	No		AL27	DQ42	DQ21	DQ10	DQ5
2C	34	VREFB2CNO	IO				LVDS2C_7p	No		AM27	DQ42	DQ21	DQ10	DQ5
2C	33	VREFB2CNO	IO				LVDS2C_8n	Yes		AL30	DQ5n42	DQ21	DQ5n10/CGn10	DQ5
2C	32	VREFB2CNO	IO				LVDS2C_8p	Yes		AN29	DQ42	DQ21	DQ510/CG10	DQ5
2C	31	VREFB2CNO	IO				LVDS2C_9n	No		AT27	DQ42	DQ21	DQ10	DQ5
2C	30	VREFB2CNO	IO				LVDS2C_9p	No		AP26	DQ42	DQ21	DQ10	DQ5
2C	29	VREFB2CNO	IO	PLL_2C_CLKOUT1n			LVDS2C_10n	Yes		AK27	DQ5n43	DQ5n21/CGn21	DQ10	DQ5
2C	28	VREFB2CNO	IO	PLL_2C_CLKOUT1p,PLL_2C_CLKOUT1,PLL_2C_FB1			LVDS2C_10p	Yes		AK28	DQ543	DQ521/CG21	DQ10	DQ5
2C	27	VREFB2CNO	IO				LVDS2C_11n	No		AN28	DQ43	DQ21	DQ10	DQ5

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2C	26		VREFB2CNO	IO			LVD52C_11p	No		AM28	DQ43	DQ21	DQ10	DQ5
2C	25		VREFB2CNO	IO	RZQ_2C		LVD52C_12n	Yes		AL29	DQ43	DQ21	DQ10	DQ5
2C	24		VREFB2CNO	IO	CLK_2C_1b		LVD52C_13b	Yes		AM25	DQ43	DQ21	DQ10	DQ5
2C	23		VREFB2CNO	IO	CLK_2C_0n		LVD52C_13n	No		AV26	DQ44	DQ22	DQ11	DQ5
2C	22		VREFB2CNO	IO	CLK_2C_0p		LVD52C_13p	No		AV27	DQ44	DQ22	DQ11	DQ5
2C	21		VREFB2CNO	IO			LVD52C_14n	Yes		BB27	D05n44	DQ22	DQ11	DQ5n5/CO5n
2C	20		VREFB2CNO	IO			LVD52C_14p	Yes		BA27	D0544	DQ22	DQ11	DQ5S5/CO5
2C	19		VREFB2CNO	IO	PLL_2C_CLKOUT0n		LVD52C_15n	No		AV27	DQ44	DQ22	DQ11	DQ5
2C	18		VREFB2CNO	IO	PLL_2C_CLKOUT0p,PLL_2C_CLKOUT0,PLL_2C_FB0		LVD52C_15p	No		BA26	DQ44	DQ22	DQ11	DQ5
2C	17		VREFB2CNO	IO			LVD52C_16n	Yes		BA25	D05n45	D05n22/CO2n2	DQ11	DQ5
2C	16		VREFB2CNO	IO			LVD52C_16p	Yes		BB25	D0545	D0522/CO22	DQ11	DQ5
2C	15		VREFB2CNO	IO			LVD52C_17n	No		AV26	DQ45	DQ22	DQ11	DQ5
2C	14		VREFB2CNO	IO			LVD52C_17p	No		AW26	DQ45	DQ22	DQ11	DQ5
2C	13		VREFB2CNO	IO			LVD52C_18n	Yes		BA24	DQ45	DQ22	DQ11	DQ5
2C	12		VREFB2CNO	IO			LVD52C_18p	Yes		BB24	DQ45	DQ22	DQ11	DQ5
2C	11		VREFB2CNO	IO			LVD52C_19n	No		AU24	DQ46	DQ23	DQ11	DQ5
2C	10		VREFB2CNO	IO			LVD52C_19p	No		AT24	DQ46	DQ23	DQ11	DQ5
2C	9		VREFB2CNO	IO			LVD52C_20n	Yes		AW25	D05n46	DQ23	D05n11/CO11	DQ5
2C	8		VREFB2CNO	IO			LVD52C_20p	Yes		AV25	D0546	DQ23	D0511/CO11	DQ5
2C	7		VREFB2CNO	IO			LVD52C_21n	No		AT26	DQ46	DQ23	DQ11	DQ5
2C	6		VREFB2CNO	IO			LVD52C_21p	No		AR27	DQ46	DQ23	DQ11	DQ5
2C	5		VREFB2CNO	IO			LVD52C_22n	Yes		AU27	D05n47	D05n23/CO23	DQ11	DQ5
2C	4		VREFB2CNO	IO			LVD52C_22p	Yes		AT27	D0547	D0523/CO23	DQ11	DQ5
2C	3		VREFB2CNO	IO			LVD52C_23n	No		AV24	DQ47	DQ23	DQ11	DQ5
2C	2		VREFB2CNO	IO			LVD52C_23p	No		AW24	DQ47	DQ23	DQ11	DQ5
2C	1		VREFB2CNO	IO			LVD52C_24n	Yes		AU25	DQ47	DQ23	DQ11	DQ5
2C	0		VREFB2CNO	IO			LVD52C_24p	Yes		AT25	DQ47	DQ23	DQ11	DQ5
3L	47		VREFB3LNO	IO			LVD53L_1n	No		A7	DQ64	DQ32	DQ16	DQ8
3L	46		VREFB3LNO	IO			LVD53L_1p	No		A6	DQ64	DQ32	DQ16	DQ8
3L	45		VREFB3LNO	IO			LVD53L_2n	Yes		E8	D05n64	DQ32	DQ16	DQ8
3L	44		VREFB3LNO	IO			LVD53L_2p	Yes		E9	D0564	DQ32	DQ16	DQ8
3L	43		VREFB3LNO	IO			LVD53L_3n	No		A5	DQ64	DQ32	DQ16	DQ8
3L	42		VREFB3LNO	IO			LVD53L_3p	No		B5	DQ64	DQ32	DQ16	DQ8
3L	41		VREFB3LNO	IO			LVD53L_4n	Yes		B7	D05n65	D05n32/CO32	DQ16	DQ8
3L	40		VREFB3LNO	IO			LVD53L_4p	Yes		C7	D0565	D0532/CO32	DQ16	DQ8
3L	39		VREFB3LNO	IO			LVD53L_5n	No		D6	DQ65	DQ32	DQ16	DQ8
3L	38		VREFB3LNO	IO			LVD53L_5p	No		C6	DQ65	DQ32	DQ16	DQ8
3L	37		VREFB3LNO	IO			LVD53L_6n	Yes		E7	DQ65	DQ32	DQ16	DQ8
3L	36		VREFB3LNO	IO			LVD53L_6p	Yes		E6	DQ65	DQ32	DQ16	DQ8
3L	35		VREFB3LNO	IO			LVD53L_7n	No		F10	DQ66	DQ33	DQ16	DQ8
3L	34		VREFB3LNO	IO			LVD53L_7p	No		F9	DQ66	DQ33	DQ16	DQ8
3L	33		VREFB3LNO	IO			LVD53L_8n	Yes		H13	D05n66	DQ33	D05n16/CO16	DQ8
3L	32		VREFB3LNO	IO			LVD53L_8p	Yes		J13	D0566	DQ33	D0516/CO16	DQ8
3L	31		VREFB3LNO	IO			LVD53L_9n	No		J11	DQ66	DQ33	DQ16	DQ8
3L	30		VREFB3LNO	IO			LVD53L_9p	No		J10	DQ66	DQ33	DQ16	DQ8
3L	29		VREFB3LNO	IO	PLL_3L_CLKOUT1n		LVD53L_10n	Yes		G9	D05n67	D05n33/CO33	DQ16	DQ8
3L	28		VREFB3LNO	IO	PLL_3L_CLKOUT1p,PLL_3L_CLKOUT1,PLL_3L_FB1		LVD53L_10p	Yes		G8	D0567	D0533/CO33	DQ16	DQ8
3L	27		VREFB3LNO	IO			LVD53L_11n	Yes		H12	DQ67	DQ33	DQ16	DQ8
3L	26		VREFB3LNO	IO	RZQ_3L		LVD53L_11p	No		H11	DQ67	DQ33	DQ16	DQ8
3L	25		VREFB3LNO	IO	CLK_3L_1n		LVD53L_12n	Yes		G10	DQ67	DQ33	DQ16	DQ8
3L	24		VREFB3LNO	IO	CLK_3L_1p		LVD53L_12p	Yes		H10	DQ67	DQ33	DQ16	DQ8
3L	23		VREFB3LNO	IO	CLK_3L_0n		LVD53L_13n	No		B3	DQ68	DQ34	DQ17	DQ8
3L	22		VREFB3LNO	IO	CLK_3L_0p		LVD53L_13p	No		B2	DQ68	DQ34	DQ17	DQ8
3L	21		VREFB3LNO	IO			LVD53L_14n	Yes		B4	D05n68	DQ34	DQ17	DQ5n8/CO8
3L	20		VREFB3LNO	IO			LVD53L_14p	Yes		A4	D0568	DQ34	DQ17	DQ5n8/CO8
3L	19		VREFB3LNO	IO	PLL_3L_CLKOUT0n		LVD53L_15n	No		C3	DQ68	DQ34	DQ17	DQ8
3L	18		VREFB3LNO	IO	PLL_3L_CLKOUT0p,PLL_3L_CLKOUT0,PLL_3L_FB0		LVD53L_15p	No		C2	DQ68	DQ34	DQ17	DQ8
3L	17		VREFB3LNO	IO			LVD53L_16n	Yes		D5	D05n69	D05n34/CO34	DQ17	DQ8
3L	16		VREFB3LNO	IO			LVD53L_16p	Yes		C5	D0569	D0534/CO34	DQ17	DQ8
3L	15		VREFB3LNO	IO			LVD53L_17n	No		D1	DQ69	DQ34	DQ17	DQ8
3L	14		VREFB3LNO	IO			LVD53L_17p	No		E1	DQ69	DQ34	DQ17	DQ8
3L	13		VREFB3LNO	IO			LVD53L_18n	Yes		D4	DQ69	DQ34	DQ17	DQ8
3L	12		VREFB3LNO	IO			LVD53L_18p	Yes		D3	DQ69	DQ34	DQ17	DQ8
3L	11		VREFB3LNO	IO			LVD53L_19n	No		F7	DQ70	DQ35	DQ17	DQ8
3L	10		VREFB3LNO	IO			LVD53L_19p	No		G7	DQ70	DQ35	DQ17	DQ8
3L	9		VREFB3LNO	IO			LVD53L_20n	Yes		E2	D05n70	DQ35	D05n17/CO17	DQ8
3L	8		VREFB3LNO	IO			LVD53L_20p	Yes		E3	D0570	DQ35	D0517/CO17	DQ8
3L	7		VREFB3LNO	IO			LVD53L_21n	No		H8	DQ70	DQ35	DQ17	DQ8
3L	6		VREFB3LNO	IO			LVD53L_21p	No		H7	DQ70	DQ35	DQ17	DQ8
3L	5		VREFB3LNO	IO			LVD53L_22n	Yes		E4	D05n71	D05n35/CO35	DQ17	DQ8
3L	4		VREFB3LNO	IO			LVD53L_22p	Yes		F4	D0571	D0535/CO35	DQ17	DQ8
3L	3		VREFB3LNO	IO			LVD53L_23n	No		J9	DQ71	DQ35	DQ17	DQ8
3L	2		VREFB3LNO	IO			LVD53L_23p	No		J8	DQ71	DQ35	DQ17	DQ8
3L	1		VREFB3LNO	IO			LVD53L_24n	Yes		F6	DQ71	DQ35	DQ17	DQ8
3K	47		VREFB3KNO	IO			LVD53K_1n	No		K9	DQ72	DQ36	DQ18	DQ9
3K	46		VREFB3KNO	IO			LVD53K_1p	No		L9	DQ72	DQ36	DQ18	DQ9
3K	45		VREFB3KNO	IO			LVD53K_2n	Yes		K12	D05n72	DQ36	DQ18	DQ9
3K	44		VREFB3KNO	IO			LVD53K_2p	Yes		K11	D0572	DQ36	DQ18	DQ9
3K	43		VREFB3KNO	IO			LVD53K_3n	No		L10	DQ72	DQ36	DQ18	DQ9
3K	42		VREFB3KNO	IO			LVD53K_3p	No		L11	DQ72	DQ36	DQ18	DQ9
3K	41		VREFB3KNO	IO			LVD53K_4n	Yes		L12	D05n73	D05n36/CO36	DQ18	DQ9
3K	40		VREFB3KNO	IO			LVD53K_4p	Yes		M12	D0573	D0536/CO36	DQ18	DQ9
3K	39		VREFB3KNO	IO			LVD53K_5n	No		M13	DQ73	DQ36	DQ18	DQ9
3K	38		VREFB3KNO	IO			LVD53K_5p	No		M14	DQ73	DQ36	DQ18	DQ9
3K	37		VREFB3KNO	IO			LVD53K_6n	Yes		K13	DQ73	DQ36	DQ18	DQ9
3K	36		VREFB3KNO	IO			LVD53K_6p	Yes		K14	DQ73	DQ36	DQ18	DQ9
3K	35		VREFB3KNO	IO			LVD53K_7n	No		G5	DQ74	DQ37	DQ18	DQ9
3K	34		VREFB3KNO	IO			LVD53K_7p	No		G4	DQ74	DQ37	DQ18	DQ9
3K	33		VREFB3KNO	IO			LVD53K_8n	Yes		H6	D05n74	DQ37	D05n18/CO18	DQ9
3K	32		VREFB3KNO	IO			LVD53K_8p	Yes		H5	D0574	DQ37	D0518/CO18	DQ9
3K	31		VREFB3KNO	IO			LVD53K_9n	No		G3	DQ74	DQ37	DQ18	DQ9
3K	30		VREFB3KNO	IO			LVD53K_9p	No		H3	DQ74	DQ37	DQ18	DQ9
3K	29		VREFB3KNO	IO	PLL_3K_CLKOUT1n		LVD53K_10n	Yes		J6	D05n75	D05n37/CO37	DQ18	DQ9
3K	28		VREFB3KNO	IO	PLL_3K_CLKOUT1p,PLL_3K_CLKOUT1,PLL_3K_FB1		LVD53K_10p	Yes		K6	D0575	D0537/CO37	DQ18	DQ9
3K	27		VREFB3KNO	IO			LVD53K_11n	No		J4	DQ75	DQ37	DQ18	DQ9
3K	26		VREFB3KNO	IO	RZQ_3K		LVD53K_11p	No		J5	DQ75	DQ37	DQ18	DQ9

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3K	25	VREFB3KNO	IO	LDV53K_12n				No		K7	DQ75	DQ37	DQ18	DQ9
3K	24	VREFB3KNO	IO	CLK_3K_1p			LDV53K_12p	Yes		K8	DQ75	DQ37	DQ18	DQ9
3K	23	VREFB3KNO	IO	CLK_3K_0n			LDV53K_12n	No		L2	DQ76	DQ38	DQ19	DQ9
3K	22	VREFB3KNO	IO	CLK_3K_0p			LDV53K_13p	No		K3	DQ76	DQ38	DQ19	DQ9
3K	21	VREFB3KNO	IO				LDV53K_14n	Yes		H2	DQ5n76	DQ38	DQ19	DQ5n9/CQn9
3K	20	VREFB3KNO	IO				LDV53K_14p	Yes		G2	DQ576	DQ38	DQ19	DQ59/CQ9
3K	19	VREFB3KNO	IO	PLL_3K_CLKOUT0n			LDV53K_15n	No		K1	DQ76	DQ38	DQ19	DQ9
3K	18	VREFB3KNO	IO	PLL_3K_CLKOUT0p,PLL_3K_CLKOUT0,PLL_3K_FB0			LDV53K_15p	No		L1	DQ76	DQ38	DQ19	DQ9
3K	17	VREFB3KNO	IO				LDV53K_16n	Yes		F1	DQ5n77	DQ5n38/CQn38	DQ19	DQ9
3K	16	VREFB3KNO	IO				LDV53K_16p	Yes		F2	DQ577	DQ538/CQ38	DQ19	DQ9
3K	15	VREFB3KNO	IO				LDV53K_17n	No		K2	DQ77	DQ38	DQ19	DQ9
3K	14	VREFB3KNO	IO				LDV53K_17p	No		L2	DQ77	DQ38	DQ19	DQ9
3K	13	VREFB3KNO	IO				LDV53K_18n	Yes		J1	DQ77	DQ38	DQ19	DQ9
3K	12	VREFB3KNO	IO				LDV53K_18p	Yes		H1	DQ77	DQ38	DQ19	DQ9
3K	11	VREFB3KNO	IO				LDV53K_19n	No		K4	DQ78	DQ38	DQ19	DQ9
3K	10	VREFB3KNO	IO				LDV53K_19p	No		L4	DQ78	DQ39	DQ19	DQ9
3K	9	VREFB3KNO	IO				LDV53K_20n	Yes		L7	DQ5n78	DQ39	DQ5n19/CQn19	DQ9
3K	8	VREFB3KNO	IO				LDV53K_20p	Yes		L6	DQ578	DQ39	DQ519/CQ19	DQ9
3K	7	VREFB3KNO	IO				LDV53K_21n	No		M3	DQ78	DQ39	DQ19	DQ9
3K	6	VREFB3KNO	IO				LDV53K_21p	No		M4	DQ78	DQ39	DQ19	DQ9
3K	5	VREFB3KNO	IO				LDV53K_22n	Yes		M7	DQ5n79	DQ5n39/CQn39	DQ19	DQ9
3K	4	VREFB3KNO	IO				LDV53K_22p	Yes		M8	DQ579	DQ539/CQ39	DQ19	DQ9
3K	3	VREFB3KNO	IO				LDV53K_23n	No		L5	DQ79	DQ39	DQ19	DQ9
3K	2	VREFB3KNO	IO				LDV53K_23p	No		M5	DQ79	DQ39	DQ19	DQ9
3K	1	VREFB3KNO	IO				LDV53K_24n	Yes		M9	DQ79	DQ39	DQ19	DQ9
3K	0	VREFB3KNO	IO				LDV53K_24p	Yes		M10	DQ79	DQ39	DQ19	DQ9
3J	47	VREFB3JNO	IO				LDV53J_1n	No		R1	DQ80	DQ40	DQ20	DQ10
3J	46	VREFB3JNO	IO				LDV53J_1p	No		T1	DQ80	DQ40	DQ20	DQ10
3J	45	VREFB3JNO	IO				LDV53J_2n	Yes		M2	DQ5n80	DQ40	DQ20	DQ10
3J	44	VREFB3JNO	IO				LDV53J_2p	Yes		N2	DQ580	DQ40	DQ20	DQ10
3J	43	VREFB3JNO	IO				LDV53J_3n	No		R2	DQ80	DQ40	DQ20	DQ10
3J	42	VREFB3JNO	IO				LDV53J_3p	No		T2	DQ80	DQ40	DQ20	DQ10
3J	41	VREFB3JNO	IO				LDV53J_4n	Yes		N1	DQ5n81	DQ5n40/CQn40	DQ20	DQ10
3J	40	VREFB3JNO	IO				LDV53J_4p	Yes		P1	DQ581	DQ540/CQ40	DQ20	DQ10
3J	39	VREFB3JNO	IO				LDV53J_5n	No		R4	DQ81	DQ40	DQ20	DQ10
3J	38	VREFB3JNO	IO				LDV53J_5p	No		K3	DQ81	DQ40	DQ20	DQ10
3J	37	VREFB3JNO	IO				LDV53J_6n	Yes		P3	DQ81	DQ40	DQ20	DQ10
3J	36	VREFB3JNO	IO				LDV53J_6p	Yes		N3	DQ81	DQ40	DQ20	DQ10
3J	35	VREFB3JNO	IO				LDV53J_7n	No		N8	DQ82	DQ41	DQ20	DQ10
3J	34	VREFB3JNO	IO				LDV53J_7p	No		N7	DQ82	DQ41	DQ20	DQ10
3J	33	VREFB3JNO	IO				LDV53J_8n	Yes		P6	DQ5n82	DQ41	DQ5n20/CQn20	DQ10
3J	32	VREFB3JNO	IO				LDV53J_8p	Yes		R6	DQ582	DQ41	DQ520/CQ20	DQ10
3J	31	VREFB3JNO	IO				LDV53J_9n	No		N6	DQ82	DQ41	DQ20	DQ10
3J	30	VREFB3JNO	IO				LDV53J_9p	No		N5	DQ82	DQ41	DQ20	DQ10
3J	29	VREFB3JNO	IO	PLL_3J_CLKOUT1n			LDV53J_10n	Yes		P8	DQ5n83	DQ5n41/CQn41	DQ20	DQ10
3J	28	VREFB3JNO	IO	PLL_3J_CLKOUT1p,PLL_3J_CLKOUT1,PLL_3J_FB1			LDV53J_10p	Yes		P9	DQ583	DQ541/CQ41	DQ20	DQ10
3J	27	VREFB3JNO	IO				LDV53J_11n	No		P4	DQ83	DQ41	DQ20	DQ10
3J	26	VREFB3JNO	IO	RZQ_3J			LDV53J_11p	No		P5	DQ83	DQ41	DQ20	DQ10
3J	25	VREFB3JNO	IO	CLK_3J_1n			LDV53J_12n	Yes		N10	DQ83	DQ41	DQ20	DQ10
3J	24	VREFB3JNO	IO	CLK_3J_1p			LDV53J_12p	Yes		P10	DQ83	DQ41	DQ20	DQ10
3J	23	VREFB3JNO	IO	CLK_3J_0n			LDV53J_13n	No		U2	DQ84	DQ42	DQ21	DQ10
3J	22	VREFB3JNO	IO	CLK_3J_0p			LDV53J_13p	No		U3	DQ84	DQ42	DQ21	DQ10
3J	21	VREFB3JNO	IO				LDV53J_14n	Yes		H8	DQ5n84	DQ42	DQ21	DQ5n10/CQn10
3J	20	VREFB3JNO	IO				LDV53J_14p	Yes		R7	DQ584	DQ42	DQ21	DQ510/CQ10
3J	19	VREFB3JNO	IO	PLL_3J_CLKOUT0n			LDV53J_15n	No		T4	DQ84	DQ42	DQ21	DQ10
3J	18	VREFB3JNO	IO	PLL_3J_CLKOUT0p,PLL_3J_CLKOUT0,PLL_3J_FB0			LDV53J_15p	No		U4	DQ84	DQ42	DQ21	DQ10
3J	17	VREFB3JNO	IO				LDV53J_16n	Yes		T7	DQ5n85	DQ5n42/CQn42	DQ21	DQ10
3J	16	VREFB3JNO	IO				LDV53J_16p	Yes		T6	DQ585	DQ542/CQ42	DQ21	DQ10
3J	15	VREFB3JNO	IO				LDV53J_17n	No		T5	DQ85	DQ42	DQ21	DQ10
3J	14	VREFB3JNO	IO				LDV53J_17p	No		U5	DQ85	DQ42	DQ21	DQ10
3J	13	VREFB3JNO	IO				LDV53J_18n	Yes		T9	DQ85	DQ42	DQ21	DQ10
3J	12	VREFB3JNO	IO				LDV53J_18p	Yes		R9	DQ85	DQ42	DQ21	DQ10
3J	11	VREFB3JNO	IO				LDV53J_19n	No		N11	DQ86	DQ43	DQ21	DQ10
3J	10	VREFB3JNO	IO				LDV53J_19p	No		N12	DQ86	DQ43	DQ21	DQ10
3J	9	VREFB3JNO	IO				LDV53J_20n	Yes		P11	DQ5n86	DQ43	DQ5n21/CQn21	DQ10
3J	8	VREFB3JNO	IO				LDV53J_20p	Yes		R11	DQ586	DQ43	DQ521/CQ21	DQ10
3J	7	VREFB3JNO	IO				LDV53J_21n	No		R12	DQ86	DQ43	DQ21	DQ10
3J	6	VREFB3JNO	IO				LDV53J_21p	No		T12	DQ86	DQ43	DQ21	DQ10
3J	5	VREFB3JNO	IO				LDV53J_22n	Yes		N13	DQ5n87	DQ5n43/CQn43	DQ21	DQ10
3J	4	VREFB3JNO	IO				LDV53J_22p	Yes		P13	DQ587	DQ543/CQ43	DQ21	DQ10
3J	3	VREFB3JNO	IO				LDV53J_23n	No		R14	DQ87	DQ43	DQ21	DQ10
3J	2	VREFB3JNO	IO				LDV53J_23p	No		R13	DQ87	DQ43	DQ21	DQ10
3J	1	VREFB3JNO	IO				LDV53J_24n	Yes		T11	DQ87	DQ43	DQ21	DQ10
3J	0	VREFB3JNO	IO				LDV53J_24p	Yes		T10	DQ87	DQ43	DQ21	DQ10
3J	47	VREFB3JNO	IO				LDV53J_1n	No		V6	DQ88	DQ44	DQ22	DQ11
3J	46	VREFB3JNO	IO				LDV53J_1p	No		V7	DQ88	DQ44	DQ22	DQ11
3J	45	VREFB3JNO	IO				LDV53J_2n	Yes		U7	DQ5n88	DQ44	DQ22	DQ11
3J	44	VREFB3JNO	IO				LDV53J_2p	Yes		U8	DQ588	DQ44	DQ22	DQ11
3J	43	VREFB3JNO	IO				LDV53J_3n	No		V8	DQ88	DQ44	DQ22	DQ11
3J	42	VREFB3JNO	IO				LDV53J_3p	No		W8	DQ88	DQ44	DQ22	DQ11
3J	41	VREFB3JNO	IO				LDV53J_4n	Yes		U9	DQ5n89	DQ5n44/CQn44	DQ22	DQ11
3J	40	VREFB3JNO	IO				LDV53J_4p	Yes		U10	DQ589	DQ544/CQ44	DQ22	DQ11
3J	39	VREFB3JNO	IO				LDV53J_5n	No		V11	DQ89	DQ44	DQ22	DQ11
3J	38	VREFB3JNO	IO				LDV53J_5p	No		V10	DQ89	DQ44	DQ22	DQ11
3J	37	VREFB3JNO	IO				LDV53J_6n	Yes		U12	DQ89	DQ44	DQ22	DQ11
3J	36	VREFB3JNO	IO				LDV53J_6p	Yes		V12	DQ89	DQ44	DQ22	DQ11
3J	35	VREFB3JNO	IO				LDV53J_7n	No		V11	DQ90	DQ45	DQ22	DQ11
3J	34	VREFB3JNO	IO				LDV53J_7p	No		W1	DQ90	DQ45	DQ22	DQ11
3J	33	VREFB3JNO	IO				LDV53J_8n	Yes		V2	DQ5n90	DQ45	DQ5n22/CQn22	DQ11
3J	32	VREFB3JNO	IO				LDV53J_8p	Yes		V3	DQ590	DQ45	DQ522/CQ22	DQ11
3J	31	VREFB3JNO	IO				LDV53J_9n	No		V1	DQ90	DQ45	DQ22	DQ11
3J	30	VREFB3JNO	IO				LDV53J_9p	No		A1	DQ90	DQ45	DQ22	DQ11
3J	29	VREFB3JNO	IO	PLL_3J_CLKOUT1n			LDV53J_10n	Yes		W3	DQ5n91	DQ5n45/CQn45	DQ22	DQ11
3J	28	VREFB3JNO	IO	PLL_3J_CLKOUT1p,PLL_3J_CLKOUT1,PLL_3J_FB1			LDV53J_10p	Yes		W4	DQ591	DQ545/CQ45	DQ22	DQ11
3J	27	VREFB3JNO	IO				LDV53J_11n	No		Y2	DQ91	DQ45	DQ22	DQ11
3J	26	VREFB3JNO	IO	RZQ_3J			LDV53J_11p	No		Y3	DQ91	DQ45	DQ22	DQ11
3J	25	VREFB3JNO	IO	CLK_3J_1n			LDV53J_12n	Yes		V5	DQ91	DQ45	DQ22	DQ11

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3I	24	VREFB3I0	IO				LVDS3I_12p	Yes		W5	D091	DQ45	DQ22	DQ11
3I	23	VREFB3I0	IO	CLK_3I_1p			LVDS3I_13n	No		Y4	D092	DQ46	DQ23	DQ11
3I	22	VREFB3I0	IO	CLK_3I_0n			LVDS3I_13p	No		AA4	D092	DQ46	DQ23	DQ11
3I	21	VREFB3I0	IO				LVDS3I_14n	Yes		Y6	D092	DQ46	DQ23	DQ511/CO11
3I	20	VREFB3I0	IO				LVDS3I_14p	Yes		W6	D092	DQ46	DQ23	DQ511/CO11
3I	19	VREFB3I0	IO	PLL_3I_CLKOUT0n			LVDS3I_15n	No		AA2	D092	DQ46	DQ23	DQ11
3I	18	VREFB3I0	IO	PLL_3I_CLKOUT0,PLL_3I_CLKOUT0,PLL_3I_F80			LVDS3I_15p	No		AB2	D092	DQ46	DQ23	DQ11
3I	17	VREFB3I0	IO				LVDS3I_16n	Yes		AA6	D093	DQ546/CO46	DQ23	DQ11
3I	16	VREFB3I0	IO				LVDS3I_16p	Yes		AA5	D093	DQ546/CO46	DQ23	DQ11
3I	15	VREFB3I0	IO				LVDS3I_17n	No		AB3	D093	DQ46	DQ23	DQ11
3I	14	VREFB3I0	IO				LVDS3I_17p	No		AB4	D093	DQ46	DQ23	DQ11
3I	13	VREFB3I0	IO				LVDS3I_18n	Yes		AA7	D093	DQ46	DQ23	DQ11
3I	12	VREFB3I0	IO				LVDS3I_18p	Yes		Y7	D093	DQ46	DQ23	DQ11
3I	11	VREFB3I0	IO				LVDS3I_19n	No		Y12	D094	DQ47	DQ23	DQ11
3I	10	VREFB3I0	IO				LVDS3I_19p	No		Y13	D094	DQ47	DQ23	DQ11
3I	9	VREFB3I0	IO				LVDS3I_20n	Yes		W10	D094	DQ47	DQ523/CO23	DQ11
3I	8	VREFB3I0	IO				LVDS3I_20p	Yes		W9	D094	DQ47	DQ523/CO23	DQ11
3I	7	VREFB3I0	IO				LVDS3I_21n	No		AA9	D094	DQ47	DQ23	DQ11
3I	6	VREFB3I0	IO				LVDS3I_21p	No		AA10	D094	DQ47	DQ23	DQ11
3I	5	VREFB3I0	IO				LVDS3I_22n	Yes		W11	D095	DQ547/CO47	DQ23	DQ11
3I	4	VREFB3I0	IO				LVDS3I_22p	Yes		Y11	D095	DQ547/CO47	DQ23	DQ11
3I	3	VREFB3I0	IO				LVDS3I_23n	No		AA11	D095	DQ47	DQ23	DQ11
3I	2	VREFB3I0	IO				LVDS3I_23p	No		AA12	D095	DQ47	DQ23	DQ11
3I	1	VREFB3I0	IO				LVDS3I_24n	Yes		Y9	D095	DQ47	DQ23	DQ11
3D	47	VREFB3D0	IO				LVDS3D_24p	Yes		Y8	D095	DQ47	DQ23	DQ11
3D	46	VREFB3D0	IO				LVDS3D_1n	No		AB10	D096	DQ48	DQ24	DQ12
3D	45	VREFB3D0	IO				LVDS3D_1p	No		AB9	D096	DQ48	DQ24	DQ12
3D	44	VREFB3D0	IO				LVDS3D_2n	Yes		AB12	D096	DQ48	DQ24	DQ12
3D	43	VREFB3D0	IO				LVDS3D_2p	Yes		AB13	D096	DQ48	DQ24	DQ12
3D	42	VREFB3D0	IO				LVDS3D_3n	No		AB8	D096	DQ48	DQ24	DQ12
3D	41	VREFB3D0	IO				LVDS3D_3p	No		AB7	D096	DQ48	DQ24	DQ12
3D	40	VREFB3D0	IO				LVDS3D_4n	Yes		AC13	D097	DQ548/CO48	DQ24	DQ12
3D	39	VREFB3D0	IO				LVDS3D_4p	Yes		AC12	D097	DQ548/CO48	DQ24	DQ12
3D	38	VREFB3D0	IO				LVDS3D_5n	No		AC11	D097	DQ48	DQ24	DQ12
3D	37	VREFB3D0	IO				LVDS3D_5p	No		AC10	D097	DQ48	DQ24	DQ12
3D	36	VREFB3D0	IO				LVDS3D_6n	Yes		AD10	D097	DQ48	DQ24	DQ12
3D	35	VREFB3D0	IO				LVDS3D_6p	Yes		AD11	D097	DQ48	DQ24	DQ12
3D	34	VREFB3D0	IO				LVDS3D_7n	No		AC2	D098	DQ49	DQ24	DQ12
3D	33	VREFB3D0	IO				LVDS3D_7p	No		AC3	D098	DQ49	DQ24	DQ12
3D	32	VREFB3D0	IO				LVDS3D_8n	Yes		AB5	D098	DQ49	DQ524/CO24	DQ12
3D	31	VREFB3D0	IO				LVDS3D_8p	Yes		AC6	D098	DQ49	DQ524/CO24	DQ12
3D	30	VREFB3D0	IO				LVDS3D_9n	No		AC5	D098	DQ49	DQ24	DQ12
3D	29	VREFB3D0	IO	PLL_3D_CLKOUT1n			LVDS3D_9p	No		AD5	D098	DQ49	DQ24	DQ12
3D	28	VREFB3D0	IO	PLL_3D_CLKOUT1p,PLL_3D_CLKOUT1,PLL_3D_F81			LVDS3D_10n	Yes		AC8	D099	DQ549/CO49	DQ24	DQ12
3D	27	VREFB3D0	IO				LVDS3D_10p	Yes		AC7	D099	DQ549/CO49	DQ24	DQ12
3D	26	VREFB3D0	IO	RZQ_3D			LVDS3D_11n	No		AD4	D099	DQ49	DQ24	DQ12
3D	25	VREFB3D0	IO	CLK_3D_1n			LVDS3D_11p	No		AD3	D099	DQ49	DQ24	DQ12
3D	24	VREFB3D0	IO	CLK_3D_1p			LVDS3D_12n	Yes		AD9	D099	DQ49	DQ24	DQ12
3D	23	VREFB3D0	IO	CLK_3D_0n			LVDS3D_12p	Yes		AD8	D099	DQ49	DQ24	DQ12
3D	22	VREFB3D0	IO	CLK_3D_0p			LVDS3D_13n	No		AD6	DQ100	DQ50	DQ25	DQ12
3D	21	VREFB3D0	IO				LVDS3D_13p	No		AE6	DQ100	DQ50	DQ25	DQ12
3D	20	VREFB3D0	IO				LVDS3D_14n	Yes		AE4	D05100	DQ50	DQ25	DQ512/CO12
3D	19	VREFB3D0	IO				LVDS3D_14p	Yes		AE3	D05100	DQ50	DQ25	DQ512/CO12
3D	18	VREFB3D0	IO	PLL_3D_CLKOUT0n			LVDS3D_15n	No		AC1	DQ100	DQ50	DQ25	DQ12
3D	17	VREFB3D0	IO	PLL_3D_CLKOUT0p,PLL_3D_CLKOUT0,PLL_3D_F80			LVDS3D_15p	No		AD1	DQ100	DQ50	DQ25	DQ12
3D	16	VREFB3D0	IO				LVDS3D_16n	Yes		AF7	D05101	DQ505/CO50	DQ25	DQ12
3D	15	VREFB3D0	IO				LVDS3D_16p	Yes		AE7	D05101	DQ505/CO50	DQ25	DQ12
3D	14	VREFB3D0	IO				LVDS3D_17n	No		AE1	DQ101	DQ50	DQ25	DQ12
3D	13	VREFB3D0	IO				LVDS3D_17p	No		AE2	DQ101	DQ50	DQ25	DQ12
3D	12	VREFB3D0	IO				LVDS3D_18n	Yes		AF6	DQ101	DQ50	DQ25	DQ12
3D	11	VREFB3D0	IO				LVDS3D_18p	Yes		AF5	DQ101	DQ50	DQ25	DQ12
3D	10	VREFB3D0	IO				LVDS3D_19n	No		AE9	DQ102	DQ51	DQ25	DQ12
3D	9	VREFB3D0	IO				LVDS3D_19p	No		AE8	DQ102	DQ51	DQ25	DQ12
3D	8	VREFB3D0	IO				LVDS3D_20n	Yes		AF11	D05102	DQ51	DQ525/CO25	DQ12
3D	7	VREFB3D0	IO				LVDS3D_20p	Yes		AF12	D05102	DQ51	DQ525/CO25	DQ12
3D	6	VREFB3D0	IO				LVDS3D_21n	No		AF10	DQ102	DQ51	DQ25	DQ12
3D	5	VREFB3D0	IO				LVDS3D_21p	No		AG10	DQ102	DQ51	DQ25	DQ12
3D	4	VREFB3D0	IO				LVDS3D_22n	Yes		AE11	D05103	DQ505/CO51	DQ25	DQ12
3D	3	VREFB3D0	IO				LVDS3D_22p	Yes		AE12	D05103	DQ505/CO51	DQ25	DQ12
3D	2	VREFB3D0	IO				LVDS3D_23n	No		AF9	DQ103	DQ51	DQ25	DQ12
3D	1	VREFB3D0	IO				LVDS3D_23p	No		AG9	DQ103	DQ51	DQ25	DQ12
3D	0	VREFB3D0	IO				LVDS3D_24n	Yes		AG12	DQ103	DQ51	DQ25	DQ12
3C	47	VREFB3C0	IO				LVDS3C_24p	Yes		AG13	DQ103	DQ51	DQ25	DQ12
3C	46	VREFB3C0	IO				LVDS3C_1n	No		AG8	DQ104	DQ52	DQ26	DQ13
3C	45	VREFB3C0	IO				LVDS3C_1p	No		AG7	DQ104	DQ52	DQ26	DQ13
3C	44	VREFB3C0	IO				LVDS3C_2n	Yes		AH12	D05104	DQ52	DQ26	DQ13
3C	43	VREFB3C0	IO				LVDS3C_2p	Yes		AH11	D05104	DQ52	DQ26	DQ13
3C	42	VREFB3C0	IO				LVDS3C_3n	No		AJ8	DQ104	DQ52	DQ26	DQ13
3C	41	VREFB3C0	IO				LVDS3C_3p	No		AH8	DQ104	DQ52	DQ26	DQ13
3C	40	VREFB3C0	IO				LVDS3C_4n	Yes		AJ11	D05105	DQ505/CO52	DQ26	DQ13
3C	39	VREFB3C0	IO				LVDS3C_4p	Yes		AJ10	D05105	DQ505/CO52	DQ26	DQ13
3C	38	VREFB3C0	IO				LVDS3C_5n	No		AJ9	DQ105	DQ52	DQ26	DQ13
3C	37	VREFB3C0	IO				LVDS3C_5p	No		AJ10	DQ105	DQ52	DQ26	DQ13
3C	36	VREFB3C0	IO				LVDS3C_6n	Yes		AH13	DQ105	DQ52	DQ26	DQ13
3C	35	VREFB3C0	IO				LVDS3C_6p	Yes		AJ13	DQ105	DQ52	DQ26	DQ13
3C	34	VREFB3C0	IO				LVDS3C_7n	No		AF2	DQ106	DQ53	DQ26	DQ13
3C	33	VREFB3C0	IO				LVDS3C_7p	No		AF1	DQ106	DQ53	DQ26	DQ13
3C	32	VREFB3C0	IO				LVDS3C_8n	Yes		AF4	D05106	DQ53	DQ526/CO26	DQ13
3C	31	VREFB3C0	IO				LVDS3C_8p	Yes		AG4	D05106	DQ53	DQ526/CO26	DQ13
3C	30	VREFB3C0	IO				LVDS3C_9n	No		AG2	DQ106	DQ53	DQ26	DQ13
3C	29	VREFB3C0	IO	PLL_3C_CLKOUT1n			LVDS3C_9p	No		AH2	DQ106	DQ53	DQ26	DQ13
3C	28	VREFB3C0	IO	PLL_3C_CLKOUT1p,PLL_3C_CLKOUT1,PLL_3C_F81			LVDS3C_10n	Yes		AG5	D05107	DQ505/CO53	DQ26	DQ13
3C	27	VREFB3C0	IO				LVDS3C_10p	Yes		AH5	DQ5107	DQ53/CO53	DQ26	DQ13
3C	26	VREFB3C0	IO	RZQ_3C			LVDS3C_11n	No		AG3	DQ107	DQ53	DQ26	DQ13
3C	25	VREFB3C0	IO	CLK_3C_1n			LVDS3C_11p	No		AH3	DQ107	DQ53	DQ26	DQ13
3C	24	VREFB3C0	IO	CLK_3C_1p			LVDS3C_12n	Yes		AH7	DQ107	DQ53	DQ26	DQ13
3C	23	VREFB3C0	IO				LVDS3C_12p	Yes		AH6	DQ107	DQ53	DQ26	DQ13

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3C	23	VREFB3CNO	IO	CLK_3C_0n			LVDS3C_13n	No		A14	DQ108	DQ54	DQ27	DQ13
3C	22	VREFB3CNO	IO	CLK_3C_0p			LVDS3C_13p	No		A13	DQ108	DQ54	DQ27	DQ13
3C	21	VREFB3CNO	IO				LVDS3C_14m	Yes		A15	DQsn108	DQ54	DQ27	DQsn13/COsn13
3C	20	VREFB3CNO	IO				LVDS3C_14p	Yes		A16	DQ5108	DQ54	DQ27	DQ513/CO113
3C	19	VREFB3CNO	IO	PLL_3C_CLKOUT0n			LVDS3C_15n	No		AH1	DQ108	DQ54	DQ27	DQ13
3C	18	VREFB3CNO	IO	PLL_3C_CLKOUT0p,PLL_3C_CLKOUT0,PLL_3C_FB0			LVDS3C_15p	No		A11	DQ108	DQ54	DQ27	DQ13
3C	17	VREFB3CNO	IO				LVDS3C_16n	Yes		AK7	DQsn109	DQsn54/COsn54	DQ27	DQ13
3C	16	VREFB3CNO	IO				LVDS3C_16p	Yes		AK6	DQ5109	DQ554/CO54	DQ27	DQ13
3C	15	VREFB3CNO	IO				LVDS3C_17n	No		AK1	DQ109	DQ54	DQ27	DQ13
3C	14	VREFB3CNO	IO				LVDS3C_17p	No		AK2	DQ109	DQ54	DQ27	DQ13
3C	13	VREFB3CNO	IO				LVDS3C_18n	Yes		AK4	DQ109	DQ54	DQ27	DQ13
3C	12	VREFB3CNO	IO				LVDS3C_18p	Yes		AK3	DQ109	DQ54	DQ27	DQ13
3C	11	VREFB3CNO	IO				LVDS3C_19n	No		AK9	DQ110	DQ55	DQ27	DQ13
3C	10	VREFB3CNO	IO				LVDS3C_19p	No		AK9	DQ110	DQ55	DQ27	DQ13
3C	9	VREFB3CNO	IO				LVDS3C_20n	Yes		AK13	DQsn110	DQ55	DQsn27/COsn27	DQ13
3C	8	VREFB3CNO	IO				LVDS3C_20p	Yes		AK12	DQ5110	DQ55	DQ527/CO27	DQ13
3C	7	VREFB3CNO	IO				LVDS3C_21n	No		AK8	DQ110	DQ55	DQ27	DQ13
3C	6	VREFB3CNO	IO				LVDS3C_21p	No		AK7	DQ110	DQ55	DQ27	DQ13
3C	5	VREFB3CNO	IO				LVDS3C_22n	Yes		AK10	DQsn111	DQsn65/COsn65	DQ27	DQ13
3C	4	VREFB3CNO	IO				LVDS3C_22p	Yes		AK11	DQsn111	DQ555/CO55	DQ27	DQ13
3C	3	VREFB3CNO	IO				LVDS3C_23n	No		AK11	DQ111	DQ55	DQ27	DQ13
3C	2	VREFB3CNO	IO				LVDS3C_23p	No		AK12	DQ111	DQ55	DQ27	DQ13
3C	1	VREFB3CNO	IO				LVDS3C_24n	Yes		AK14	DQ111	DQ55	DQ27	DQ13
3C	0	VREFB3CNO	IO				LVDS3C_24p	Yes		AK14	DQ111	DQ55	DQ27	DQ13
3B	47	VREFB3BNO	IO	CLK_3B_0n			LVDS3B_1n	No		AN7	DQ112	DQ56	DQ28	DQ14
3B	46	VREFB3BNO	IO	CLK_3B_0p			LVDS3B_1p	No		AN6	DQ112	DQ56	DQ28	DQ14
3B	45	VREFB3BNO	IO				LVDS3B_2n	Yes		AM13	DQsn112	DQ56	DQ28	DQ14
3B	44	VREFB3BNO	IO				LVDS3B_2p	Yes		AM12	DQ5112	DQ56	DQ28	DQ14
3B	43	VREFB3BNO	IO				LVDS3B_3n	No		AM7	DQ112	DQ56	DQ28	DQ14
3B	42	VREFB3BNO	IO				LVDS3B_3p	No		AM8	DQ112	DQ56	DQ28	DQ14
3B	41	VREFB3BNO	IO				LVDS3B_4n	Yes		AN11	DQsn113	DQsn65/COsn65	DQ28	DQ14
3B	40	VREFB3BNO	IO				LVDS3B_4p	Yes		AN10	DQsn113	DQ556/CO56	DQ28	DQ14
3B	39	VREFB3BNO	IO				LVDS3B_5n	No		AM10	DQ113	DQ56	DQ28	DQ14
3B	38	VREFB3BNO	IO				LVDS3B_5p	No		AM9	DQ113	DQ56	DQ28	DQ14
3B	37	VREFB3BNO	IO				LVDS3B_6n	Yes		AN13	DQ113	DQ56	DQ28	DQ14
3B	36	VREFB3BNO	IO				LVDS3B_6p	Yes		AN12	DQ113	DQ56	DQ28	DQ14
3B	35	VREFB3BNO	IO				LVDS3B_7n	No		AL2	DQ114	DQ57	DQ28	DQ14
3B	34	VREFB3BNO	IO				LVDS3B_7p	No		AL1	DQ114	DQ57	DQ28	DQ14
3B	33	VREFB3BNO	IO				LVDS3B_8n	Yes		AL4	DQsn114	DQ57	DQsn28/COsn28	DQ14
3B	32	VREFB3BNO	IO				LVDS3B_8p	Yes		AM4	DQ5114	DQ57	DQ528/CO28	DQ14
3B	31	VREFB3BNO	IO				LVDS3B_9n	No		AM3	DQ114	DQ57	DQ28	DQ14
3B	30	VREFB3BNO	IO				LVDS3B_9p	No		AM2	DQ114	DQ57	DQ28	DQ14
3B	29	VREFB3BNO	IO	PLL_3B_CLKOUT1n			LVDS3B_10n	Yes		AM5	DQsn115	DQsn67/COsn67	DQ28	DQ14
3B	28	VREFB3BNO	IO	PLL_3B_CLKOUT1p,PLL_3B_CLKOUT1,PLL_3B_FB1			LVDS3B_10p	Yes		AN5	DQ5115	DQ557/CO57	DQ28	DQ14
3B	27	VREFB3BNO	IO				LVDS3B_11n	No		AN2	DQ115	DQ57	DQ28	DQ14
3B	26	VREFB3BNO	IO	RZQ_3B			LVDS3B_11p	No		AN3	DQ115	DQ57	DQ28	DQ14
3B	25	VREFB3BNO	IO	CLK_3B_1n			LVDS3B_12n	Yes		AL6	DQ115	DQ57	DQ28	DQ14
3B	24	VREFB3BNO	IO	CLK_3B_1p			LVDS3B_12p	Yes		AL5	DQ115	DQ57	DQ28	DQ14
3B	23	VREFB3BNO	IO	CLK_3B_0n			LVDS3B_13n	No		AT1	DQ116	DQ58	DQ29	DQ14
3B	22	VREFB3BNO	IO	CLK_3B_0p			LVDS3B_13p	No		AT2	DQ116	DQ58	DQ29	DQ14
3B	21	VREFB3BNO	IO				LVDS3B_14n	Yes		AP3	DQsn116	DQ58	DQ29	DQsn14/COsn14
3B	20	VREFB3BNO	IO				LVDS3B_14p	Yes		AP4	DQ5116	DQ58	DQ29	DQsn14/CO14
3B	19	VREFB3BNO	IO	PLL_3B_CLKOUT0n			LVDS3B_15n	No		AN1	DQ116	DQ58	DQ29	DQ14
3B	18	VREFB3BNO	IO	PLL_3B_CLKOUT0p,PLL_3B_CLKOUT0,PLL_3B_FB0			LVDS3B_15p	No		AP1	DQ116	DQ58	DQ29	DQ14
3B	17	VREFB3BNO	IO				LVDS3B_16n	Yes		AR4	DQsn117	DQsn58/COsn58	DQ29	DQ14
3B	16	VREFB3BNO	IO				LVDS3B_16p	Yes		AR3	DQ5117	DQ558/CO58	DQ29	DQ14
3B	15	VREFB3BNO	IO				LVDS3B_17n	No		AR1	DQ117	DQ58	DQ29	DQ14
3B	14	VREFB3BNO	IO				LVDS3B_17p	No		AR2	DQ117	DQ58	DQ29	DQ14
3B	13	VREFB3BNO	IO				LVDS3B_18n	Yes		AT5	DQ117	DQ58	DQ29	DQ14
3B	12	VREFB3BNO	IO				LVDS3B_18p	Yes		AT4	DQ117	DQ58	DQ29	DQ14
3B	11	VREFB3BNO	IO				LVDS3B_19n	No		AP5	DQ118	DQ59	DQ29	DQ14
3B	10	VREFB3BNO	IO				LVDS3B_19p	No		AP6	DQ118	DQ59	DQ29	DQ14
3B	9	VREFB3BNO	IO				LVDS3B_20n	Yes		AP11	DQsn118	DQ59	DQsn29/COsn29	DQ14
3B	8	VREFB3BNO	IO				LVDS3B_20p	Yes		AP10	DQ5118	DQ59	DQ529/CO29	DQ14
3B	7	VREFB3BNO	IO				LVDS3B_21n	No		AR6	DQ118	DQ59	DQ29	DQ14
3B	6	VREFB3BNO	IO				LVDS3B_21p	No		AT6	DQ118	DQ59	DQ29	DQ14
3B	5	VREFB3BNO	IO				LVDS3B_22n	Yes		AN8	DQsn119	DQsn59/COsn59	DQ29	DQ14
3B	4	VREFB3BNO	IO				LVDS3B_22p	Yes		AP8	DQ5119	DQ559/CO59	DQ29	DQ14
3B	3	VREFB3BNO	IO				LVDS3B_23n	No		AR7	DQ119	DQ59	DQ29	DQ14
3B	2	VREFB3BNO	IO				LVDS3B_23p	No		AR8	DQ119	DQ59	DQ29	DQ14
3B	1	VREFB3BNO	IO				LVDS3B_24n	Yes		AP9	DQ119	DQ59	DQ29	DQ14
3B	0	VREFB3BNO	IO				LVDS3B_24p	Yes		AR9	DQ119	DQ59	DQ29	DQ14
3A	47	VREFB3ANO	IO			AVST_DATA0	LVDS3A_1n	No		AT9	DQ120	DQ60	DQ30	DQ15
3A	46	VREFB3ANO	IO			AVST_DATA1	LVDS3A_1p	No		AT10	DQ120	DQ60	DQ30	DQ15
3A	45	VREFB3ANO	IO			AVST_DATA2	LVDS3A_2n	Yes		AP13	DQsn120	DQ60	DQ30	DQ15
3A	44	VREFB3ANO	IO			AVST_DATA3	LVDS3A_2p	Yes		AR13	DQ5120	DQ60	DQ30	DQ15
3A	43	VREFB3ANO	IO			AVST_DATA4	LVDS3A_3n	No		AT7	DQ120	DQ60	DQ30	DQ15
3A	42	VREFB3ANO	IO			AVST_DATA5	LVDS3A_3p	No		AU7	DQ120	DQ60	DQ30	DQ15
3A	41	VREFB3ANO	IO			AVST_DATA6	LVDS3A_4n	Yes		AR11	DQsn121	DQsn60/COsn60	DQ30	DQ15
3A	40	VREFB3ANO	IO			AVST_DATA7	LVDS3A_4p	Yes		AT11	DQ5121	DQ560/CO60	DQ30	DQ15
3A	39	VREFB3ANO	IO			AVST_DATA8	LVDS3A_5n	No		AU9	DQ121	DQ60	DQ30	DQ15
3A	38	VREFB3ANO	IO			AVST_DATA9	LVDS3A_5p	No		AU8	DQ121	DQ60	DQ30	DQ15
3A	37	VREFB3ANO	IO			AVST_DATA10	LVDS3A_6n	Yes		AT12	DQ121	DQ60	DQ30	DQ15
3A	36	VREFB3ANO	IO			AVST_DATA11	LVDS3A_6p	Yes		AR12	DQ121	DQ60	DQ30	DQ15
3A	35	VREFB3ANO	IO			AVST_DATA12	LVDS3A_7n	No		AU5	DQ122	DQ61	DQ30	DQ15
3A	34	VREFB3ANO	IO			AVST_DATA13	LVDS3A_7p	No		AU4	DQ122	DQ61	DQ30	DQ15
3A	33	VREFB3ANO	IO			AVST_DATA14	LVDS3A_8n	Yes		AV1	DQsn122	DQ61	DQsn30/COsn30	DQ15
3A	32	VREFB3ANO	IO			AVST_DATA15	LVDS3A_8p	Yes		AV1	DQ5122	DQ61	DQ530/CO30	DQ15
3A	31	VREFB3ANO	IO			AVST_DATA16	LVDS3A_9n	No		AU2	DQ122	DQ61	DQ30	DQ15
3A	30	VREFB3ANO	IO			AVST_DATA17	LVDS3A_9p	No		AV2	DQ122	DQ61	DQ30	DQ15
3A	29	VREFB3ANO	IO	PLL_3A_CLKOUT1n			LVDS3A_10n	Yes		AV5	DQsn123	DQsn61/COsn61	DQ30	DQ15
3A	28	VREFB3ANO	IO	PLL_3A_CLKOUT1p,PLL_3A_CLKOUT1,PLL_3A_FB1			LVDS3A_10p	Yes		AV6	DQ5123	DQ561/CO61	DQ30	DQ15
3A	27	VREFB3ANO	IO			AVST_DATA19	LVDS3A_11n	No		AU3	DQ123	DQ61	DQ30	DQ15
3A	26	VREFB3ANO	IO	RZQ_3A		AVST_VALID	LVDS3A_11p	No		AV3	DQ123	DQ61	DQ30	DQ15
3A	25	VREFB3ANO	IO	CLK_3A_1n		AVST_DATA20	LVDS3A_12n	Yes		AV7	DQ123	DQ61	DQ30	DQ15
3A	24	VREFB3ANO	IO	CLK_3A_1p		AVST_DATA21	LVDS3A_12p	Yes		AV8	DQ123	DQ61	DQ30	DQ15
3A	23	VREFB3ANO	IO	CLK_3A_0n		AVST_DATA22	LVDS3A_13n	No		AW3	DQ124	DQ62	DQ31	DQ15

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Configuration(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3A	22	VREFB3AND	IO		AVST_DATA23		LVDS3A_13p	No		AW4	DQ124	DQ62	DQ31	DQ15
3A	21	VREFB3AND	IO		AVST_DATA24		LVDS3A_14n	Yes		AW6	DQ5n124	DQ62	DQ31	DQ35n15/Con15
3A	20	VREFB3AND	IO		AVST_DATA25		LVDS3A_14p	Yes		AW5	DQ6124	DQ62	DQ31	DQ35n15/CO15
3A	19	VREFB3AND	IO	PLL_3A_CLKOUT0n	AVST_DATA26		LVDS3A_15n	No		AV9	DQ124	DQ62	DQ31	DQ15
3A	18	VREFB3AND	IO	PLL_3A_CLKOUT0p,PLL_3A_CLKOUT0,PLL_3A_FB0	AVST_DATA27		LVDS3A_15p	No		AV4	DQ124	DQ62	DQ31	DQ15
3A	17	VREFB3AND	IO		AVST_DATA28		LVDS3A_16n	Yes		B84	DQ5n125	DQ5n62/Con62	DQ31	DQ15
3A	16	VREFB3AND	IO		AVST_DATA29		LVDS3A_16p	Yes		BA4	DQ5125	DQ562/CO62	DQ31	DQ15
3A	15	VREFB3AND	IO		AVST_DATA30		LVDS3A_17n	No		AV2	DQ125	DQ62	DQ31	DQ15
3A	14	VREFB3AND	IO		AVST_DATA31		LVDS3A_17p	No		BA2	DQ125	DQ62	DQ31	DQ15
3A	13	VREFB3AND	IO				LVDS3A_18n	Yes		B85	DQ125	DQ62	DQ31	DQ15
3A	12	VREFB3AND	IO				LVDS3A_18p	Yes		BA5	DQ125	DQ62	DQ31	DQ15
3A	11	VREFB3AND	IO				LVDS3A_19n	No		AV6	DQ126	DQ63	DQ31	DQ15
3A	10	VREFB3AND	IO				LVDS3A_19p	No		AV7	DQ126	DQ63	DQ31	DQ15
3A	9	VREFB3AND	IO				LVDS3A_20n	Yes		AW12	DQ5n126	DQ63	DQ3n1/CO31	DQ15
3A	8	VREFB3AND	IO				LVDS3A_20p	Yes		AU13	DQ5126	DQ63	DQ33/CO31	DQ15
3A	7	VREFB3AND	IO				LVDS3A_21n	No		AW8	DQ126	DQ63	DQ31	DQ15
3A	6	VREFB3AND	IO				LVDS3A_21p	No		AW9	DQ126	DQ63	DQ31	DQ15
3A	5	VREFB3AND	IO				LVDS3A_22n	Yes		AU10	DQ5n127	DQ5n63/Con63	DQ31	DQ15
3A	4	VREFB3AND	IO				LVDS3A_22p	Yes		AV10	DQ5127	DQ563/CO63	DQ31	DQ15
3A	3	VREFB3AND	IO				LVDS3A_23n	No		AW11	DQ127	DQ63	DQ31	DQ15
3A	2	VREFB3AND	IO				LVDS3A_23p	No		AW10	DQ127	DQ63	DQ31	DQ15
3A	1	VREFB3AND	IO				LVDS3A_24n	Yes		AV11	DQ127	DQ63	DQ31	DQ15
3A	0	VREFB3AND	IO		AVST_CLK		LVDS3A_24p	Yes		AV12	DQ127	DQ63	DQ31	DQ15
HPS			HPS_IOA_1		GPIO1_I00.SPIM0_SSI_1_N.SPIS0_CLK_UART0_CTS_N.NAND_ADO0.USB0_CLK_SDMMC_CCLK	HPS_IOA_1								
HPS			HPS_IOA_2		GPIO1_I01.SPIM1_SSI_1_N.SPIS0_MIO_UART0_RTS_N.NAND_ADO1.USB0_STP_SDMMC_CMD	HPS_IOA_2								
HPS			HPS_IOA_3		GPIO1_I02.SPIS0_SSD_N.UART0_TX_I2C1_SDA.NAND_WE_N.USB0_DIR.SDMMC_DATA0	HPS_IOA_3								
HPS			HPS_IOA_4		GPIO1_I03.SPIS0_MISO_UART0_RX_I2C1_SCL.NAND_RE_N.USB0_DATA0.SDMMC_DATA1	HPS_IOA_4								
HPS			HPS_IOA_5		GPIO1_I04.SPIM0_CLK_UART1_CTS_N.I2C0_SDA.NAND_WP_N.USB0_DATA1.SDMMC_DATA2	HPS_IOA_5								
HPS			HPS_IOA_6		GPIO1_I05.SPIM0_MOSI_UART1_RTS_N.I2C0_SCL.NAND_ADO2.USB0_NXT_SDMMC_DATA3	HPS_IOA_6								
HPS			HPS_IOA_7		GPIO1_I06.SPIM0_MISO_MDI02_MDI0_UART1_TX_I2C2_EMAC2_SDA.NAND_ADO3.USB0_DATA2.SDMMC_DATA4	HPS_IOA_7								
HPS			HPS_IOA_8		GPIO1_I07.SPIM0_SSD_N.MDI02_MDC_UART1_RX_I2C2_EMAC2_SCL.NAND_CLE.USB0_DATA3.SDMMC_DATA5	HPS_IOA_8								
HPS			HPS_IOA_9		GPIO1_I08.SPIM1_CLK_SPS1_CLK.MDI01_MDI0_I2C2_EMAC1_SDA.NAND_ADO4.USB0_DATA4.SDMMC_DATA6	HPS_IOA_9								
HPS			HPS_IOA_10		GPIO1_I09.SPIM1_MOSI_SPS1_MOSI.MDI01_MDC_I2C2_EMAC1_SCL.NAND_ADO5.USB0_DATA5.SDMMC_DATA7	HPS_IOA_10								
HPS			HPS_IOA_11		GPIO1_I010.SPIM1_MISO_SPS1_SSD_N.MDI00_MDI0_I2C2_EMAC0_SDA.NAND_ADO6.USB0_DATA6	HPS_IOA_11								
HPS			HPS_IOA_12		GPIO1_I011.SPIM1_SSD_N.SPIS1_MISO.MDI00_MDC_I2C2_EMAC0_SCL.NAND_ADO7.USB0_DATA7	HPS_IOA_12								
HPS			HPS_IOA_13		GPIO1_I012.NAND_ALE.USB1_CLK.EMAC0_TX_CLK	HPS_IOA_13								
HPS			HPS_IOA_14		GPIO1_I013.NAND_RB.USB1_STP.EMAC0_TX_CTL	HPS_IOA_14								
HPS			HPS_IOA_15		GPIO1_I014.NAND_CE_N.USB1_DIR.EMAC0_RX_CLK	HPS_IOA_15								
HPS			HPS_IOA_16		GPIO1_I015.USB1_DATA0.EMAC0_RX_CTL	HPS_IOA_16								
HPS			HPS_IOA_17		GPIO1_I016.NAND_ADO8.USB1_DATA1.EMAC0_TXD0	HPS_IOA_17								
HPS			HPS_IOA_18		GPIO1_I017.NAND_ADO9.USB1_NXT.EMAC0_TXD1	HPS_IOA_18								
HPS			HPS_IOA_19		GPIO1_I018.NAND_ADO10.USB1_DATA2.EMAC0_RXD0	HPS_IOA_19								
HPS			HPS_IOA_20		GPIO1_I019.SPIM1_SSI_1_N.NAND_ADO11.USB1_DATA3.EMAC0_RXD1	HPS_IOA_20								
HPS			HPS_IOA_21		GPIO1_I020.SPIM1_CLK_SPS0_CLK_UART0_CTS_N.I2C1_SDA.NAND_ADO12.USB1_DATA4.EMAC0_TXD2	HPS_IOA_21								
HPS			HPS_IOA_22		GPIO1_I021.SPIM1_MOSI_SPS0_MOSI_UART0_RTS_N.I2C1_SCL.NAND_ADO13.USB1_DATA5.EMAC0_TXD3	HPS_IOA_22								
HPS			HPS_IOA_23		GPIO1_I022.SPIM1_MISO_SPS0_N.UART0_TX_I2C0_SDA.NAND_ADO14.USB1_DATA6.EMAC0_RXD2	HPS_IOA_23								
HPS			HPS_IOA_24		GPIO1_I023.SPIM1_SSD_N.SPIS0_MISO_UART0_RX_I2C0_SCL.NAND_ADO15.USB1_DATA7.EMAC0_RXD3	HPS_IOA_24								
HPS			HPS_I0B_1		GPIO1_I00.SPIM1_CLK_UART0_CTS_N.NAND_ADO0.EMAC1_TX_CLK	HPS_I0B_1								
HPS			HPS_I0B_2		GPIO1_I01.SPIM1_MOSI_UART0_RTS_N.NAND_ADO1.EMAC1_TX_CTL	HPS_I0B_2								
HPS			HPS_I0B_3		GPIO1_I02.SPIM1_MISO_UART0_TX_I2C0_SDA.NAND_WE_N.EMAC1_RX_CLK	HPS_I0B_3								
HPS			HPS_I0B_4		GPIO1_I03.SPIM1_SSD_N.UART0_RX_I2C0_SCL.NAND_RE_N.EMAC1_RX_CTL	HPS_I0B_4								
HPS			HPS_I0B_5		GPIO1_I04.SPIM1_SSI_1_N.SPIS1_CLK_UART1_CTS_N.NAND_WP_N.EMAC1_TXD0	HPS_I0B_5								
HPS			HPS_I0B_6		GPIO1_I05.SPIS1_MOSI_UART1_RTS_N.NAND_ADO2.EMAC1_TXD1	HPS_I0B_6								
HPS			HPS_I0B_7		GPIO1_I06.SPIS1_SSD_N.UART1_TX_I2C1_SDA.NAND_ADO3.EMAC1_RXD0	HPS_I0B_7								
HPS			HPS_I0B_8		GPIO1_I07.SPIS1_MISO_UART1_RX_I2C1_SCL.NAND_CLE.EMAC1_RXD1	HPS_I0B_8								
HPS			HPS_I0B_9		GPIO1_I08.ITAG_TCK.SPIS0_CLK.MDI02_MDC_I2C2_EMAC2_SDA.NAND_ADO4.EMAC1_TXD2	HPS_I0B_9								
HPS			HPS_I0B_10		GPIO1_I09.ITAG_TMS.SPIS0_MOSI.MDI02_MDC_I2C2_EMAC2_SCL.NAND_ADO5.EMAC1_TXD3	HPS_I0B_10								
HPS			HPS_I0B_11		GPIO1_I010.ITAG_TDO.SPIS0_SSD_N.MDI00_MDI0_I2C2_EMAC0_SDA.NAND_ADO6.EMAC1_RXD2	HPS_I0B_11								
HPS			HPS_I0B_12		GPIO1_I011.ITAG_TDI.SPIS0_MISO.MDI00_MDC_I2C2_EMAC0_SCL.NAND_ADO7.EMAC1_RXD3	HPS_I0B_12								
HPS			HPS_I0B_13		GPIO1_I012.I2C1_SDA.NAND_ALE.SDMMC_DATA0.EMAC2_TX_CLK	HPS_I0B_13								
HPS			HPS_I0B_14		GPIO1_I013.I2C1_SCL.NAND_RB.SDMMC_CMD.EMAC2_TX_CTL	HPS_I0B_14								
HPS			HPS_I0B_15		GPIO1_I014.UART1_TX.NAND_CE_N.SDMMC_CCLK.EMAC2_RX_CLK	HPS_I0B_15								
HPS			HPS_I0B_16		GPIO1_I015.UART1_RX.SDMMC_DATA1.EMAC2_RX_CTL	HPS_I0B_16								
HPS			HPS_I0B_17		GPIO1_I016.UART1_CTS_N.NAND_ADO8.SDMMC_DATA2.EMAC2_TXD0	HPS_I0B_17								
HPS			HPS_I0B_18		GPIO1_I017.SPIM0_SSI_1_N.UART1_RTS_N.NAND_ADO9.SDMMC_DATA3.EMAC2_TXD1	HPS_I0B_18								
HPS			HPS_I0B_19		GPIO1_I018.SPIM0_MISO.MDI01_MDI0_I2C2_EMAC1_SDA.NAND_ADO10.SDMMC_DATA4.EMAC2_RXD0	HPS_I0B_19								
HPS			HPS_I0B_20		GPIO1_I019.SPIM0_SSD_N.MDI01_MDC_I2C2_EMAC1_SCL.NAND_ADO11.SDMMC_DATA5.EMAC2_RXD1	HPS_I0B_20								
HPS			HPS_I0B_21		GPIO1_I020.SPIM0_CLK_SPS1_CLK_I2C2_EMAC2_SDA.NAND_ADO12.SDMMC_DATA6.EMAC2_TXD2	HPS_I0B_21								
HPS			HPS_I0B_22		GPIO1_I021.SPIM0_MOSI_SPS1_MOSI_I2C2_EMAC2_SCL.NAND_ADO13.SDMMC_DATA7.EMAC2_TXD3	HPS_I0B_22								
HPS			HPS_I0B_23		GPIO1_I022.SPIM0_MISO_SPS1_SSD_N.MDI00_MDI0_I2C2_EMAC0_SDA.NAND_ADO14.EMAC2_RXD2	HPS_I0B_23								
HPS			HPS_I0B_24		GPIO1_I023.SPIM0_SSD_N.SPIS1_MISO.MDI00_MDC_I2C2_EMAC0_SCL.NAND_ADO15.EMAC2_RXD3	HPS_I0B_24								
SDM			TD0											
SDM			TMS											
SDM			TCK											
SDM			TDI											
SDM			DSC_CLK_1											
SDM			SDM_I00	INIT_DONE.PWRMGT_SCL										
SDM			SDM_I01	AVSTx8_DATA2.AS_DATA1										
SDM			SDM_I05	INIT_DONE.AS_nCS0.MSELO.CONF_DONE										
SDM			SDM_I03	AVSTx8_DATA3.AS_DATA2										
SDM			nCONFIG											
SDM			SDM_I04	AVSTx8_DATA1.AS_DATA0										
SDM			SDM_I02	AVSTx8_DATA0.AS_CLK										
SDM			SDM_I07	AS_nCS02.MSEL1										
SDM			SDM_I011	AVSTx8_VALD.PWRMGT_SDA										
SDM			nSTATUS											
SDM			SDM_I016	INIT_DONE.CONF_DONE.PWRMGT_SDA										
SDM			SDM_I013	AVSTx8_DATAS										
SDM			SDM_I09	AS_nCS01.MSEL2										
SDM			SDM_I06	AVSTx8_DATA4.AS_DATA3										
SDM			SDM_I010	AVSTx8_DATA7										
SDM			SDM_I08	AVST_READY.AS_nCS03										
SDM			SDM_I012	PWRMGT_SDA										
SDM			SDM_I015	AVSTx8_DATA6										
SDM			SDM_I014	AVSTx8_CLK.PWRMGT_SCL										
SDM			RREF_SDM											
SDM			VSIGP_0											

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
SDM			VSIGN_0							AY13				
SDM			VSIGP_1							BA12				
SDM			VSIGN_1							BA11				
6A			IO3V0_10		hPERSTL0					AC26				
6A			IO3V1_10							AC27				
6A			IO3V2_10							AD28				
6A			IO3V3_10							AB28				
6A			IO3V4_10							AC28				
6A			IO3V5_10							AB30				
6A			IO3V6_10							AB29				
6A			IO3V7_10							AB31				
6C			IO3V0_12		hPERSTL2					AA28				
6C			IO3V1_12							Y29				
6C			IO3V2_12							AA29				
6C			IO3V3_12							Y28				
6C			IO3V4_12							W28				
6C			IO3V5_12							W29				
6C			IO3V6_12							V30				
6C			IO3V7_12							V31				
			GND							BB13				
			GND							BB12				
			GND							Y5				
			GND							Y40				
			GND							Y39				
			GND							Y36				
			GND							Y35				
			GND							Y32				
			GND							Y30				
			GND							Y20				
			GND							W7				
			GND							W42				
			GND							W41				
			GND							W38				
			GND							W37				
			GND							W31				
			GND							W30				
			GND							W27				
			GND							W22				
			GND							W2				
			GND							W17				
			GND							W15				
			GND							V9				
			GND							V40				
			GND							V4				
			GND							V39				
			GND							V36				
			GND							V35				
			GND							V32				
			GND							V29				
			GND							V24				
			GND							V19				
			GND							V13				
			GND							U6				
			GND							U42				
			GND							U41				
			GND							U38				
			GND							U37				
			GND							U31				
			GND							U26				
			GND							U21				
			GND							U17				
			GND							U13				
			GND							U11				
			GND							U1				
			GND							T8				
			GND							T40				
			GND							T39				
			GND							T36				
			GND							T35				
			GND							T32				
			GND							T3				
			GND							T18				
			GND							T13				
			GND							R5				
			GND							R42				
			GND							R41				
			GND							R38				
			GND							R37				
			GND							R31				
			GND							R28				
			GND							R25				
			GND							R23				
			GND							R15				
			GND							P40				
			GND							P39				
			GND							P36				
			GND							P35				
			GND							P32				
			GND							P27				
			GND							P22				
			GND							P2				
			GND							N9				
			GND							N42				
			GND							N41				
			GND							N4				
			GND							N38				
			GND							N37				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							N31				
			GND							N24				
			GND							N19				
			GND							N14				
			GND							M6				
			GND							M40				
			GND							M39				
			GND							M36				
			GND							M35				
			GND							M32				
			GND							M26				
			GND							M21				
			GND							M1				
			GND							L42				
			GND							L41				
			GND							L38				
			GND							L37				
			GND							L31				
			GND							L3				
			GND							L23				
			GND							L19				
			GND							L13				
			GND							K5				
			GND							K40				
			GND							K39				
			GND							K36				
			GND							K35				
			GND							K32				
			GND							K25				
			GND							K15				
			GND							J7				
			GND							J42				
			GND							J41				
			GND							J38				
			GND							J37				
			GND							J31				
			GND							J27				
			GND							J2				
			GND							J17				
			GND							H40				
			GND							H4				
			GND							H39				
			GND							H36				
			GND							H35				
			GND							H32				
			GND							H19				
			GND							H14				
			GND							G6				
			GND							G42				
			GND							G41				
			GND							G38				
			GND							G37				
			GND							G31				
			GND							G30				
			GND							G29				
			GND							G28				
			GND							G21				
			GND							G16				
			GND							G1				
			GND							F8				
			GND							F40				
			GND							F39				
			GND							F36				
			GND							F35				
			GND							F34				
			GND							F33				
			GND							F32				
			GND							F31				
			GND							F3				
			GND							F28				
			GND							F23				
			GND							F18				
			GND							F13				
			GND							E5				
			GND							E42				
			GND							E41				
			GND							E38				
			GND							E37				
			GND							E34				
			GND							E33				
			GND							E30				
			GND							E29				
			GND							E28				
			GND							E25				
			GND							E20				
			GND							E15				
			GND							E10				
			GND							D7				
			GND							D40				
			GND							D39				
			GND							D36				
			GND							D35				
			GND							D32				
			GND							D31				
			GND							D28				
			GND							D22				
			GND							D2				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							D17				
			GND							D12				
			GND							C3				
			GND							C2				
			GND							C41				
			GND							C4				
			GND							C38				
			GND							C37				
			GND							C34				
			GND							C33				
			GND							C30				
			GND							C29				
			GND							C28				
			GND							C24				
			GND							C19				
			GND							C14				
			GND							C1				
			GND							BB6				
			GND							BB41				
			GND							BB40				
			GND							BB39				
			GND							BB36				
			GND							BB35				
			GND							BB32				
			GND							BB31				
			GND							BB28				
			GND							BB26				
			GND							BB21				
			GND							BB16				
			GND							BB11				
			GND							BA8				
			GND							BA42				
			GND							BA41				
			GND							BA38				
			GND							BA37				
			GND							BA34				
			GND							BA33				
			GND							BA30				
			GND							BA3				
			GND							BA29				
			GND							BA28				
			GND							BA23				
			GND							BA18				
			GND							BA13				
			GND							BA1				
			GND							B6				
			GND							B42				
			GND							B41				
			GND							B40				
			GND							B39				
			GND							B36				
			GND							B35				
			GND							B32				
			GND							B31				
			GND							B28				
			GND							B27				
			GND							B26				
			GND							B21				
			GND							B16				
			GND							B11				
			GND							B1				
			GND							AV5				
			GND							AV41				
			GND							AV40				
			GND							AV39				
			GND							AV36				
			GND							AV35				
			GND							AV32				
			GND							AV31				
			GND							AV28				
			GND							AV27				
			GND							AV26				
			GND							AV23				
			GND							AV20				
			GND							AV15				
			GND							AV10				
			GND							AV1				
			GND							AW7				
			GND							AW42				
			GND							AW41				
			GND							AW38				
			GND							AW37				
			GND							AW34				
			GND							AW33				
			GND							AW30				
			GND							AW29				
			GND							AW28				
			GND							AW22				
			GND							AW12				
			GND							AW17				
			GND							AW12				
			GND							AV40				
			GND							AV4				
			GND							AV39				
			GND							AV36				
			GND							AV35				
			GND							AV32				
			GND							AV31				
			GND							AV28				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							AV24				
			GND							AV19				
			GND							AV14				
			GND							AU16				
			GND							AU42				
			GND							AU41				
			GND							AU38				
			GND							AU37				
			GND							AU31				
			GND							AU30				
			GND							AU29				
			GND							AU28				
			GND							AU26				
			GND							AU23				
			GND							AU16				
			GND							AU1				
			GND							AT8				
			GND							AT40				
			GND							AT39				
			GND							AT36				
			GND							AT35				
			GND							AT32				
			GND							AT3				
			GND							AT18				
			GND							AR5				
			GND							AR42				
			GND							AR41				
			GND							AR38				
			GND							AR37				
			GND							AR31				
			GND							AR25				
			GND							AR20				
			GND							AR15				
			GND							AR10				
			GND							AP40				
			GND							AP39				
			GND							AP36				
			GND							AP35				
			GND							AP32				
			GND							AP27				
			GND							AP2				
			GND							AP17				
			GND							AP12				
			GND							AN42				
			GND							AN41				
			GND							AN4				
			GND							AN38				
			GND							AN37				
			GND							AN31				
			GND							AN29				
			GND							AN19				
			GND							AN14				
			GND							AM16				
			GND							AM40				
			GND							AM39				
			GND							AM36				
			GND							AM35				
			GND							AM32				
			GND							AM25				
			GND							AM21				
			GND							AM16				
			GND							AM1				
			GND							AL42				
			GND							AL41				
			GND							AL38				
			GND							AL37				
			GND							AL31				
			GND							AL3				
			GND							AL28				
			GND							AL18				
			GND							AL13				
			GND							AK5				
			GND							AK40				
			GND							AK39				
			GND							AK36				
			GND							AK35				
			GND							AK32				
			GND							AK31				
			GND							AK25				
			GND							AK15				
			GND							AJ42				
			GND							AJ41				
			GND							AJ38				
			GND							AJ37				
			GND							AJ31				
			GND							AJ28				
			GND							AJ27				
			GND							AJ21				
			GND							AJ2				
			GND							AJ17				
			GND							AJ15				
			GND							AJ11				
			GND							AH9				
			GND							AH40				
			GND							AH4				
			GND							AH39				
			GND							AH36				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							AH35				
			GND							AH32				
			GND							AH23				
			GND							AH19				
			GND							AG6				
			GND							AG42				
			GND							AG41				
			GND							AG38				
			GND							AG37				
			GND							AG31				
			GND							AG26				
			GND							AG11				
			GND							AG1				
			GND							AF40				
			GND							AF39				
			GND							AF36				
			GND							AF35				
			GND							AF32				
			GND							AF30				
			GND							AF3				
			GND							AF28				
			GND							AF23				
			GND							AF18				
			GND							AF13				
			GND							AE5				
			GND							AE42				
			GND							AE41				
			GND							AE38				
			GND							AE37				
			GND							AE31				
			GND							AE25				
			GND							AE20				
			GND							AE15				
			GND							AD7				
			GND							AD40				
			GND							AD39				
			GND							AD36				
			GND							AD35				
			GND							AD32				
			GND							AD27				
			GND							AD22				
			GND							AD2				
			GND							AD17				
			GND							AD13				
			GND							AC9				
			GND							AC42				
			GND							AC41				
			GND							AC4				
			GND							AC38				
			GND							AC37				
			GND							AC32				
			GND							AC25				
			GND							AC19				
			GND							AC15				
			GND							AB6				
			GND							AB40				
			GND							AB39				
			GND							AB36				
			GND							AB35				
			GND							AB32				
			GND							AB21				
			GND							AB17				
			GND							AB11				
			GND							AB1				
			GND							AA8				
			GND							AA42				
			GND							AA41				
			GND							AA38				
			GND							AA37				
			GND							AA31				
			GND							AA30				
			GND							AA3				
			GND							AA27				
			GND							AA23				
			GND							AA18				
			GND							AA14				
			GND							AB				
			GND							AA1				
			GND							A39				
			GND							A38				
			GND							A37				
			GND							A34				
			GND							A33				
			GND							A30				
			GND							A3				
			GND							A29				
			GND							A26				
			GND							A23				
			GND							A2				
			GND							A18				
			GND							A13				
			GNDSENSE							AB20				
			VCC							Y24				
			VCC							Y23				
			VCC							Y19				
			VCC							Y18				
			VCC							Y17				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC							W24				
			VCC							W23				
			VCC							W21				
			VCC							W20				
			VCC							W19				
			VCC							W18				
			VCC							W14				
			VCC							V28				
			VCC							V27				
			VCC							V23				
			VCC							V22				
			VCC							V21				
			VCC							V20				
			VCC							V18				
			VCC							V17				
			VCC							V16				
			VCC							V15				
			VCC							V14				
			VCC							U29				
			VCC							U28				
			VCC							U27				
			VCC							U24				
			VCC							U23				
			VCC							U22				
			VCC							U20				
			VCC							U19				
			VCC							U16				
			VCC							T28				
			VCC							T27				
			VCC							T26				
			VCC							T25				
			VCC							T24				
			VCC							T21				
			VCC							T20				
			VCC							T19				
			VCC							T17				
			VCC							T16				
			VCC							AH28				
			VCC							AH27				
			VCC							AG29				
			VCC							AG28				
			VCC							AG27				
			VCC							AG24				
			VCC							AG23				
			VCC							AG22				
			VCC							AG20				
			VCC							AG19				
			VCC							AG18				
			VCC							AG17				
			VCC							AG16				
			VCC							AF29				
			VCC							AF27				
			VCC							AF24				
			VCC							AF22				
			VCC							AF21				
			VCC							AF20				
			VCC							AF19				
			VCC							AF17				
			VCC							AF16				
			VCC							AF15				
			VCC							AF14				
			VCC							AE29				
			VCC							AE28				
			VCC							AE27				
			VCC							AE26				
			VCC							AE24				
			VCC							AE23				
			VCC							AE22				
			VCC							AE21				
			VCC							AE19				
			VCC							AE18				
			VCC							AE17				
			VCC							AE16				
			VCC							AE14				
			VCC							AD26				
			VCC							AD25				
			VCC							AD24				
			VCC							AD23				
			VCC							AD21				
			VCC							AD20				
			VCC							AD19				
			VCC							AD18				
			VCC							AD16				
			VCC							AD15				
			VCC							AD14				
			VCC							AE24				
			VCC							AE23				
			VCC							AE22				
			VCC							AE21				
			VCC							AE20				
			VCC							AE18				
			VCC							AE17				
			VCC							AE14				
			VCC							AB24				
			VCC							AB18				
			VCC							AA25				
			VCC							AA24				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC							AA20				
			VCC							AA19				
			VCC							AA17				
			VCC							AA16				
			VCC							AA15				
			VCCPT							Y27				
			VCCPT							Y26				
			VCCPT							Y25				
			VCCPT							Y22				
			VCCPT							Y21				
			VCCPT							Y16				
			VCCPT							Y15				
			VCCPT							Y14				
			VCCPT							W16				
			VCCPT							AC16				
			VCCPT							AB27				
			VCCPT							AB26				
			VCCPT							AB25				
			VCCPT							AB23				
			VCCPT							AB22				
			VCCPT							AB16				
			VCCPT							AB15				
			VCCPT							AB14				
			VCCPT							AA26				
			DNU							AP31				
			DNU							AM13				
			DNU							C12				
			DNU							C13				
			DNU							BA15				
			DNU							BB14				
			DNU							BA14				
			DNU							BA16				
			DNU							AY42				
			DNU							A40				
			DNU							AC30				
			DNU							AC31				
			TEMPDIODE0n							AW14				
			TEMPDIODE0p							AW15				
			TEMPDIODE1n							AD30				
			TEMPDIODE1p							AE30				
			VCCBAT							AK16				
			VCCA_PLL							AA22				
			VCCA_PLL							AA21				
			VCCIO2C							AY25				
			VCCIO2C							AW27				
			VCCIO2C							AT28				
			VCCIO2F							AT23				
			VCCIO2F							AP22				
			VCCIO2F							AN24				
			VCCIO2K							AL23				
			VCCIO2K							AK20				
			VCCIO2K							AL22				
			VCCIO2L							P17				
			VCCIO2L							M16				
			VCCIO2L							L18				
			VCCIO2M							N29				
			VCCIO2M							L28				
			VCCIO2M							H29				
			VCCIO2N							J23				
			VCCIO2N							H24				
			VCCIO2N							G26				
			VCCIO3A							AV9				
			VCCIO3A							AU11				
			VCCIO3A							AT13				
			VCCIO3B							AP7				
			VCCIO3B							AN9				
			VCCIO3B							AM11				
			VCCIO3C							AL8				
			VCCIO3C							AK10				
			VCCIO3C							A17				
			VCCIO3D							AF8				
			VCCIO3D							AE10				
			VCCIO3D							AD12				
			VCCIO3J							Y10				
			VCCIO3J							W12				
			VCCIO3J							AA13				
			VCCIO3J							R10				
			VCCIO3J							P7				
			VCCIO3J							P12				
			VCCIO3K							M11				
			VCCIO3K							LF				
			VCCIO3K							K10				
			VCCIO3L							J12				
			VCCIO3L							H9				
			VCCIO3L							G11				
			VCCIO3V							AD29				
			VCCIO3V							AC29				
			VCCIO_HPS							L20				
			VCCIO_HPS							K19				
			VCCIO_SDM							AL15				
2C			VREFB2CNO	VREFB2CNO						AR26				
2F			VREFB2FNO	VREFB2FNO						AN26				
2K			VREFB2KNO	VREFB2KNO						AK26				
2L			VREFB2LNO	VREFB2LNO						R18				
2M			VREFB2MNO	VREFB2MNO						L26				
2N			VREFB2NNO	VREFB2NNO						J26				
3A			VREFB3ANO	VREFB3ANO						AP14				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3B		VREFB3BNO	VREFB3BNO							AM14				
3C		VREFB3CNO	VREFB3CNO							AJ14				
3D		VREFB3DNO	VREFB3DNO							AE13				
3I		VREFB3INO	VREFB3INO							W13				
3J		VREFB3JNO	VREFB3JNO							P14				
3K		VREFB3KNO	VREFB3KNO							L14				
3L		VREFB3LNO	VREFB3LNO							J14				
			NC							R22				
			NC							R21				
			NC							R20				
			NC							P21				
			NC							AJ20				
			NC							AH22				
			NC							AH21				
			NC							AG21				
			NC							BB2				
			VCCX_GXBLCF							AR32				
			VCCX_GXBLCF							AL32				
			VCCX_GXBLCF							AG32				
			VCCX_GXBLCF							AF32				
			VCCX_GXBLLKN							W32				
			VCCX_GXBLLKN							R32				
			VCCX_GXBLLKN							L32				
			VCCX_GXBLLKN							G32				
			VCCR_GXBLLC							AU34				
			VCCR_GXBLLC							AU33				
			VCCR_GXBLLC							AU32				
			VCCR_GXBLLD							AN34				
			VCCR_GXBLLD							AN33				
			VCCR_GXBLLD							AN32				
			VCCR_GXBLLF							AG34				
			VCCR_GXBLLF							AJ33				
			VCCR_GXBLLF							AJ32				
			VCCR_GXBLLF							AE34				
			VCCR_GXBLLF							AE33				
			VCCR_GXBLLF							AE32				
			VCCR_GXBLLK							AA34				
			VCCR_GXBLLK							AA33				
			VCCR_GXBLLK							AA32				
			VCCR_GXBLLL							U34				
			VCCR_GXBLLL							U33				
			VCCR_GXBLLL							U32				
			VCCR_GXBLLM							N34				
			VCCR_GXBLLM							N33				
			VCCR_GXBLLM							N32				
			VCCR_GXBLLN							J34				
			VCCR_GXBLLN							J33				
			VCCR_GXBLLN							J32				
			VCCT_GXBLLC							AR34				
			VCCT_GXBLLC							AR33				
			VCCT_GXBLLD							AL34				
			VCCT_GXBLLD							AL33				
			VCCT_GXBLLF							AG34				
			VCCT_GXBLLF							AG33				
			VCCT_GXBLLF							AC34				
			VCCT_GXBLLF							AC33				
			VCCT_GXBLLK							W34				
			VCCT_GXBLLK							W33				
			VCCT_GXBLLL							R34				
			VCCT_GXBLLL							R33				
			VCCT_GXBLLM							L34				
			VCCT_GXBLLM							L33				
			VCCT_GXBLLN							G34				
			VCCT_GXBLLN							G33				
			RREF_RL							AD31				
			RREF_TL							Y31				
			VCCADC							AM15				
			VCCERAM							U30				
			VCCERAM							U18				
			VCCERAM							T31				
			VCCERAM							T30				
			VCCERAM							T29				
			VCCERAM							T22				
			VCCERAM							R30				
			VCCERAM							R29				
			VCCERAM							A130				
			VCCERAM							AJ29				
			VCCERAM							AH31				
			VCCERAM							AH30				
			VCCERAM							AH29				
			VCCERAM							AH20				
			VCCERAM							AH17				
			VCCERAM							AG30				
			VCCFUSEWR_SDM							AL16				
			VCCLSENSE							AB19				
			VCCL_HPS							K20				
			VCCL_HPS							J20				
			VCCL_HPS							J19				
			VCCL_HPS							H20				
			VCCP							W26				
			VCCP							W25				
			VCCP							V26				
			VCCP							V25				
			VCCP							U25				
			VCCP							U15				
			VCCP							U14				
			VCCP							T15				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	NF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCP							T14				
			VCCP							AH26				
			VCCP							AH25				
			VCCP							AH15				
			VCCP							AH14				
			VCCP							AG25				
			VCCP							AG15				
			VCCP							AG14				
			VCCP							AF26				
			VCCP							AF25				
			VCCPLL0IG_HPS							N21				
			VCCPLL0IG_SDM							AH16				
			VCCPLL_HPS							P20				
			VCCPLL_SDM							AJ16				

November 2017	2017.11.21	Initial release.
May 2018	2018.05.08	- Added the IO Resource Count tab. - Updated the existing VCCH_GXB pin names to VCCH_GXB<L1 or R4><CF or GJ or KN>.
December 2018	2018.12.02	Defeaturing the voltage sensor external VREF pins.
December 2019	2019.12.26	Removed NAND_* and PWRMGT_PWM0 pins from banks 3A and 3D.
October 2020	2020.10.27	Removed SD/MMC configuration mode support from Intel Stratix 10 devices.

(1) For more information about pin definition and pin connection guidelines, refer to the [Intel® Stratix® 10 Device Family Pin Connection Guidelines](#)