

TYPE	BANK	HF35 Package
Transceiver I/O	1C	28
Transceiver I/O	1D	28
Transceiver I/O	1E	28
Transceiver I/O	1F	28
LVDS I/O	2K	48
HPS shared LVDS I/O	2L	48
HPS shared LVDS I/O	2M	48
HPS shared LVDS I/O	2N	48
LVDS I/O	3A	48
LVDS I/O	3B	48
LVDS I/O	3C	48
LVDS I/O	3D	48
3V I/O	6A	8
HPS shared LVDS I/O	HPS	48
SDM shared LVDS I/O	SDM	29

- i. Total LVDS channels per bank supporting SERDES Non-DPA and DPA mode is equivalent to (LVDS I/O per bank)/2, inclusive of clock pair. Please refer to Dedicated Tx/Rx Channel column in the pin-out table for the channel availability.
- ii. Total LVDS channels supporting SERDES Soft-CDR mode is 12 pairs per bank. Please refer to Soft CDR column in the pin out table for the channel availability.

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/A9	DQS for X16/X18	DQS for X32/A36
1F			REFCLK_GXBL1F_CHTp							L28				
1F			REFCLK_GXBL1F_CHTn							L27				
1F			GXBL1F_TX_CH5n							A31				
1F			GXBL1F_TX_CH5p							A32				
1F			GXBL1F_RX_CH5n,GXBL1F_REFCLK5n							B29				
1F			GXBL1F_RX_CH5p,GXBL1F_REFCLK5p							B30				
1F			GXBL1F_TX_CH4n							C31				
1F			GXBL1F_TX_CH4p							C32				
1F			GXBL1F_RX_CH4n,GXBL1F_REFCLK4n							D29				
1F			GXBL1F_RX_CH4p,GXBL1F_REFCLK4p							D30				
1F			GXBL1F_TX_CH3n							D33				
1F			GXBL1F_TX_CH3p							D34				
1F			GXBL1F_RX_CH3n,GXBL1F_REFCLK3n							F29				
1F			GXBL1F_RX_CH3p,GXBL1F_REFCLK3p							F30				
1F			GXBL1F_TX_CH2n							E31				
1F			GXBL1F_TX_CH2p							E32				
1F			GXBL1F_RX_CH2n,GXBL1F_REFCLK2n							H29				
1F			GXBL1F_RX_CH2p,GXBL1F_REFCLK2p							H30				
1F			GXBL1F_TX_CH1n							F33				
1F			GXBL1F_TX_CH1p							F34				
1F			GXBL1F_RX_CH1n,GXBL1F_REFCLK1n							K29				
1F			GXBL1F_RX_CH1p,GXBL1F_REFCLK1p							K30				
1F			GXBL1F_TX_CH0n							G31				
1F			GXBL1F_TX_CH0p							G32				
1F			GXBL1F_RX_CH0n,GXBL1F_REFCLK0n							L31				
1F			GXBL1F_RX_CH0p,GXBL1F_REFCLK0p							L32				
1F			REFCLK_GXBL1F_CH8p							N28				
1F			REFCLK_GXBL1F_CH8n							N27				
1E			REFCLK_GXBL1E_CHTp							R28				
1E			REFCLK_GXBL1E_CHTn							R27				
1E			GXBL1E_TX_CH5n							H33				
1E			GXBL1E_TX_CH5p							H34				
1E			GXBL1E_RX_CH5n,GXBL1E_REFCLK5n							M29				
1E			GXBL1E_RX_CH5p,GXBL1E_REFCLK5p							M30				
1E			GXBL1E_TX_CH4n							J31				
1E			GXBL1E_TX_CH4p							J32				
1E			GXBL1E_RX_CH4n,GXBL1E_REFCLK4n							N31				
1E			GXBL1E_RX_CH4p,GXBL1E_REFCLK4p							N32				
1E			GXBL1E_TX_CH3n							K33				
1E			GXBL1E_TX_CH3p							K34				
1E			GXBL1E_RX_CH3n,GXBL1E_REFCLK3n							P29				
1E			GXBL1E_RX_CH3p,GXBL1E_REFCLK3p							P30				
1E			GXBL1E_TX_CH2n							M33				
1E			GXBL1E_TX_CH2p							M34				
1E			GXBL1E_RX_CH2n,GXBL1E_REFCLK2n							R31				
1E			GXBL1E_RX_CH2p,GXBL1E_REFCLK2p							R32				
1E			GXBL1E_TX_CH1n							P33				
1E			GXBL1E_TX_CH1p							P34				
1E			GXBL1E_RX_CH1n,GXBL1E_REFCLK1n							T29				
1E			GXBL1E_RX_CH1p,GXBL1E_REFCLK1p							T30				
1E			GXBL1E_TX_CH0n							T33				
1E			GXBL1E_TX_CH0p							T34				
1E			GXBL1E_RX_CH0n,GXBL1E_REFCLK0n							U31				
1E			GXBL1E_RX_CH0p,GXBL1E_REFCLK0p							U32				
1E			REFCLK_GXBL1E_CH8p							U28				
1E			REFCLK_GXBL1E_CH8n							U27				
1D			REFCLK_GXBL1D_CHTp							W28				
1D			REFCLK_GXBL1D_CHTn							W27				
1D			GXBL1D_TX_CH5n							V33				
1D			GXBL1D_TX_CH5p							V34				
1D			GXBL1D_RX_CH5n,GXBL1D_REFCLK5n							V29				
1D			GXBL1D_RX_CH5p,GXBL1D_REFCLK5p							V30				
1D			GXBL1D_TX_CH4n							V33				
1D			GXBL1D_TX_CH4p							V34				
1D			GXBL1D_RX_CH4n,GXBL1D_REFCLK4n							W31				
1D			GXBL1D_RX_CH4p,GXBL1D_REFCLK4p							W32				
1D			GXBL1D_TX_CH3n							AB33				
1D			GXBL1D_TX_CH3p							AB34				
1D			GXBL1D_RX_CH3n,GXBL1D_REFCLK3n							V29				
1D			GXBL1D_RX_CH3p,GXBL1D_REFCLK3p							V30				
1D			GXBL1D_TX_CH2n							AD33				
1D			GXBL1D_TX_CH2p							AD34				
1D			GXBL1D_RX_CH2n,GXBL1D_REFCLK2n							AA31				
1D			GXBL1D_RX_CH2p,GXBL1D_REFCLK2p							AA32				
1D			GXBL1D_TX_CH1n							AF33				
1D			GXBL1D_TX_CH1p							AF34				
1D			GXBL1D_RX_CH1n,GXBL1D_REFCLK1n							AB29				
1D			GXBL1D_RX_CH1p,GXBL1D_REFCLK1p							AB30				
1D			GXBL1D_TX_CH0n							AG31				
1D			GXBL1D_TX_CH0p							AG32				
1D			GXBL1D_RX_CH0n,GXBL1D_REFCLK0n							AC31				
1D			GXBL1D_RX_CH0p,GXBL1D_REFCLK0p							AC32				
1D			REFCLK_GXBL1D_CH8p							AA28				
1D			REFCLK_GXBL1D_CH8n							AA27				
1C			REFCLK_GXBL1C_CHTp							AC28				
1C			REFCLK_GXBL1C_CHTn							AC27				
1C			GXBL1C_TX_CH5n							AH33				
1C			GXBL1C_TX_CH5p							AH34				
1C			GXBL1C_RX_CH5n,GXBL1C_REFCLK5n							AD29				
1C			GXBL1C_RX_CH5p,GXBL1C_REFCLK5p							AD30				
1C			GXBL1C_TX_CH4n							AJ31				
1C			GXBL1C_TX_CH4p							AJ32				
1C			GXBL1C_RX_CH4n,GXBL1C_REFCLK4n							AE31				
1C			GXBL1C_RX_CH4p,GXBL1C_REFCLK4p							AE32				
1C			GXBL1C_TX_CH3n							AK33				
1C			GXBL1C_TX_CH3p							AK34				
1C			GXBL1C_RX_CH3n,GXBL1C_REFCLK3n							AF29				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
1C			GXBLLC_RX_CH3p,GXBLLC_REFCLK3p						Yes	AF30				
1C			GXBLLC_TX_CH2n							AL31				
1C			GXBLLC_TX_CH2p							AL32				
1C			GXBLLC_RX_CH2n,GXBLLC_REFCLK2n							AH29				
1C			GXBLLC_RX_CH2p,GXBLLC_REFCLK2p							AH30				
1C			GXBLLC_TX_CH1n						Yes	AM33				
1C			GXBLLC_TX_CH1p						Yes	AM34				
1C			GXBLLC_RX_CH1n,GXBLLC_REFCLK1n						Yes	AK29				
1C			GXBLLC_RX_CH1p,GXBLLC_REFCLK1p						Yes	AK30				
1C			GXBLLC_TX_CH0n						Yes	AN31				
1C			GXBLLC_TX_CH0p						Yes	AN32				
1C			GXBLLC_RX_CH0n,GXBLLC_REFCLK0n						Yes	AM29				
1C			GXBLLC_RX_CH0p,GXBLLC_REFCLK0p						Yes	AM30				
1C			REFCLK_GXBLLC_CH8p							AE28				
1C			REFCLK_GXBLLC_CH8n							AE27				
6A			IO3V0_10		HPERSTU0					AP26				
6A			IO3V1_10							AN26				
6A			IO3V2_10							AM26				
6A			IO3V3_10							AM27				
6A			IO3V4_10							AJ27				
6A			IO3V5_10							AK27				
6A			IO3V6_10							AK26				
6A			IO3V7_10							AJ26				
2N		47	VREFB2N00	IO		HPS_DDR	LVDS2N_1n	No		A9	DQ0	DQ0	DQ0	DQ0
2N		46	VREFB2N01	IO		HPS_DDR	LVDS2N_1p	No		A10	DQ0	DQ0	DQ0	DQ0
2N		45	VREFB2N02	IO		HPS_DDR	LVDS2N_2n	Yes		B15	DQS0	DQ0	DQ0	DQ0
2N		44	VREFB2N03	IO		HPS_DDR	LVDS2N_2p	Yes		C15	DQS0	DQ0	DQ0	DQ0
2N		43	VREFB2N04	IO		HPS_DDR	LVDS2N_3n	No		A8	DQ0	DQ0	DQ0	DQ0
2N		42	VREFB2N05	IO		HPS_DDR	LVDS2N_3p	No		B8	DQ0	DQ0	DQ0	DQ0
2N		41	VREFB2N06	IO		HPS_DDR	LVDS2N_4n	Yes		A13	DQS1	DQS0/COq0	DQ0	DQ0
2N		40	VREFB2N07	IO		HPS_DDR	LVDS2N_4p	Yes		B13	DQS1	DQS0/COq0	DQ0	DQ0
2N		39	VREFB2N08	IO		HPS_DDR	LVDS2N_5n	No		I14	DQ1	DQ0	DQ0	DQ0
2N		38	VREFB2N09	IO		HPS_DDR	LVDS2N_5p	No		H14	DQ1	DQ0	DQ0	DQ0
2N		37	VREFB2N10	IO		HPS_DDR	LVDS2N_6n	Yes		B12	DQ1	DQ0	DQ0	DQ0
2N		36	VREFB2N11	IO		HPS_DDR	LVDS2N_6p	Yes		A12	DQ1	DQ0	DQ0	DQ0
2N		35	VREFB2N12	IO		HPS_DDR	LVDS2N_7n	No		K15	DQ2	DQ1	DQ0	DQ0
2N		34	VREFB2N13	IO		HPS_DDR	LVDS2N_7p	No		I15	DQ2	DQ1	DQ0	DQ0
2N		33	VREFB2N14	IO		HPS_DDR	LVDS2N_8n	Yes		C14	DQS2	DQ1	DQS0/COq0	DQ0
2N		32	VREFB2N15	IO		HPS_DDR	LVDS2N_8p	Yes		D14	DQS2	DQ1	DQS0/COq0	DQ0
2N		31	VREFB2N16	IO		HPS_DDR	LVDS2N_9n	No		H13	DQ2	DQ1	DQ0	DQ0
2N		30	VREFB2N17	IO		HPS_DDR	LVDS2N_9p	No		J13	DQ2	DQ1	DQ0	DQ0
2N		29	VREFB2N18	IO	PLL_2N_CLKOUT1n				Yes	E15	DQS3	DQS0/COq1	DQ0	DQ0
2N		28	VREFB2N19	IO	PLL_2N_CLKOUT1p,PLL_2N_CLKOUT1,PLL_2N_FB1				Yes	F15	DQS3	DQS1/CO1	DQ0	DQ0
2N		27	VREFB2N20	IO		HPS_DDR	LVDS2N_11n	No		F12	DQ3	DQ1	DQ0	DQ0
2N		26	VREFB2N21	IO	RZQ_2N			No		G12	DQ3	DQ1	DQ0	DQ0
2N		25	VREFB2N22	IO	CLK_2N_1n			Yes		E14	DQ3	DQ1	DQ0	DQ0
2N		24	VREFB2N23	IO	CLK_2N_1p			Yes		F14	DQ3	DQ1	DQ0	DQ0
2N		23	VREFB2N24	IO	CLK_2N_0n			No		C10	DQ4	DQ2	DQ1	DQ0
2N		22	VREFB2N25	IO	CLK_2N_0p			No		B10	DQ4	DQ2	DQ1	DQ0
2N		21	VREFB2N26	IO		HPS_DDR	LVDS2N_13n	Yes		H15	DQS4	DQ2	DQ1	DQS0/COq0
2N		20	VREFB2N27	IO		HPS_DDR	LVDS2N_14p	Yes		G15	DQS4	DQ2	DQ1	DQS0/COq0
2N		19	VREFB2N28	IO	PLL_2N_CLKOUT0n			No		D9	DQ4	DQ2	DQ1	DQ0
2N		18	VREFB2N29	IO	PLL_2N_CLKOUT0p,PLL_2N_CLKOUT0,PLL_2N_FB0			No		C9	DQ4	DQ2	DQ1	DQ0
2N		17	VREFB2N30	IO		HPS_DDR	LVDS2N_16p	Yes		D13	DQS5	DQS2/COq2	DQ1	DQ0
2N		16	VREFB2N31	IO		HPS_DDR	LVDS2N_16p	Yes		C13	DQS5	DQS2/COq2	DQ1	DQ0
2N		15	VREFB2N32	IO		HPS_DDR	LVDS2N_17n	No		K12	DQ5	DQ2	DQ1	DQ0
2N		14	VREFB2N33	IO		HPS_DDR	LVDS2N_17p	No		J12	DQ5	DQ2	DQ1	DQ0
2N		13	VREFB2N34	IO		HPS_DDR	LVDS2N_18n	Yes		C11	DQ5	DQ2	DQ1	DQ0
2N		12	VREFB2N35	IO		HPS_DDR	LVDS2N_18p	Yes		B11	DQ5	DQ2	DQ1	DQ0
2N		11	VREFB2N36	IO		HPS_DDR	LVDS2N_19n	No		E10	DQ6	DQ3	DQ1	DQ0
2N		10	VREFB2N37	IO		HPS_DDR	LVDS2N_19p	No		F10	DQ6	DQ3	DQ1	DQ0
2N		9	VREFB2N38	IO		HPS_DDR	LVDS2N_20n	Yes		F13	DQS6	DQ3	DQS1/COq1	DQ0
2N		8	VREFB2N39	IO		HPS_DDR	LVDS2N_20p	Yes		G13	DQS6	DQ3	DQS1/COq1	DQ0
2N		7	VREFB2N40	IO		HPS_DDR	LVDS2N_21n	No		H11	DQ6	DQ3	DQ1	DQ0
2N		6	VREFB2N41	IO		HPS_DDR	LVDS2N_21p	No		G11	DQ6	DQ3	DQ1	DQ0
2N		5	VREFB2N42	IO		HPS_DDR	LVDS2N_22n	Yes		D12	DQS7	DQS3/COq3	DQ1	DQ0
2N		4	VREFB2N43	IO		HPS_DDR	LVDS2N_22p	Yes		E12	DQS7	DQS3/COq3	DQ1	DQ0
2N		3	VREFB2N44	IO		HPS_DDR	LVDS2N_23n	No		H10	DQ7	DQ3	DQ1	DQ0
2N		2	VREFB2N45	IO		HPS_DDR	LVDS2N_23p	No		G10	DQ7	DQ3	DQ1	DQ0
2N		1	VREFB2N46	IO		HPS_DDR	LVDS2N_24n	Yes		D11	DQ7	DQ3	DQ1	DQ0
2M		0	VREFB2M00	IO		HPS_DDR	LVDS2M_24p	Yes		E11	DQ7	DQ3	DQ1	DQ0
2M		47	VREFB2M01	IO		HPS_DDR	LVDS2M_1n	No		C18	DQ8	DQ4	DQ2	DQ1
2M		46	VREFB2M02	IO		HPS_DDR	LVDS2M_1p	No		D18	DQ8	DQ4	DQ2	DQ1
2M		45	VREFB2M03	IO		HPS_DDR	LVDS2M_2n	Yes		K16	DQS8	DQ4	DQ2	DQ1
2M		44	VREFB2M04	IO		HPS_DDR	LVDS2M_2p	Yes		J16	DQS8	DQ4	DQ2	DQ1
2M		43	VREFB2M05	IO		HPS_DDR	LVDS2M_3n	No		G17	DQ8	DQ4	DQ2	DQ1
2M		42	VREFB2M06	IO		HPS_DDR	LVDS2M_3p	No		F18	DQ8	DQ4	DQ2	DQ1
2M		41	VREFB2M07	IO		HPS_DDR	LVDS2M_4n	Yes		K17	DQS9	DQS4/COq4	DQ2	DQ1
2M		40	VREFB2M08	IO		HPS_DDR	LVDS2M_4p	Yes		J17	DQS9	DQS4/COq4	DQ2	DQ1
2M		39	VREFB2M09	IO		HPS_DDR	LVDS2M_5n	No		B20	DQ9	DQ4	DQ2	DQ1
2M		38	VREFB2M10	IO		HPS_DDR	LVDS2M_5p	No		A20	DQ9	DQ4	DQ2	DQ1
2M		37	VREFB2M11	IO		HPS_DDR	LVDS2M_6n	Yes		G16	DQ9	DQ4	DQ2	DQ1
2M		36	VREFB2M12	IO		HPS_DDR	LVDS2M_6p	Yes		H16	DQ9	DQ4	DQ2	DQ1
2M		35	VREFB2M13	IO		HPS_DDR	LVDS2M_7n	No		C19	DQ10	DQ5	DQ2	DQ1
2M		34	VREFB2M14	IO		HPS_DDR	LVDS2M_7p	No		C20	DQ10	DQ5	DQ2	DQ1
2M		33	VREFB2M15	IO		HPS_DDR	LVDS2M_8n	Yes		A14	DQS10	DQ5	DQS2/COq2	DQ1
2M		32	VREFB2M16	IO		HPS_DDR	LVDS2M_8p	Yes		A15	DQS10	DQ5	DQS2/COq2	DQ1
2M		31	VREFB2M17	IO		HPS_DDR	LVDS2M_9n	No		D19	DQ10	DQ5	DQ2	DQ1
2M		30	VREFB2M18	IO		HPS_DDR	LVDS2M_9p	No		E19	DQ10	DQ5	DQ2	DQ1
2M		29	VREFB2M19	IO	PLL_2M_CLKOUT1n			Yes		D16	DQS11	DQS5/COq5	DQ2	DQ1
2M		28	VREFB2M20	IO	PLL_2M_CLKOUT1p,PLL_2M_CLKOUT1,PLL_2M_FB1			Yes		C16	DQS11	DQS5/COq5	DQ2	DQ1
2M		27	VREFB2M21	IO		HPS_DDR	LVDS2M_11n	No		G18	DQ11	DQ5	DQ2	DQ1
2M		26	VREFB2M22	IO	RZQ_2M			No		F19	DQ11	DQ5	DQ2	DQ1
2M		25	VREFB2M23	IO	CLK_2M_1n			Yes		J18	DQ11	DQ5	DQ2	DQ1
2M		24	VREFB2M24	IO	CLK_2M_1p			Yes		H18	DQ11	DQ5	DQ2	DQ1
2M		23	VREFB2M25	IO	CLK_2M_0n			No		H19	DQ12	DQ6	DQ3	DQ2
2M		22	VREFB2M26	IO	CLK_2M_0p			No		J19	DQ12	DQ6	DQ3	DQ2

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2M	21	VREFB2MNO	IO			HPS_DDR	LVDS2M_14n	Yes		E16	D0S12	D06		D0S11/CQ1n
2M	20	VREFB2MNO	IO			HPS_DDR	LVDS2M_14p	Yes		F17	D0S12	D06		D0S11/CQ1
2M	19	VREFB2MNO	IO		PLL 2M_CLKOUT0n	HPS_DDR	LVDS2M_15n	No		A23	D012	D06		D03
2M	18	VREFB2MNO	IO		PLL 2M_CLKOUT0p,PLL 2M_CLKOUT1,PLL 2M_FB0	HPS_DDR	LVDS2M_15p	No		B22	D012	D06		D03
2M	17	VREFB2MNO	IO			HPS_DDR	LVDS2M_16n	Yes		D17	D0S13	D0S6/C0n6		D03
2M	16	VREFB2MNO	IO			HPS_DDR	LVDS2M_16p	Yes		E17	D0S13	D0S6/C06		D03
2M	15	VREFB2MNO	IO			HPS_DDR	LVDS2M_17n	No		B21	D013	D06		D03
2M	14	VREFB2MNO	IO			HPS_DDR	LVDS2M_17p	No		C21	D013	D06		D03
2M	13	VREFB2MNO	IO			HPS_DDR	LVDS2M_18n	Yes		A17	D013	D06		D03
2M	12	VREFB2MNO	IO			HPS_DDR	LVDS2M_18p	Yes		B16	D013	D06		D03
2M	11	VREFB2MNO	IO			HPS_DDR	LVDS2M_19n	No		D21	D014	D07		D03
2M	10	VREFB2MNO	IO			HPS_DDR	LVDS2M_19p	No		E21	D014	D07		D03
2M	9	VREFB2MNO	IO			HPS_DDR	LVDS2M_20n	Yes		B17	D0S14	D07	D0S3/C0n3	D01
2M	8	VREFB2MNO	IO			HPS_DDR	LVDS2M_20p	Yes		A18	D0S14	D07	D0S3/C03	D01
2M	7	VREFB2MNO	IO			HPS_DDR	LVDS2M_21n	No		E20	D014	D07		D03
2M	6	VREFB2MNO	IO			HPS_DDR	LVDS2M_21p	No		F20	D014	D07		D03
2M	5	VREFB2MNO	IO			HPS_DDR	LVDS2M_22n	Yes		B18	D0S15	D0S7/C0n7		D03
2M	4	VREFB2MNO	IO			HPS_DDR	LVDS2M_22p	Yes		A19	D0S15	D0S7/C07		D03
2M	3	VREFB2MNO	IO			HPS_DDR	LVDS2M_23n	No		H20	D015	D07		D03
2M	2	VREFB2MNO	IO			HPS_DDR	LVDS2M_23p	No		G20	D015	D07		D03
2M	1	VREFB2MNO	IO			HPS_DDR	LVDS2M_24n	Yes		G21	D015	D07		D03
2M	0	VREFB2MNO	IO			HPS_DDR	LVDS2M_24p	Yes		H21	D015	D07		D03
2L	47	VREFB2LNO	IO			HPS_DDR	LVDS2L_1n	No		A23	D016	D08		D04
2L	46	VREFB2LNO	IO			HPS_DDR	LVDS2L_1p	No		B23	D016	D08		D04
2L	45	VREFB2LNO	IO			HPS_DDR	LVDS2L_2n	Yes		H23	D0S16	D08		D04
2L	44	VREFB2LNO	IO			HPS_DDR	LVDS2L_2p	Yes		H24	D0S16	D08		D04
2L	43	VREFB2LNO	IO			HPS_DDR	LVDS2L_3n	No		D22	D016	D08		D04
2L	42	VREFB2LNO	IO			HPS_DDR	LVDS2L_3p	No		E22	D016	D08		D04
2L	41	VREFB2LNO	IO			HPS_DDR	LVDS2L_4n	Yes		K21	D0S17	D0S8/C0n8		D04
2L	40	VREFB2LNO	IO			HPS_DDR	LVDS2L_4p	Yes		J21	D0S17	D0S8/C08		D04
2L	39	VREFB2LNO	IO			HPS_DDR	LVDS2L_5n	No		D23	D017	D08		D04
2L	38	VREFB2LNO	IO			HPS_DDR	LVDS2L_5p	No		C23	D017	D08		D04
2L	37	VREFB2LNO	IO			HPS_DDR	LVDS2L_6n	Yes		J23	D017	D08		D04
2L	36	VREFB2LNO	IO			HPS_DDR	LVDS2L_6p	Yes		J22	D017	D08		D04
2L	35	VREFB2LNO	IO			HPS_DDR	LVDS2L_7n	No		F22	D018	D09		D04
2L	34	VREFB2LNO	IO			HPS_DDR	LVDS2L_7p	No		G22	D018	D09		D04
2L	33	VREFB2LNO	IO			HPS_DDR	LVDS2L_8n	Yes		A27	D0S18	D09	D0S9/C0n9	D02
2L	32	VREFB2LNO	IO			HPS_DDR	LVDS2L_8p	Yes		B27	D0S18	D09	D0S4/C04	D02
2L	31	VREFB2LNO	IO			HPS_DDR	LVDS2L_9n	No		A24	D018	D09		D04
2L	30	VREFB2LNO	IO			HPS_DDR	LVDS2L_9p	No		B25	D018	D09		D04
2L	29	VREFB2LNO	IO		PLL 2L_CLKOUT1n	HPS_DDR	LVDS2L_10n	Yes		L22	D0S19	D0S9/C0n9		D04
2L	28	VREFB2LNO	IO		PLL 2L_CLKOUT1p,PLL 2L_CLKOUT1,PLL 2L_FB1	HPS_DDR	LVDS2L_10p	Yes		K22	D0S19	D0S9/C09		D04
2L	27	VREFB2LNO	IO			HPS_DDR	LVDS2L_11n	No		D24	D019	D09		D04
2L	26	VREFB2LNO	IO		RZQ_2L	HPS_DDR	LVDS2L_11p	No		E24	D019	D09		D04
2L	25	VREFB2LNO	IO		CLK_2L_1n	HPS_DDR	LVDS2L_12n	Yes		J24	D019	D09		D04
2L	24	VREFB2LNO	IO		CLK_2L_1p	HPS_DDR	LVDS2L_12p	Yes		K24	D019	D09		D04
2L	23	VREFB2LNO	IO		CLK_2L_0n	HPS_DDR	LVDS2L_13n	No		F23	D020	D010		D05
2L	22	VREFB2LNO	IO		CLK_2L_0p	HPS_DDR	LVDS2L_13p	No		G23	D020	D010		D05
2L	21	VREFB2LNO	IO			HPS_DDR	LVDS2L_14n	Yes		H26	D0S20	D010	D05	D0S2/C02
2L	20	VREFB2LNO	IO			HPS_DDR	LVDS2L_14p	Yes		H25	D0S20	D010	D05	D0S2/CQ2
2L	19	VREFB2LNO	IO		PLL 2L_CLKOUT0n	HPS_DDR	LVDS2L_15n	No		C24	D020	D010		D05
2L	18	VREFB2LNO	IO		PLL 2L_CLKOUT0p,PLL 2L_CLKOUT0,PLL 2L_FB0	HPS_DDR	LVDS2L_15p	No		C25	D020	D010		D05
2L	17	VREFB2LNO	IO			HPS_DDR	LVDS2L_16n	Yes		D27	D0S21	D0S10/C0n10		D05
2L	16	VREFB2LNO	IO			HPS_DDR	LVDS2L_16p	Yes		E26	D0S21	D0S10/C010		D05
2L	15	VREFB2LNO	IO			HPS_DDR	LVDS2L_17n	No		A25	D021	D010		D05
2L	14	VREFB2LNO	IO			HPS_DDR	LVDS2L_17p	No		B26	D021	D010		D05
2L	13	VREFB2LNO	IO			HPS_DDR	LVDS2L_18n	Yes		M23	D021	D010		D05
2L	12	VREFB2LNO	IO			HPS_DDR	LVDS2L_18p	Yes		M22	D021	D010		D05
2L	11	VREFB2LNO	IO			HPS_DDR	LVDS2L_19n	No		C26	D022	D011		D05
2L	10	VREFB2LNO	IO			HPS_DDR	LVDS2L_19p	No		D26	D022	D011		D05
2L	9	VREFB2LNO	IO			HPS_DDR	LVDS2L_20n	Yes		L23	D0S22	D011	D0S15/C0n5	D02
2L	8	VREFB2LNO	IO			HPS_DDR	LVDS2L_20p	Yes		L24	D0S22	D011	D0S5/C05	D02
2L	7	VREFB2LNO	IO			HPS_DDR	LVDS2L_21n	No		F25	D022	D011		D05
2L	6	VREFB2LNO	IO			HPS_DDR	LVDS2L_21p	No		F25	D022	D011		D05
2L	5	VREFB2LNO	IO			HPS_DDR	LVDS2L_22n	Yes		G26	D0S23	D0S11/C0n11		D05
2L	4	VREFB2LNO	IO			HPS_DDR	LVDS2L_22p	Yes		G27	D0S23	D0S11/C011		D05
2L	3	VREFB2LNO	IO			HPS_DDR	LVDS2L_23n	No		F24	D023	D011		D05
2L	2	VREFB2LNO	IO			HPS_DDR	LVDS2L_23p	No		G25	D023	D011		D05
2L	1	VREFB2LNO	IO			HPS_DDR	LVDS2L_24n	Yes		F27	D023	D011		D05
2K	47	VREFB2KNO	IO			HPS_DDR	LVDS2K_1n	No		E27	D023	D011		D05
2K	46	VREFB2KNO	IO				LVDS2K_1p	No		AH24	D024	D012		D06
2K	45	VREFB2KNO	IO				LVDS2K_2n	Yes		AG25	D0S24	D012		D06
2K	44	VREFB2KNO	IO				LVDS2K_2p	Yes		AH25	D0S24	D012		D06
2K	43	VREFB2KNO	IO				LVDS2K_3n	No		AJ23	D024	D012		D06
2K	42	VREFB2KNO	IO				LVDS2K_3p	No		AH23	D024	D012		D06
2K	41	VREFB2KNO	IO				LVDS2K_4n	Yes		AF25	D0S25	D0S12/C0n12		D06
2K	40	VREFB2KNO	IO				LVDS2K_4p	Yes		AF24	D0S25	D0S12/C012		D06
2K	39	VREFB2KNO	IO				LVDS2K_5n	No		AF23	D025	D012		D06
2K	38	VREFB2KNO	IO				LVDS2K_5p	No		AG23	D025	D012		D06
2K	37	VREFB2KNO	IO				LVDS2K_6n	Yes		AD24	D025	D012		D06
2K	36	VREFB2KNO	IO				LVDS2K_6p	Yes		AE24	D025	D012		D06
2K	35	VREFB2KNO	IO				LVDS2K_7n	No		AK25	D026	D013		D06
2K	34	VREFB2KNO	IO				LVDS2K_7p	No		AL25	D026	D013		D06
2K	33	VREFB2KNO	IO				LVDS2K_8n	Yes		AN24	D0S26	D013	D0S16/C0n6	D03
2K	32	VREFB2KNO	IO				LVDS2K_8p	Yes		AP24	D0S26	D013	D0S6/C06	D03
2K	31	VREFB2KNO	IO				LVDS2K_9n	No		AK24	D026	D013		D06
2K	30	VREFB2KNO	IO				LVDS2K_9p	No		AL24	D026	D013		D06
2K	29	VREFB2KNO	IO		PLL 2K_CLKOUT1n		LVDS2K_10n	Yes		AM23	D0S27	D0S13/C0n13		D06
2K	28	VREFB2KNO	IO		PLL 2K_CLKOUT1p,PLL 2K_CLKOUT1,PLL 2K_FB1		LVDS2K_10p	Yes		AL23	D0S27	D0S13/C013		D06
2K	27	VREFB2KNO	IO				LVDS2K_11n	No		AM22	D027	D013		D06
2K	26	VREFB2KNO	IO				LVDS2K_11p	No		AL22	D027	D013		D06
2K	25	VREFB2KNO	IO				LVDS2K_12n	No		AN23	D027	D013		D06
2K	24	VREFB2KNO	IO				LVDS2K_12p	Yes		AP23	D027	D013		D06
2K	23	VREFB2KNO	IO				LVDS2K_13n	No		AG22	D028	D014		D07
2K	22	VREFB2KNO	IO				LVDS2K_13p	No		AG21	D028	D014		D07
2K	21	VREFB2KNO	IO				LVDS2K_14n	Yes		AD23	D0S28	D014		D0S13/C0n3

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2K	20	VREFB2KNO	IO				LVD52k_14p	Yes		AD22	DQ528	DQ14	DQ7	DQ35/CO3
2K	19	VREFB2KNO	IO		PLL_2K_CLKOUT0n		LVD52k_15n	No		AH20	DQ28	DQ14	DQ7	DQ3
2K	18	VREFB2KNO	IO		PLL_2K_CLKOUT0p,PLL_2K_CLKOUT0,PLL_2K_FB0		LVD52k_15p	No		AG20	DQ28	DQ14	DQ7	DQ3
2K	17	VREFB2KNO	IO				LVD52k_16n	Yes		AE22	DQ529	DQ514/CO14	DQ7	DQ3
2K	16	VREFB2KNO	IO				LVD52k_16p	Yes		AF22	DQ529	DQ514/CO14	DQ7	DQ3
2K	15	VREFB2KNO	IO				LVD52k_17n	No		AF20	DQ29	DQ14	DQ7	DQ3
2K	14	VREFB2KNO	IO				LVD52k_17p	No		AE20	DQ29	DQ14	DQ7	DQ3
2K	13	VREFB2KNO	IO				LVD52k_18n	Yes		AD21	DQ29	DQ14	DQ7	DQ3
2K	12	VREFB2KNO	IO				LVD52k_18p	Yes		AE21	DQ29	DQ14	DQ7	DQ3
2K	11	VREFB2KNO	IO				LVD52k_19n	No		AP22	DQ30	DQ15	DQ7	DQ3
2K	10	VREFB2KNO	IO				LVD52k_19p	No		AP21	DQ30	DQ15	DQ7	DQ3
2K	9	VREFB2KNO	IO				LVD52k_20n	Yes		AJ22	DQ530	DQ15	DQ5n7/CO7	DQ3
2K	8	VREFB2KNO	IO				LVD52k_20p	Yes		AK22	DQ530	DQ15	DQ57/CO7	DQ3
2K	7	VREFB2KNO	IO				LVD52k_21n	No		AM21	DQ30	DQ15	DQ7	DQ3
2K	6	VREFB2KNO	IO				LVD52k_21p	No		AN21	DQ30	DQ15	DQ7	DQ3
2K	5	VREFB2KNO	IO				LVD52k_22n	Yes		AJ21	DQ531	DQ515/CO15	DQ7	DQ3
2K	4	VREFB2KNO	IO				LVD52k_22p	Yes		AH21	DQ531	DQ515/CO15	DQ7	DQ3
2K	3	VREFB2KNO	IO				LVD52k_23n	No		AM20	DQ31	DQ15	DQ7	DQ3
2K	2	VREFB2KNO	IO				LVD52k_23p	No		AL20	DQ31	DQ15	DQ7	DQ3
2K	1	VREFB2KNO	IO				LVD52k_24n	Yes		AK21	DQ31	DQ15	DQ7	DQ3
2K	0	VREFB2KNO	IO				LVD52k_24p	Yes		AK20	DQ31	DQ15	DQ7	DQ3
3D	47	VREFB3DNO	IO				LVD53D_1n	No		M5	DQ32	DQ16	DQ8	DQ4
3D	46	VREFB3DNO	IO				LVD53D_1p	No		M6	DQ32	DQ16	DQ8	DQ4
3D	45	VREFB3DNO	IO				LVD53D_2n	Yes		L8	DQ532	DQ16	DQ8	DQ4
3D	44	VREFB3DNO	IO				LVD53D_2p	Yes		K7	DQ532	DQ16	DQ8	DQ4
3D	43	VREFB3DNO	IO				LVD53D_3n	No		M3	DQ32	DQ16	DQ8	DQ4
3D	42	VREFB3DNO	IO				LVD53D_3p	No		N3	DQ32	DQ16	DQ8	DQ4
3D	41	VREFB3DNO	IO				LVD53D_4n	Yes		L7	DQ533	DQ516/CO16	DQ8	DQ4
3D	40	VREFB3DNO	IO				LVD53D_4p	Yes		M7	DQ533	DQ516/CO16	DQ8	DQ4
3D	39	VREFB3DNO	IO				LVD53D_5n	No		N1	DQ33	DQ16	DQ8	DQ4
3D	38	VREFB3DNO	IO				LVD53D_5p	No		M1	DQ33	DQ16	DQ8	DQ4
3D	37	VREFB3DNO	IO				LVD53D_6n	Yes		H5	DQ33	DQ16	DQ8	DQ4
3D	36	VREFB3DNO	IO				LVD53D_6p	Yes		G5	DQ33	DQ16	DQ8	DQ4
3D	35	VREFB3DNO	IO				LVD53D_7n	No		N5	DQ34	DQ17	DQ8	DQ4
3D	34	VREFB3DNO	IO				LVD53D_7p	No		M4	DQ34	DQ17	DQ8	DQ4
3D	33	VREFB3DNO	IO				LVD53D_8n	Yes		J6	DQ534	DQ17	DQ5n8/CO8	DQ4
3D	32	VREFB3DNO	IO				LVD53D_8p	Yes		K5	DQ534	DQ17	DQ5n8/CO8	DQ4
3D	31	VREFB3DNO	IO				LVD53D_9n	No		P1	DQ34	DQ17	DQ8	DQ4
3D	30	VREFB3DNO	IO				LVD53D_9p	No		P2	DQ34	DQ17	DQ8	DQ4
3D	29	VREFB3DNO	IO		PLL_3D_CLKOUT1n		LVD53D_10n	Yes		K6	DQ535	DQ517/CO17	DQ8	DQ4
3D	28	VREFB3DNO	IO		PLL_3D_CLKOUT1p,PLL_3D_CLKOUT1,PLL_3D_FB1		LVD53D_10p	Yes		L5	DQ535	DQ517/CO17	DQ8	DQ4
3D	27	VREFB3DNO	IO				LVD53D_11n	No		P1	DQ35	DQ17	DQ8	DQ4
3D	26	VREFB3DNO	IO		RZQ_3D		LVD53D_11p	No		P4	DQ35	DQ17	DQ8	DQ4
3D	25	VREFB3DNO	IO		CLK_3D_1n		LVD53D_12n	Yes		H4	DQ35	DQ17	DQ8	DQ4
3D	24	VREFB3DNO	IO		CLK_3D_1p		LVD53D_12p	Yes		H3	DQ35	DQ17	DQ8	DQ4
3D	23	VREFB3DNO	IO		CLK_3D_0n		LVD53D_13n	No		R1	DQ36	DQ18	DQ9	DQ4
3D	22	VREFB3DNO	IO		CLK_3D_0p		LVD53D_13p	No		K2	DQ36	DQ18	DQ9	DQ4
3D	21	VREFB3DNO	IO				LVD53D_14n	Yes		K4	DQ536	DQ18	DQ9	DQ5n/CO4n
3D	20	VREFB3DNO	IO				LVD53D_14p	Yes		J4	DQ536	DQ18	DQ9	DQ5n/CO4
3D	19	VREFB3DNO	IO		PLL_3D_CLKOUT0n		LVD53D_15n	No		R4	DQ36	DQ18	DQ9	DQ4
3D	18	VREFB3DNO	IO		PLL_3D_CLKOUT0p,PLL_3D_CLKOUT0,PLL_3D_FB0		LVD53D_15p	No		R5	DQ36	DQ18	DQ9	DQ4
3D	17	VREFB3DNO	IO				LVD53D_16n	Yes		J1	DQ537	DQ518/CO18	DQ9	DQ4
3D	16	VREFB3DNO	IO				LVD53D_16p	Yes		H1	DQ537	DQ518/CO18	DQ9	DQ4
3D	15	VREFB3DNO	IO				LVD53D_17n	No		T2	DQ37	DQ18	DQ9	DQ4
3D	14	VREFB3DNO	IO				LVD53D_17p	No		T3	DQ37	DQ18	DQ9	DQ4
3D	13	VREFB3DNO	IO				LVD53D_18n	Yes		L3	DQ37	DQ18	DQ9	DQ4
3D	12	VREFB3DNO	IO				LVD53D_18p	Yes		L4	DQ37	DQ18	DQ9	DQ4
3D	11	VREFB3DNO	IO				LVD53D_19n	No		T4	DQ38	DQ19	DQ9	DQ4
3D	10	VREFB3DNO	IO				LVD53D_19p	No		T4	DQ38	DQ19	DQ9	DQ4
3D	9	VREFB3DNO	IO				LVD53D_20n	Yes		J3	DQ538	DQ19	DQ5n9/CO9	DQ4
3D	8	VREFB3DNO	IO				LVD53D_20p	Yes		J2	DQ538	DQ19	DQ5n9/CO9	DQ4
3D	7	VREFB3DNO	IO				LVD53D_21n	No		U1	DQ38	DQ19	DQ9	DQ4
3D	6	VREFB3DNO	IO				LVD53D_21p	No		U2	DQ38	DQ19	DQ9	DQ4
3D	5	VREFB3DNO	IO				LVD53D_22n	Yes		L2	DQ539	DQ519/CO19	DQ9	DQ4
3D	4	VREFB3DNO	IO				LVD53D_22p	Yes		M2	DQ539	DQ519/CO19	DQ9	DQ4
3D	3	VREFB3DNO	IO				LVD53D_23n	No		V1	DQ39	DQ19	DQ9	DQ4
3D	2	VREFB3DNO	IO				LVD53D_23p	No		W1	DQ39	DQ19	DQ9	DQ4
3D	1	VREFB3DNO	IO				LVD53D_24n	Yes		K2	DQ39	DQ19	DQ9	DQ4
3D	0	VREFB3DNO	IO				LVD53D_24p	Yes		K1	DQ39	DQ19	DQ9	DQ4
3C	47	VREFB3CNO	IO				LVD53C_1n	No		W2	DQ40	DQ20	DQ10	DQ5
3C	46	VREFB3CNO	IO				LVD53C_1p	No		Y1	DQ40	DQ20	DQ10	DQ5
3C	45	VREFB3CNO	IO				LVD53C_2n	Yes		U3	DQ540	DQ20	DQ10	DQ5
3C	44	VREFB3CNO	IO				LVD53C_2p	Yes		V3	DQ540	DQ20	DQ10	DQ5
3C	43	VREFB3CNO	IO				LVD53C_3n	No		AB1	DQ40	DQ20	DQ10	DQ5
3C	42	VREFB3CNO	IO				LVD53C_3p	No		AB2	DQ40	DQ20	DQ10	DQ5
3C	41	VREFB3CNO	IO				LVD53C_4n	Yes		W3	DQ541	DQ520/CO20	DQ10	DQ5
3C	40	VREFB3CNO	IO				LVD53C_4p	Yes		W4	DQ541	DQ520/CO20	DQ10	DQ5
3C	39	VREFB3CNO	IO				LVD53C_5n	No		AA2	DQ41	DQ20	DQ10	DQ5
3C	38	VREFB3CNO	IO				LVD53C_5p	No		Y2	DQ41	DQ20	DQ10	DQ5
3C	37	VREFB3CNO	IO				LVD53C_6n	Yes		U5	DQ41	DQ20	DQ10	DQ5
3C	36	VREFB3CNO	IO				LVD53C_6p	Yes		V4	DQ41	DQ20	DQ10	DQ5
3C	35	VREFB3CNO	IO				LVD53C_7n	No		AF2	DQ42	DQ21	DQ10	DQ5
3C	34	VREFB3CNO	IO				LVD53C_7p	No		AG2	DQ42	DQ21	DQ10	DQ5
3C	33	VREFB3CNO	IO				LVD53C_8n	Yes		AC1	DQ542	DQ21	DQ5n10/CO10	DQ5
3C	32	VREFB3CNO	IO				LVD53C_8p	Yes		AD1	DQ542	DQ21	DQ5n10/CO10	DQ5
3C	31	VREFB3CNO	IO				LVD53C_9n	No		AG1	DQ42	DQ21	DQ10	DQ5
3C	30	VREFB3CNO	IO				LVD53C_9p	No		AH1	DQ42	DQ21	DQ10	DQ5
3C	29	VREFB3CNO	IO		PLL_3C_CLKOUT1n		LVD53C_10n	Yes		AD2	DQ543	DQ521/CO21	DQ10	DQ5
3C	28	VREFB3CNO	IO		PLL_3C_CLKOUT1p,PLL_3C_CLKOUT1,PLL_3C_FB1		LVD53C_10p	Yes		AD3	DQ543	DQ521/CO21	DQ10	DQ5
3C	27	VREFB3CNO	IO				LVD53C_11n	No		AJ1	DQ43	DQ21	DQ10	DQ5
3C	26	VREFB3CNO	IO				LVD53C_11p	No		AK1	DQ43	DQ21	DQ10	DQ5
3C	25	VREFB3CNO	IO		RZQ_3C		LVD53C_12n	Yes		AE1	DQ43	DQ21	DQ10	DQ5
3C	24	VREFB3CNO	IO		CLK_3C_1n		LVD53C_12p	Yes		AE2	DQ43	DQ21	DQ10	DQ5
3C	23	VREFB3CNO	IO		CLK_3C_0n		LVD53C_13n	No		AJ2	DQ44	DQ22	DQ11	DQ5
3C	22	VREFB3CNO	IO		CLK_3C_0p		LVD53C_13p	No		AJ3	DQ44	DQ22	DQ11	DQ5
3C	21	VREFB3CNO	IO				LVD53C_14n	Yes		AF4	DQ544	DQ22	DQ11	DQ5n5/CO5
3C	20	VREFB3CNO	IO				LVD53C_14p	Yes		AF3	DQ544	DQ22	DQ11	DQ5n5/CO5



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3C	19	VREFB3C0N	IO		PLL_3C_CLKOUT0n		LVDS3C_15n	No		AK2	DQ44	DQ22	DQ11	DQ5
3C	18	VREFB3C0N	IO		PLL_3C_CLKOUT0n		LVDS3C_15p	No		AL2	DQ44	DQ22	DQ11	DQ5
3C	17	VREFB3C0N	IO		PLL_3C_CLKOUT0p,PLL_3C_CLKOUT0,PLL_3C_FB0		LVDS3C_16n	Yes		AK3	DQ545	DQ522/CQ22	DQ11	DQ5
3C	16	VREFB3C0N	IO				LVDS3C_16p	Yes		AG3	DQ545	DQ522/CQ22	DQ11	DQ5
3C	15	VREFB3C0N	IO				LVDS3C_17n	No		AM1	DQ45	DQ22	DQ11	DQ5
3C	14	VREFB3C0N	IO				LVDS3C_17p	No		AM2	DQ45	DQ22	DQ11	DQ5
3C	13	VREFB3C0N	IO				LVDS3C_18n	Yes		AE5	DQ45	DQ22	DQ11	DQ5
3C	12	VREFB3C0N	IO				LVDS3C_18p	Yes		AE4	DQ45	DQ22	DQ11	DQ5
3C	11	VREFB3C0N	IO				LVDS3C_19n	No		YS	DQ46	DQ23	DQ11	DQ5
3C	10	VREFB3C0N	IO				LVDS3C_19p	No		AA5	DQ46	DQ23	DQ11	DQ5
3C	9	VREFB3C0N	IO				LVDS3C_20n	Yes		YA	DQ546	DQ23	DQ5n11/CQn11	DQ5
3C	8	VREFB3C0N	IO				LVDS3C_20p	Yes		AA4	DQ546	DQ23	DQ5n11/CQ11	DQ5
3C	7	VREFB3C0N	IO				LVDS3C_21n	No		AB5	DQ46	DQ23	DQ11	DQ5
3C	6	VREFB3C0N	IO				LVDS3C_21p	No		AC4	DQ46	DQ23	DQ11	DQ5
3C	5	VREFB3C0N	IO				LVDS3C_22n	Yes		AA3	DQ547	DQ523/CQn23	DQ11	DQ5
3C	4	VREFB3C0N	IO				LVDS3C_22p	Yes		AB3	DQ547	DQ523/CQ23	DQ11	DQ5
3C	3	VREFB3C0N	IO				LVDS3C_23n	No		AC5	DQ47	DQ23	DQ11	DQ5
3C	2	VREFB3C0N	IO				LVDS3C_23p	No		AB6	DQ47	DQ23	DQ11	DQ5
3C	1	VREFB3C0N	IO				LVDS3C_24n	Yes		AC3	DQ47	DQ23	DQ11	DQ5
3B	47	VREFB3B0N	IO				LVDS3B_24p	Yes		AD4	DQ47	DQ23	DQ11	DQ5
3B	46	VREFB3B0N	IO				LVDS3B_1n	No		AF5	DQ48	DQ24	DQ12	DQ6
3B	45	VREFB3B0N	IO				LVDS3B_1p	No		AG5	DQ48	DQ24	DQ12	DQ6
3B	44	VREFB3B0N	IO				LVDS3B_2n	Yes		AJ4	DQ548	DQ24	DQ12	DQ6
3B	43	VREFB3B0N	IO				LVDS3B_2p	Yes		AK4	DQ548	DQ24	DQ12	DQ6
3B	42	VREFB3B0N	IO				LVDS3B_3n	No		AM4	DQ48	DQ24	DQ12	DQ6
3B	41	VREFB3B0N	IO				LVDS3B_3p	No		AH5	DQ48	DQ24	DQ12	DQ6
3B	40	VREFB3B0N	IO				LVDS3B_4n	Yes		AK6	DQ549	DQ524/CQn24	DQ12	DQ6
3B	39	VREFB3B0N	IO				LVDS3B_4p	Yes		AJ6	DQ549	DQ524/CQ24	DQ12	DQ6
3B	38	VREFB3B0N	IO				LVDS3B_5n	No		AE6	DQ49	DQ24	DQ12	DQ6
3B	37	VREFB3B0N	IO				LVDS3B_5p	No		AD6	DQ49	DQ24	DQ12	DQ6
3B	36	VREFB3B0N	IO				LVDS3B_6n	Yes		AG6	DQ49	DQ24	DQ12	DQ6
3B	35	VREFB3B0N	IO				LVDS3B_6p	Yes		AH6	DQ49	DQ24	DQ12	DQ6
3B	34	VREFB3B0N	IO				LVDS3B_7n	No		AL3	DQ50	DQ25	DQ12	DQ6
3B	33	VREFB3B0N	IO				LVDS3B_7p	No		AM3	DQ50	DQ25	DQ12	DQ6
3B	32	VREFB3B0N	IO				LVDS3B_8n	Yes		AK5	DQ549	DQ25	DQ5n12/CQn12	DQ6
3B	31	VREFB3B0N	IO				LVDS3B_8p	Yes		AL4	DQ50	DQ25	DQ5n12/CQ12	DQ6
3B	30	VREFB3B0N	IO				LVDS3B_9n	No		AM3	DQ50	DQ25	DQ12	DQ6
3B	29	VREFB3B0N	IO		PLL_3B_CLKOUT1n		LVDS3B_10n	Yes		AP3	DQ50	DQ25	DQ12	DQ6
3B	28	VREFB3B0N	IO		PLL_3B_CLKOUT1p,PLL_3B_CLKOUT1,PLL_3B_FB1		LVDS3B_10p	Yes		AL5	DQ551	DQ525/CQn25	DQ12	DQ6
3B	27	VREFB3B0N	IO				LVDS3B_11n	Yes		AM5	DQ551	DQ525/CQ25	DQ12	DQ6
3B	26	VREFB3B0N	IO		RZQ_3B		LVDS3B_11p	No		AN5	DQ51	DQ25	DQ12	DQ6
3B	25	VREFB3B0N	IO		CLK_3B_1n		LVDS3B_12n	Yes		AP6	DQ51	DQ25	DQ12	DQ6
3B	24	VREFB3B0N	IO		CLK_3B_1p		LVDS3B_12p	Yes		AN4	DQ51	DQ25	DQ12	DQ6
3B	23	VREFB3B0N	IO		CLK_3B_0n		LVDS3B_13n	No		AP4	DQ51	DQ25	DQ12	DQ6
3B	22	VREFB3B0N	IO		CLK_3B_0p		LVDS3B_13p	No		AL7	DQ52	DQ26	DQ13	DQ6
3B	21	VREFB3B0N	IO				LVDS3B_14n	Yes		AM6	DQ52	DQ26	DQ13	DQ6
3B	20	VREFB3B0N	IO				LVDS3B_14p	Yes		AP7	DQ52	DQ26	DQ13	DQ6
3B	19	VREFB3B0N	IO		PLL_3B_CLKOUT0n		LVDS3B_15n	No		AM6	DQ52	DQ26	DQ13	DQ6
3B	18	VREFB3B0N	IO		PLL_3B_CLKOUT0p,PLL_3B_CLKOUT0,PLL_3B_FB0		LVDS3B_15p	No		AP9	DQ52	DQ26	DQ13	DQ6
3B	17	VREFB3B0N	IO				LVDS3B_16n	Yes		AN9	DQ52	DQ26	DQ13	DQ6
3B	16	VREFB3B0N	IO				LVDS3B_16p	Yes		AL8	DQ553	DQ526/CQn26	DQ13	DQ6
3B	15	VREFB3B0N	IO				LVDS3B_17n	No		AM7	DQ553	DQ26	DQ13	DQ6
3B	14	VREFB3B0N	IO				LVDS3B_17p	No		AN8	DQ53	DQ26	DQ13	DQ6
3B	13	VREFB3B0N	IO				LVDS3B_18n	Yes		AL9	DQ53	DQ26	DQ13	DQ6
3B	12	VREFB3B0N	IO				LVDS3B_18p	Yes		AN8	DQ53	DQ26	DQ13	DQ6
3B	11	VREFB3B0N	IO				LVDS3B_19n	No		AP8	DQ53	DQ26	DQ13	DQ6
3B	10	VREFB3B0N	IO				LVDS3B_19p	No		AJ7	DQ54	DQ27	DQ13	DQ6
3B	9	VREFB3B0N	IO				LVDS3B_20n	Yes		AK7	DQ54	DQ27	DQ13	DQ6
3B	8	VREFB3B0N	IO				LVDS3B_20p	Yes		AD7	DQ554	DQ527	DQ5n13/CQn13	DQ6
3B	7	VREFB3B0N	IO				LVDS3B_21n	No		AE7	DQ554	DQ27	DQ5n13/CQ13	DQ6
3B	6	VREFB3B0N	IO				LVDS3B_21p	No		AJ8	DQ54	DQ27	DQ13	DQ6
3B	5	VREFB3B0N	IO				LVDS3B_22n	Yes		AH8	DQ54	DQ27	DQ13	DQ6
3B	4	VREFB3B0N	IO				LVDS3B_22p	Yes		AF7	DQ555	DQ527/CQn27	DQ13	DQ6
3B	3	VREFB3B0N	IO				LVDS3B_23n	No		AG7	DQ555	DQ527/CQ27	DQ13	DQ6
3B	2	VREFB3B0N	IO				LVDS3B_23p	No		AD8	DQ55	DQ27	DQ13	DQ6
3B	1	VREFB3B0N	IO				LVDS3B_24n	Yes		AD9	DQ55	DQ27	DQ13	DQ6
3A	47	VREFB3A0N	IO				LVDS3B_24p	Yes		AG8	DQ55	DQ27	DQ13	DQ6
3A	46	VREFB3A0N	IO			AVST_DATA0	LVDS3A_1n	No		AF8	DQ55	DQ27	DQ13	DQ6
3A	45	VREFB3A0N	IO			AVST_DATA1	LVDS3A_1p	No		AK9	DQ56	DQ28	DQ14	DQ7
3A	44	VREFB3A0N	IO			AVST_DATA2	LVDS3A_2n	Yes		AK10	DQ56	DQ28	DQ14	DQ7
3A	43	VREFB3A0N	IO			AVST_DATA3	LVDS3A_2p	Yes		AJ9	DQ56	DQ28	DQ14	DQ7
3A	42	VREFB3A0N	IO			AVST_DATA4	LVDS3A_3n	No		AL10	DQ56	DQ28	DQ14	DQ7
3A	41	VREFB3A0N	IO			AVST_DATA5	LVDS3A_3p	No		AM10	DQ56	DQ28	DQ14	DQ7
3A	40	VREFB3A0N	IO			AVST_DATA6	LVDS3A_4n	Yes		AK11	DQ56	DQ528/CQn28	DQ14	DQ7
3A	39	VREFB3A0N	IO			AVST_DATA7	LVDS3A_4p	Yes		AJ11	DQ57	DQ528/CQ28	DQ14	DQ7
3A	38	VREFB3A0N	IO			AVST_DATA8	LVDS3A_5n	No		AP11	DQ57	DQ28	DQ14	DQ7
3A	37	VREFB3A0N	IO			AVST_DATA9	LVDS3A_5p	No		AN10	DQ57	DQ28	DQ14	DQ7
3A	36	VREFB3A0N	IO			AVST_DATA10	LVDS3A_6n	Yes		AJ12	DQ57	DQ28	DQ14	DQ7
3A	35	VREFB3A0N	IO			AVST_DATA11	LVDS3A_6p	Yes		AK12	DQ57	DQ28	DQ14	DQ7
3A	34	VREFB3A0N	IO			AVST_DATA12	LVDS3A_7n	No		AG10	DQ58	DQ29	DQ14	DQ7
3A	33	VREFB3A0N	IO			AVST_DATA13	LVDS3A_7p	No		AH10	DQ58	DQ29	DQ14	DQ7
3A	32	VREFB3A0N	IO			AVST_DATA14	LVDS3A_8n	Yes		AE9	DQ58	DQ29	DQ5n14/CQn14	DQ7
3A	31	VREFB3A0N	IO			AVST_DATA15	LVDS3A_8p	Yes		AF9	DQ58	DQ29	DQ5n14/CQ14	DQ7
3A	30	VREFB3A0N	IO			AVST_DATA16	LVDS3A_9n	No		AH11	DQ58	DQ29	DQ14	DQ7
3A	29	VREFB3A0N	IO			AVST_DATA17	LVDS3A_9p	No		AG11	DQ58	DQ29	DQ14	DQ7
3A	28	VREFB3A0N	IO		PLL_3A_CLKOUT1n		LVDS3A_10n	Yes		AE10	DQ59	DQ529/CQn29	DQ14	DQ7
3A	27	VREFB3A0N	IO		PLL_3A_CLKOUT1p,PLL_3A_CLKOUT1,PLL_3A_FB1		LVDS3A_10p	Yes		AF10	DQ59	DQ529/CQ29	DQ14	DQ7
3A	26	VREFB3A0N	IO			AVST_DATA18	LVDS3A_11n	No		AG12	DQ59	DQ29	DQ14	DQ7
3A	25	VREFB3A0N	IO			AVST_DATA19	LVDS3A_11p	No		AF12	DQ59	DQ29	DQ14	DQ7
3A	24	VREFB3A0N	IO			AVST_DATA20	LVDS3A_12n	Yes		AE11	DQ59	DQ29	DQ14	DQ7
3A	23	VREFB3A0N	IO			AVST_DATA21	LVDS3A_12p	Yes		AG11	DQ59	DQ29	DQ14	DQ7
3A	22	VREFB3A0N	IO			AVST_DATA22	LVDS3A_13n	No		AP13	DQ60	DQ30	DQ15	DQ7
3A	21	VREFB3A0N	IO			AVST_DATA23	LVDS3A_13p	No		AM13	DQ60	DQ30	DQ15	DQ7
3A	20	VREFB3A0N	IO			AVST_DATA24	LVDS3A_14n	Yes		AM11	DQ59	DQ30	DQ15	DQ7
3A	19	VREFB3A0N	IO			AVST_DATA25	LVDS3A_14p	Yes		AL12	DQ60	DQ30	DQ15	DQ7
3A	18	VREFB3A0N	IO		PLL_3A_CLKOUT0n		LVDS3A_15n	No		AP14	DQ60	DQ30	DQ15	DQ7

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3A	18	VREFB3AND	IO	PLL_3A_CLKOUT0P,PLL_3A_CLKOUT0,PLL_3A_FB0	AVST_DATA27		LVDS3A_15p	No		AN14	DQ60	DQ30	DQ15	DQ7
3A	17	VREFB3AND	IO		AVST_DATA28		LVDS3A_16n	Yes		AL13	DQ56#1	DQ53#0/CQ#30	DQ15	DQ7
3A	16	VREFB3AND	IO		AVST_DATA29		LVDS3A_16n	Yes		AM12	DQ61	DQ53#0/CQ#30	DQ15	DQ7
3A	15	VREFB3AND	IO		AVST_DATA30		LVDS3A_17n	No		AM13	DQ61	DQ30	DQ15	DQ7
3A	14	VREFB3AND	IO		AVST_DATA31		LVDS3A_17p	No		AL14	DQ61	DQ30	DQ15	DQ7
3A	13	VREFB3AND	IO				LVDS3A_18n	Yes		AP12	DQ61	DQ30	DQ15	DQ7
3A	12	VREFB3AND	IO				LVDS3A_18p	Yes		AN11	DQ61	DQ30	DQ15	DQ7
3A	11	VREFB3AND	IO				LVDS3A_19n	No		AG13	DQ62	DQ31	DQ15	DQ7
3A	10	VREFB3AND	IO				LVDS3A_19p	No		AH14	DQ62	DQ31	DQ15	DQ7
3A	9	VREFB3AND	IO				LVDS3A_20n	Yes		AF13	DQ56#2	DQ31	DQ515/CQ#15	DQ7
3A	8	VREFB3AND	IO				LVDS3A_20p	Yes		AE12	DQ562	DQ31	DQ515/CQ15	DQ7
3A	7	VREFB3AND	IO				LVDS3A_21n	No		AF14	DQ62	DQ31	DQ15	DQ7
3A	6	VREFB3AND	IO				LVDS3A_21p	No		AE14	DQ62	DQ31	DQ15	DQ7
3A	5	VREFB3AND	IO				LVDS3A_22n	Yes		AH13	DQ56#3	DQ53#1/CQ#31	DQ15	DQ7
3A	4	VREFB3AND	IO				LVDS3A_22p	Yes		AL13	DQ56#3	DQ53#1/CQ#31	DQ15	DQ7
3A	3	VREFB3AND	IO				LVDS3A_23n	No		AD13	DQ63	DQ31	DQ15	DQ7
3A	2	VREFB3AND	IO				LVDS3A_23p	No		AD14	DQ63	DQ31	DQ15	DQ7
3A	1	VREFB3AND	IO				LVDS3A_24n	Yes		AK14	DQ63	DQ31	DQ15	DQ7
3A	0	VREFB3AND	IO		AVST_CLK		LVDS3A_24p	Yes		AL14	DQ63	DQ31	DQ15	DQ7
HPS			HPS IOA 1	GPIO_I00.SPIM0_SS1_N.SPIS0_CLK,UART0_CTS_N,NAND_A0Q0,USB0_CLK,SDMMC_CLK		HPS IOA 1				C5				
HPS			HPS IOA 2	GPIO_I01.SPIM1_SS1_N.SPIS0_MOSI,UART0_RTS_N,NAND_A0Q1,USB0_STP,SDMMC_CMD		HPS IOA 2				D4				
HPS			HPS IOA 3	GPIO_I02.SPIS0_S0_N,UART0_TX,I2C1_SDA,NAND_WE_N,USB0_DIR,SDMMC_DATA0		HPS IOA 3				C8				
HPS			HPS IOA 4	GPIO_I03.SPIS0_MISO,UART0_RX,I2C1_SCL,NAND_RE_N,USB0_DATA0,SDMMC_DATA1		HPS IOA 4				C4				
HPS			HPS IOA 5	GPIO_I04.SPIM0_CLK,UART1_CTS_N,I2C0_SDA,NAND_WP_N,USB0_DATA1,SDMMC_DATA2		HPS IOA 5				D3				
HPS			HPS IOA 6	GPIO_I05.SPIM0_MOSI,UART1_RTS_N,I2C0_SCL,NAND_A0Q2,USB0_NXT,SDMMC_DATA3		HPS IOA 6				C1				
HPS			HPS IOA 7	GPIO_I06.SPIM0_MISO,MIDIO2_MDI0,UART1_TX,I2C_EMAC2_SDA,NAND_A0Q3,USB0_DATA2,SDMMC_DATA4		HPS IOA 7				D1				
HPS			HPS IOA 8	GPIO_I07.SPIM0_S0_N,MIDIO2_MDC,UART1_RX,I2C_EMAC2_SCL,NAND_CLE,USB0_DATA3,SDMMC_DATA5		HPS IOA 8				B3				
HPS			HPS IOA 9	GPIO_I08.SPIM1_CLK,SPIS1_CLK,MIDIO1_MDI0,I2C_EMAC1_SDA,NAND_A0Q4,USB0_DATA4,SDMMC_DATA6		HPS IOA 9				C3				
HPS			HPS IOA 10	GPIO_I09.SPIM1_MOSI,SPIS1_MOSI,MIDIO1_MDC,I2C_EMAC1_SCL,NAND_A0Q5,USB0_DATA5,SDMMC_DATA7		HPS IOA 10				B2				
HPS			HPS IOA 11	GPIO_I010.SPIM1_MISO,SPIS1_S0_N,MIDIO1_MDI0,I2C_EMAC0_SDA,NAND_A0Q6,USB0_DATA8		HPS IOA 11				B6				
HPS			HPS IOA 12	GPIO_I011.SPIM1_S0_N,SPIS1_MISO,MIDIO1_MDC,I2C_EMAC0_SCL,NAND_A0Q7,USB0_DATA9		HPS IOA 12				D6				
HPS			HPS IOA 13	GPIO_I012.NAND_ALE,USB1_CLK,EMAC0_TX_CLK		HPS IOA 13				A4				
HPS			HPS IOA 14	GPIO_I013.NAND_RB,USB1_STP,EMAC0_TX_CTL		HPS IOA 14				B5				
HPS			HPS IOA 15	GPIO_I014.NAND_CE_N,USB1_DIR,EMAC0_RX_CLK		HPS IOA 15				D2				
HPS			HPS IOA 16	GPIO_I015,USB1_DATA0,EMAC0_RX_CTL		HPS IOA 16				A5				
HPS			HPS IOA 17	GPIO_I016.NAND_A0Q8,USB1_DATA1,EMAC0_TXD0		HPS IOA 17				G7				
HPS			HPS IOA 18	GPIO_I017.NAND_A0Q9,USB1_NXT,EMAC0_TXD1		HPS IOA 18				B7				
HPS			HPS IOA 19	GPIO_I018.NAND_A0Q10,USB1_DATA2,EMAC0_RXD0		HPS IOA 19				D7				
HPS			HPS IOA 20	GPIO_I019.SPIM1_SS1_N,NAND_A0Q11,USB1_DATA3,EMAC0_RXD1		HPS IOA 20				A3				
HPS			HPS IOA 21	GPIO_I020.SPIM1_CLK,SPIS0_CLK,UART0_CTS_N,I2C1_SDA,NAND_A0Q12,USB1_DATA4,EMAC0_TXD2		HPS IOA 21				C6				
HPS			HPS IOA 22	GPIO_I021.SPIM1_MOSI,SPIS0_MOSI,UART0_RTS_N,I2C1_SCL,NAND_A0Q13,USB1_DATA5,EMAC0_TXD3		HPS IOA 22				G2				
HPS			HPS IOA 23	GPIO_I022.SPIM1_MISO,SPIS0_S0_N,UART0_TX,I2C0_SDA,NAND_A0Q14,USB1_DATA6,EMAC0_RXD2		HPS IOA 23				A7				
HPS			HPS IOA 24	GPIO_I023.SPIM1_S0_N,SPIS0_MISO,UART0_RX,I2C0_SCL,NAND_A0Q15,USB1_DATA7,EMAC0_RXD3		HPS IOA 24				C2				
HPS			HPS IOB 1	GPIO_I00.SPIM1_CLK,UART0_CTS_N,NAND_A0Q0,EMAC1_TX_CLK		HPS IOB 1				F5				
HPS			HPS IOB 2	GPIO_I01.SPIM1_MOSI,UART0_RTS_N,NAND_A0Q1,EMAC1_TX_CTL		HPS IOB 2				G7				
HPS			HPS IOB 3	GPIO_I02.SPIM1_MISO,UART0_TX,I2C0_SDA,NAND_WE_N,EMAC1_RX_CLK		HPS IOB 3				E4				
HPS			HPS IOB 4	GPIO_I03.SPIM1_S0_N,UART0_RX,I2C0_SCL,NAND_RE_N,EMAC1_RX_CTL		HPS IOB 4				F3				
HPS			HPS IOB 5	GPIO_I04.SPIM1_SS1_N,SPIS1_MOSI,UART1_CTS_N,NAND_WP_N,EMAC1_TXD0		HPS IOB 5				G1				
HPS			HPS IOB 6	GPIO_I05.SPIS1_MOSI,UART1_RTS_N,NAND_A0Q2,EMAC1_TXD1		HPS IOB 6				F9				
HPS			HPS IOB 7	GPIO_I06.SPIS1_S0_N,UART1_TX,I2C1_SDA,NAND_A0Q3,EMAC1_RXD0		HPS IOB 7				H6				
HPS			HPS IOB 8	GPIO_I07.SPIS1_MISO,UART1_RX,I2C1_SCL,NAND_CLE,EMAC1_RXD1		HPS IOB 8				E1				
HPS			HPS IOB 9	GPIO_I08.ITAG_TCK,SPIS0_CLK,MIDIO2_MDI0,I2C_EMAC2_SDA,NAND_A0Q4,EMAC1_TXD2		HPS IOB 9				F8				
HPS			HPS IOB 10	GPIO_I09.ITAG_TMS,SPIS0_MOSI,MIDIO2_MDC,I2C_EMAC2_SCL,NAND_A0Q5,EMAC1_TXD3		HPS IOB 10				B7				
HPS			HPS IOB 11	GPIO_I010.ITAG_TDO,SPIS0_S0_N,MIDIO2_MDI0,I2C_EMAC0_SDA,NAND_A0Q6,EMAC1_RXD2		HPS IOB 11				F4				
HPS			HPS IOB 12	GPIO_I011.ITAG_TDI,SPIS0_MISO,MIDIO1_MDC,I2C_EMAC0_SCL,NAND_A0Q7,EMAC1_RXD3		HPS IOB 12				H9				
HPS			HPS IOB 13	GPIO_I012,I2C1_SDA,NAND_ALE,SDMMC_DATA0,EMAC2_TX_CLK		HPS IOB 13				D8				
HPS			HPS IOB 14	GPIO_I013,I2C1_SCL,NAND_RB,SDMMC_CMD,EMAC2_TX_CTL		HPS IOB 14				F2				
HPS			HPS IOB 15	GPIO_I014,UART1_TX,NAND_CE_N,SDMMC_CLK,EMAC2_RX_CLK		HPS IOB 15				J9				
HPS			HPS IOB 16	GPIO_I015,UART1_RX,SDMMC_DATA1,EMAC2_RX_CTL		HPS IOB 16				E2				
HPS			HPS IOB 17	GPIO_I016,UART1_CTS_N,NAND_A0Q8,SDMMC_DATA2,EMAC2_TXD0		HPS IOB 17				F7				
HPS			HPS IOB 18	GPIO_I017.SPIM0_SS1_N,UART1_RTS_N,NAND_A0Q9,SDMMC_DATA3,EMAC2_TXD1		HPS IOB 18				E5				
HPS			HPS IOB 19	GPIO_I018.SPIM0_MISO,MIDIO1_MDI0,I2C_EMAC1_SDA,NAND_A0Q10,SDMMC_DATA4,EMAC2_RXD0		HPS IOB 19				J7				
HPS			HPS IOB 20	GPIO_I019.SPIM0_S0_N,MIDIO1_MDC,I2C_EMAC1_SCL,NAND_A0Q11,SDMMC_DATA5,EMAC2_RXD1		HPS IOB 20				K6				
HPS			HPS IOB 21	GPIO_I020.SPIM0_CLK,SPIS1_CLK,I2C_EMAC2_SDA,NAND_A0Q12,SDMMC_DATA6,EMAC2_TXD2		HPS IOB 21				G3				
HPS			HPS IOB 22	GPIO_I021.SPIM0_MOSI,SPIS1_MOSI,I2C_EMAC2_SCL,NAND_A0Q13,SDMMC_DATA7,EMAC2_TXD3		HPS IOB 22				E9				
HPS			HPS IOB 23	GPIO_I022.SPIM0_MISO,SPIS1_S0_N,MIDIO1_MDI0,I2C_EMAC0_SDA,NAND_A0Q14,EMAC2_RXD2		HPS IOB 23				K9				
HPS			HPS IOB 24	GPIO_I023.SPIM0_S0_N,SPIS1_MISO,MIDIO1_MDC,I2C_EMAC0_SCL,NAND_A0Q15,EMAC2_RXD3		HPS IOB 24				E10				
SDM			TDO							AL18				
SDM			TMS							AL19				
SDM			TCK							AL17				
SDM			TDI							AL15				
SDM			OSC_CLK_1							AE17				
SDM			SDM_I00	PWRMGT_SCL						AE19				
SDM			SDM_I01	AVST#8_DATA2,AS_DATA1						AG18				
SDM			SDM_I05	AS_HCS00,MSEL0						AF17				
SDM			SDM_I03	AVST#8_DATA3,AS_DATA2						AH18				
SDM			RECONFIG							AK19				
SDM			SDM_I04	AVST#8_DATA1,AS_DATA0						AJ19				
SDM			SDM_I02	AVST#8_DATA0,AS_CLK						AF19				
SDM			SDM_I07	AS_HCS02,MSEL1						AG17				
SDM			SDM_I011	AVST#8_VALUD,PWRMGT_SDA						AK15				
SDM			RSSTATUS							AH15				
SDM			SDM_I016	PWRMGT_SDA						AG15				
SDM			SDM_I013	AVST#8_DATAS						AJ16				
SDM			SDM_I09	AS_HCS01,MSEL2						AK16				
SDM			SDM_I06	AVST#8_DATA4,AS_DATA3						AF18				
SDM			SDM_I010	AVST#8_DATA7						AH16				
SDM			SDM_I08	AVST_READY,AS_HCS03						AJ17				
SDM			SDM_I012	PWRMGT_SDA						AG16				
SDM			SDM_I015	AVST#8_DATA6						AH19				
SDM			SDM_I014	AVST#8_CLK,PWRMGT_SCL						AK17				
SDM			RREF_SDM							AP19				
SDM			VSIGP_0							AM18				
SDM			VSIGN_0							AM17				
SDM			VSIGP_1							AP17				
SDM			VSIGN_1							AP16				
SDM			GND							AJ18				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							AN16				
			GND							AM16				
			GND							Y8				
			GND							Y32				
			GND							Y31				
			GND							Y3				
			GND							Y25				
			GND							Y23				
			GND							Y18				
			GND							Y13				
			GND							W5				
			GND							W34				
			GND							W33				
			GND							W30				
			GND							W29				
			GND							W26				
			GND							W25				
			GND							W20				
			GND							W15				
			GND							W10				
			GND							V7				
			GND							V32				
			GND							V31				
			GND							V25				
			GND							V22				
			GND							V2				
			GND							V17				
			GND							V12				
			GND							U9				
			GND							U4				
			GND							U34				
			GND							U33				
			GND							U30				
			GND							U29				
			GND							U26				
			GND							U25				
			GND							U24				
			GND							U19				
			GND							U14				
			GND							T6				
			GND							T32				
			GND							T31				
			GND							T25				
			GND							T21				
			GND							T16				
			GND							T11				
			GND							T1				
			GND							R8				
			GND							R34				
			GND							R33				
			GND							R30				
			GND							R3				
			GND							R29				
			GND							R26				
			GND							R25				
			GND							R23				
			GND							R18				
			GND							R13				
			GND							P5				
			GND							P32				
			GND							P31				
			GND							P25				
			GND							P20				
			GND							P15				
			GND							P10				
			GND							N7				
			GND							N34				
			GND							N33				
			GND							N30				
			GND							N29				
			GND							N26				
			GND							N25				
			GND							N22				
			GND							N2				
			GND							N17				
			GND							N12				
			GND							M9				
			GND							M4				
			GND							M32				
			GND							M31				
			GND							M25				
			GND							M24				
			GND							M19				
			GND							M14				
			GND							L6				
			GND							L34				
			GND							L33				
			GND							L30				
			GND							L29				
			GND							L26				
			GND							L25				
			GND							L21				
			GND							L16				
			GND							L11				
			GND							L1				
			GND							K8				
			GND							K32				



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/A9	DQS for X16/X18	DQS for X32/X36
			GND							K31				
			GND							K3				
			GND							K25				
			GND							K23				
			GND							K18				
			GND							K13				
			GND							J5				
			GND							J34				
			GND							J33				
			GND							J30				
			GND							J29				
			GND							J28				
			GND							J27				
			GND							J26				
			GND							J25				
			GND							J20				
			GND							J15				
			GND							J10				
			GND							H7				
			GND							H32				
			GND							H31				
			GND							H28				
			GND							H27				
			GND							H22				
			GND							H2				
			GND							H17				
			GND							H12				
			GND							G9				
			GND							G4				
			GND							G34				
			GND							G33				
			GND							G30				
			GND							G29				
			GND							G28				
			GND							G24				
			GND							G19				
			GND							G14				
			GND							F6				
			GND							F32				
			GND							F31				
			GND							F28				
			GND							F26				
			GND							F21				
			GND							F16				
			GND							F11				
			GND							F1				
			GND							E8				
			GND							E34				
			GND							E33				
			GND							E30				
			GND							E3				
			GND							E29				
			GND							E28				
			GND							E23				
			GND							E18				
			GND							E13				
			GND							D5				
			GND							D32				
			GND							D31				
			GND							D28				
			GND							D25				
			GND							D20				
			GND							D15				
			GND							D10				
			GND							C7				
			GND							C34				
			GND							C33				
			GND							C30				
			GND							C29				
			GND							C28				
			GND							C27				
			GND							C22				
			GND							C2				
			GND							C17				
			GND							C12				
			GND							B5				
			GND							B4				
			GND							B34				
			GND							B33				
			GND							B32				
			GND							B31				
			GND							B28				
			GND							B24				
			GND							B19				
			GND							B14				
			GND							B1				
			GND							AP5				
			GND							AP33				
			GND							AP32				
			GND							AP31				
			GND							AP30				
			GND							AP25				
			GND							AP20				
			GND							AP2				
			GND							AP15				
			GND							AP10				
			GND							AN7				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							AN34				
			GND							AN33				
			GND							AN30				
			GND							AN29				
			GND							AN28				
			GND							AN27				
			GND							AN22				
			GND							AN2				
			GND							AN17				
			GND							AN12				
			GND							AN1				
			GND							AM9				
			GND							AM4				
			GND							AM32				
			GND							AM31				
			GND							AM28				
			GND							AM24				
			GND							AM19				
			GND							AM14				
			GND							AL5				
			GND							AL34				
			GND							AL33				
			GND							AL30				
			GND							AL29				
			GND							AL28				
			GND							AL26				
			GND							AL21				
			GND							AL16				
			GND							AL11				
			GND							AL1				
			GND							AK9				
			GND							AK32				
			GND							AK31				
			GND							AK3				
			GND							AK28				
			GND							AK23				
			GND							AK18				
			GND							AK13				
			GND							AJ5				
			GND							AJ34				
			GND							AJ33				
			GND							AJ30				
			GND							AJ29				
			GND							AJ28				
			GND							AJ25				
			GND							AJ20				
			GND							AJ15				
			GND							AJ10				
			GND							AH7				
			GND							AH32				
			GND							AH31				
			GND							AH28				
			GND							AH27				
			GND							AH22				
			GND							AH2				
			GND							AH17				
			GND							AH12				
			GND							AG9				
			GND							AG4				
			GND							AG34				
			GND							AG33				
			GND							AG30				
			GND							AG29				
			GND							AG28				
			GND							AG24				
			GND							AG19				
			GND							AG14				
			GND							AF6				
			GND							AF32				
			GND							AF31				
			GND							AF28				
			GND							AF27				
			GND							AF26				
			GND							AF21				
			GND							AF16				
			GND							AF11				
			GND							AF1				
			GND							AE8				
			GND							AE34				
			GND							AE33				
			GND							AE30				
			GND							AE3				
			GND							AE29				
			GND							AE26				
			GND							AE25				
			GND							AE23				
			GND							AE18				
			GND							AE13				
			GND							AD5				
			GND							AD32				
			GND							AD31				
			GND							AD25				
			GND							AD20				
			GND							AD15				
			GND							AD10				
			GND							AC7				
			GND							AC34				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND							AC33				
			GND							AC30				
			GND							AC29				
			GND							AC26				
			GND							AC25				
			GND							AC22				
			GND							AC2				
			GND							AC17				
			GND							AC12				
			GND							AB9				
			GND							AB4				
			GND							AB32				
			GND							AB31				
			GND							AB25				
			GND							AB24				
			GND							AB19				
			GND							AB14				
			GND							AA6				
			GND							AA34				
			GND							AA33				
			GND							AA30				
			GND							AA29				
			GND							AA26				
			GND							AA25				
			GND							AA21				
			GND							AA16				
			GND							AA11				
			GND							AA1				
			GND							A6				
			GND							A33				
			GND							A30				
			GND							A29				
			GND							A28				
			GND							A26				
			GND							A21				
			GND							A2				
			GND							A16				
			GND							A11				
			GNDSENSE							T14				
			VCC							Y9				
			VCC							Y7				
			VCC							Y22				
			VCC							Y21				
			VCC							Y20				
			VCC							Y19				
			VCC							Y17				
			VCC							Y16				
			VCC							Y15				
			VCC							Y14				
			VCC							Y12				
			VCC							Y10				
			VCC							W9				
			VCC							W8				
			VCC							W7				
			VCC							W22				
			VCC							W21				
			VCC							W19				
			VCC							W18				
			VCC							W17				
			VCC							W16				
			VCC							W14				
			VCC							W13				
			VCC							W12				
			VCC							W11				
			VCC							U22				
			VCC							T9				
			VCC							T8				
			VCC							T7				
			VCC							T22				
			VCC							T20				
			VCC							T19				
			VCC							T18				
			VCC							T17				
			VCC							T13				
			VCC							T12				
			VCC							T10				
			VCC							R9				
			VCC							R7				
			VCC							R22				
			VCC							R21				
			VCC							R20				
			VCC							R19				
			VCC							R17				
			VCC							R16				
			VCC							R15				
			VCC							R14				
			VCC							R12				
			VCC							R11				
			VCC							R10				
			VCC							P9				
			VCC							P8				
			VCC							P7				
			VCC							P22				
			VCC							P21				
			VCC							P19				
			VCC							P17				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/A9	DQS for X16/X18	DQS for X32/X36
			VCC							P16				
			VCC							P14				
			VCC							P13				
			VCC							P12				
			VCC							N9				
			VCC							N8				
			VCC							N21				
			VCC							N19				
			VCC							N15				
			VCC							N14				
			VCC							AB8				
			VCC							AB7				
			VCC							AB22				
			VCC							AB21				
			VCC							AB17				
			VCC							AB15				
			VCC							AB12				
			VCC							AA9				
			VCC							AA8				
			VCC							AA7				
			VCC							AA22				
			VCC							AA20				
			VCC							AA19				
			VCC							AA17				
			VCC							AA15				
			VCC							AA14				
			VCC							AA13				
			VCC							AA12				
			VCC							AA10				
			VCCPT							V9				
			VCCPT							V8				
			VCCPT							V21				
			VCCPT							V20				
			VCCPT							V19				
			VCCPT							V18				
			VCCPT							V16				
			VCCPT							V13				
			VCCPT							V11				
			VCCPT							V10				
			VCCPT							U8				
			VCCPT							U21				
			VCCPT							U20				
			VCCPT							U18				
			VCCPT							U17				
			VCCPT							U16				
			VCCPT							U15				
			VCCPT							U13				
			VCCPT							U12				
			VCCPT							U11				
			VCCPT							U10				
			DNU							AG27				
			DNU							AN25				
			DNU							AN25				
			DNU							IR				
			DNU							H8				
			DNU							AP18				
			DNU							AN19				
			DNU							AN18				
			DNU							AN20				
			DNU							AP28				
			DNU							AP27				
			TEMPDIODE0n							AN15				
			TEMPDIODE0p							AM15				
			TEMPDIODE1n							AJ27				
			TEMPDIODE1p							AH26				
			VCCBAT							AE15				
			VCCA_PLL							V15				
			VCCA_PLL							V14				
			VCCIO2K							AD19				
			VCCIO2K							AC20				
			VCCIO2K							AC19				
			VCCIO2L							M21				
			VCCIO2L							M20				
			VCCIO2L							L20				
			VCCIO2M							M18				
			VCCIO2M							L19				
			VCCIO2M							L18				
			VCCIO2M							M17				
			VCCIO2N							M16				
			VCCIO2N							L17				
			VCCIO3A							AD13				
			VCCIO3A							AC14				
			VCCIO3A							AC13				
			VCCIO3B							AC9				
			VCCIO3B							AC8				
			VCCIO3B							AC10				
			VCCIO3C							W6				
			VCCIO3C							V6				
			VCCIO3C							V5				
			VCCIO3D							M10				
			VCCIO3D							L9				
			VCCIO3D							L10				
			VCCIO3V							AC24				
			VCCIO3V							AC23				
			VCCIO_HPS							M12				
			VCCIO_HPS							M11				
			VCCIO_SDM							AD16				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	HPS Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	HF35	DQS for X4	DQS for X8/A9	DQS for X16/X18	DQS for X32/X36
2K		VREFB2KNO	VREFB2KNO							AC21				
2L		VREFB2LNO	VREFB2LNO							K20				
2M		VREFB2MNO	VREFB2MNO							K19				
2N		VREFB2NNO	VREFB2NNO							M15				
3A		VREFB3ANO	VREFB3ANO							AC15				
3B		VREFB3BNO	VREFB3BNO							AC11				
3C		VREFB3CNO	VREFB3CNO							Y6				
3D		VREFB3DNO	VREFB3DNO							M8				
		NC								U6				
		NC								R6				
		NC								P6				
		NC								N6				
		NC								AG26				
		NC								AD28				
		NC								AC6				
		NC								AC18				
		VCCX_GXBLCF								V26				
		VCCX_GXBLCF								P26				
		VCCX_GXBLCF								K26				
		VCCX_GXBLCF								AB26				
		VCCR_GXBLLC								AD28				
		VCCR_GXBLLC								AD27				
		VCCR_GXBLLC								AD26				
		VCCR_GXBLLD								Y28				
		VCCR_GXBLLD								Y27				
		VCCR_GXBLLD								Y26				
		VCCR_GXBLLI								T28				
		VCCR_GXBLLI								T27				
		VCCR_GXBLLI								T26				
		VCCR_GXBLLF								M28				
		VCCR_GXBLLF								M27				
		VCCR_GXBLLF								M26				
		VCCT_GXBLLC								AB28				
		VCCT_GXBLLC								AB27				
		VCCT_GXBLLD								V28				
		VCCT_GXBLLD								V27				
		VCCT_GXBLLI								P28				
		VCCT_GXBLLI								P27				
		VCCT_GXBLLF								K28				
		VCCT_GXBLLF								K27				
		RREF_BI								AP29				
		VCCAOC								AF15				
		VCCERAM								Y24				
		VCCERAM								W24				
		VCCERAM								W23				
		VCCERAM								V24				
		VCCERAM								V23				
		VCCERAM								T24				
		VCCERAM								T23				
		VCCERAM								R24				
		VCCERAM								P24				
		VCCERAM								P23				
		VCCERAM								N24				
		VCCERAM								N23				
		VCCERAM								N20				
		VCCERAM								N16				
		VCCERAM								N13				
		VCCERAM								N10				
		VCCERAM								AB23				
		VCCERAM								AB20				
		VCCERAM								AB16				
		VCCERAM								AB13				
		VCCERAM								AB10				
		VCCERAM								AA24				
		VCCERAM								AA23				
		VCCFUSEWR_SDM								AE16				
		VCCLSENSE								T15				
		VCCL_HPS								M13				
		VCCL_HPS								L14				
		VCCL_HPS								L13				
		VCCL_HPS								L12				
		VCCL_HPS								K14				
		VCCP								Y11				
		VCCP								P18				
		VCCP								P11				
		VCCP								N18				
		VCCP								N11				
		VCCP								AB18				
		VCCP								AB11				
		VCCP								AK18				
		VCCPLLDIG_HPS								J11				
		VCCPLLDIG_SDM								AD17				
		VCCPLL_HPS								K11				
		VCCPLL_SDM								AC16				

October 2019	2019.10.08	Initial release.
December 2019	2019.12.26	Removed NAND_* and PWRMGT_PWM0 pins from banks 3A and 3D.
October 2020	2020.10.27	Removed SD/MMC configuration mode support from Intel Stratix 10 devices.

(1) For more information about pin definition and pin connection guidelines, refer to the [Intel® Stratix® 10 Device Family Pin Connection Guidelines](#)