

TYPE	BANK	TF55 Package
Transceiver I/O	10A	68
Transceiver I/O	10B	84
Transceiver I/O	11B	84
Transceiver I/O	11C	84
LVDS I/O	2A	48
LVDS I/O	2B	48
LVDS I/O	2C	48
LVDS I/O	2F	24
LVDS I/O	2I	24
LVDS I/O	2J	48
LVDS I/O	2K	48
LVDS I/O	2L	48
LVDS I/O	2M	48
LVDS I/O	2N	48
LVDS I/O	3A	48
LVDS I/O	3B	48
LVDS I/O	3C	48
LVDS I/O	3D	24
LVDS I/O	3H	24
LVDS I/O	3I	48
LVDS I/O	3J	48
LVDS I/O	3K	48
LVDS I/O	3L	48
Transceiver I/O	9A	42
SDM shared LVDS I/O	SDM	29
Transceiver I/O	U10_WHR	3
Transceiver I/O	U11_WHR	3
Transceiver I/O	U21_WHR	3
Transceiver I/O	U22_WHR	3

- i. Total LVDS channels per bank supporting SERDES Non-DPA and DPA mode is equivalent to (LVDS I/O per bank)/2, inclusive of clock pair. Please refer to Dedicated Tx/Rx Channel column in the pin-out table for the channel availability.
- ii. Total LVDS channels supporting SERDES Soft-CDR mode is 12 pairs per bank. Please refer to Soft CDR column in the pin out table for the channel availability.

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
9A			GXER9A_TX_CH0p					Yes	BP4				
9A			GXER9A_TX_CH1p					Yes	BM4				
9A			GXER9A_TX_CH2p					Yes	BL1				
9A			GXER9A_TX_CH3p					Yes	BK4				
9A			GXER9A_TX_CH12p					Yes	BJ1				
9A			GXER9A_TX_CH13p					Yes	BH4				
9A			GXER9A_TX_CH14p					Yes	BG1				
9A			GXER9A_TX_CH15p					Yes	BE1				
9A			GXER9A_TX_CH0n					Yes	BP5				
9A			GXER9A_TX_CH1n					Yes	BM5				
9A			GXER9A_TX_CH2n					Yes	BL2				
9A			GXER9A_TX_CH3n					Yes	BK5				
9A			GXER9A_TX_CH12n					Yes	BJ2				
9A			GXER9A_TX_CH13n					Yes	BH5				
9A			GXER9A_TX_CH14n					Yes	BG2				
9A			GXER9A_TX_CH15n					Yes	BE2				
9A			GXER9A_RX_CH0p					Yes	BN7				
9A			GXER9A_RX_CH1p					Yes	BL7				
9A			GXER9A_RX_CH2p					Yes	BJ7				
9A			GXER9A_RX_CH3p					Yes	BG7				
9A			GXER9A_RX_CH12p					Yes	BF4				
9A			GXER9A_RX_CH13p					Yes	BE7				
9A			GXER9A_RX_CH14p					Yes	BD4				
9A			GXER9A_RX_CH15p					Yes	BC7				
9A			GXER9A_RX_CH0n					Yes	BN8				
9A			GXER9A_RX_CH1n					Yes	BL8				
9A			GXER9A_RX_CH2n					Yes	BJ8				
9A			GXER9A_RX_CH3n					Yes	BG8				
9A			GXER9A_RX_CH12n					Yes	BF5				
9A			GXER9A_RX_CH13n					Yes	BE8				
9A			GXER9A_RX_CH14n					Yes	BD5				
9A			GXER9A_RX_CH15n					Yes	BC8				
9A			REFCLK_GXER9A_CH0p						AT11				
9A			REFCLK_GXER9A_CH0n						AU11				
9A			REFCLK_GXER9A_CH1p						AW11				
9A			REFCLK_GXER9A_CH1n						AY11				
9A			REFCLK_GXER9A_CH2p						AT10				
9A			REFCLK_GXER9A_CH2n						AU10				
9A			REFCLK_GXER9A_CH3p						AV10				
9A			REFCLK_GXER9A_CH3n						AW10				
9A			REFCLK_GXER9A_CH8p						BC11				
9A			REFCLK_GXER9A_CH8n						BC10				
10A			GXPL10A_TX_CH0p						BJ48				
10A			GXPL10A_TX_CH1p						BH50				
10A			GXPL10A_TX_CH2p						BG48				
10A			GXPL10A_TX_CH3p						BF50				
10A			GXPL10A_TX_CH4p						BE48				
10A			GXPL10A_TX_CH5p						BD50				
10A			GXPL10A_TX_CH6p						BC48				
10A			GXPL10A_TX_CH7p						BB50				
10A			GXPL10A_TX_CH8p						BA48				
10A			GXPL10A_TX_CH9p						AY50				
10A			GXPL10A_TX_CH10p						AW48				
10A			GXPL10A_TX_CH11p						AV50				
10A			GXPL10A_TX_CH12p						AU48				
10A			GXPL10A_TX_CH13p						AT50				
10A			GXPL10A_TX_CH14p						AR48				
10A			GXPL10A_TX_CH15p						AP50				
10A			GXPL10A_TX_CH0n						BJ47				
10A			GXPL10A_TX_CH1n						BH49				
10A			GXPL10A_TX_CH2n						BG47				
10A			GXPL10A_TX_CH3n						BF49				
10A			GXPL10A_TX_CH4n						BE47				
10A			GXPL10A_TX_CH5n						BD49				
10A			GXPL10A_TX_CH6n						BC47				
10A			GXPL10A_TX_CH7n						BB49				
10A			GXPL10A_TX_CH8n						BA47				
10A			GXPL10A_TX_CH9n						AY49				
10A			GXPL10A_TX_CH10n						AW47				
10A			GXPL10A_TX_CH11n						AV49				
10A			GXPL10A_TX_CH12n						AU47				
10A			GXPL10A_TX_CH13n						AT49				
10A			GXPL10A_TX_CH14n						AR47				
10A			GXPL10A_TX_CH15n						AP49				
10A			GXPL10A_RX_CH0p						BJ52				
10A			GXPL10A_RX_CH1p						BH54				
10A			GXPL10A_RX_CH2p						BG52				
10A			GXPL10A_RX_CH3p						BF54				
10A			GXPL10A_RX_CH4p						BE52				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
10A			GXPL10A_RX_CH5p						BD54				
10A			GXPL10A_RX_CH6p						BC52				
10A			GXPL10A_RX_CH7p						BB54				
10A			GXPL10A_RX_CH8p						BA52				
10A			GXPL10A_RX_CH9p						AY54				
10A			GXPL10A_RX_CH10p						AW52				
10A			GXPL10A_RX_CH11p						AV54				
10A			GXPL10A_RX_CH12p						AU52				
10A			GXPL10A_RX_CH13p						AT54				
10A			GXPL10A_RX_CH14p						AR52				
10A			GXPL10A_RX_CH15p						AP54				
10A			GXPL10A_RX_CH0n						BJ51				
10A			GXPL10A_RX_CH1n						BH53				
10A			GXPL10A_RX_CH2n						BG51				
10A			GXPL10A_RX_CH3n						BF53				
10A			GXPL10A_RX_CH4n						BE51				
10A			GXPL10A_RX_CH5n						BD53				
10A			GXPL10A_RX_CH6n						BC51				
10A			GXPL10A_RX_CH7n						BB53				
10A			GXPL10A_RX_CH8n						BA51				
10A			GXPL10A_RX_CH9n						AY53				
10A			GXPL10A_RX_CH10n						AW51				
10A			GXPL10A_RX_CH11n						AV53				
10A			GXPL10A_RX_CH12n						AU51				
10A			GXPL10A_RX_CH13n						AT53				
10A			GXPL10A_RX_CH14n						AR51				
10A			GXPL10A_RX_CH15n						AP53				
10B			GXPL10B_TX_CH0p						AN48				
10B			GXPL10B_TX_CH1p						AM50				
10B			GXPL10B_TX_CH2p						AL48				
10B			GXPL10B_TX_CH3p						AK50				
10B			GXPL10B_TX_CH4p						AJ48				
10B			GXPL10B_TX_CH5p						AH50				
10B			GXPL10B_TX_CH6p						AG48				
10B			GXPL10B_TX_CH7p						AF50				
10B			GXPL10B_TX_CH8p						AE48				
10B			GXPL10B_TX_CH9p						AD50				
10B			GXPL10B_TX_CH10p						AC48				
10B			GXPL10B_TX_CH11p						AB50				
10B			GXPL10B_TX_CH12p						AA48				
10B			GXPL10B_TX_CH13p						Y50				
10B			GXPL10B_TX_CH14p						W48				
10B			GXPL10B_TX_CH15p						V50				
10B			GXPL10B_TX_CH16p						U48				
10B			GXPL10B_TX_CH17p						T50				
10B			GXPL10B_TX_CH18p						R48				
10B			GXPL10B_TX_CH19p						P50				
10B			GXPL10B_TX_CH0n						AN47				
10B			GXPL10B_TX_CH1n						AM49				
10B			GXPL10B_TX_CH2n						AL47				
10B			GXPL10B_TX_CH3n						AK49				
10B			GXPL10B_TX_CH4n						AJ47				
10B			GXPL10B_TX_CH5n						AH49				
10B			GXPL10B_TX_CH6n						AG47				
10B			GXPL10B_TX_CH7n						AF49				
10B			GXPL10B_TX_CH8n						AE47				
10B			GXPL10B_TX_CH9n						AD49				
10B			GXPL10B_TX_CH10n						AC47				
10B			GXPL10B_TX_CH11n						AB49				
10B			GXPL10B_TX_CH12n						AA47				
10B			GXPL10B_TX_CH13n						Y49				
10B			GXPL10B_TX_CH14n						W47				
10B			GXPL10B_TX_CH15n						V49				
10B			GXPL10B_TX_CH16n						U47				
10B			GXPL10B_TX_CH17n						T49				
10B			GXPL10B_TX_CH18n						R47				
10B			GXPL10B_TX_CH19n						P49				
10B			GXPL10B_RX_CH0p						AN52				
10B			GXPL10B_RX_CH1p						AM54				
10B			GXPL10B_RX_CH2p						AL52				
10B			GXPL10B_RX_CH3p						AK54				
10B			GXPL10B_RX_CH4p						AJ52				
10B			GXPL10B_RX_CH5p						AH54				
10B			GXPL10B_RX_CH6p						AG52				
10B			GXPL10B_RX_CH7p						AF54				
10B			GXPL10B_RX_CH8p						AE52				
10B			GXPL10B_RX_CH9p						AD54				
10B			GXPL10B_RX_CH10p						AC52				
10B			GXPL10B_RX_CH11p						AB54				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
10B			GXPL10B_RX_CH12p						AA52				
10B			GXPL10B_RX_CH13p						Y54				
10B			GXPL10B_RX_CH14p						W52				
10B			GXPL10B_RX_CH15p						V54				
10B			GXPL10B_RX_CH16p						U52				
10B			GXPL10B_RX_CH17p						T54				
10B			GXPL10B_RX_CH18p						R52				
10B			GXPL10B_RX_CH19p						P54				
10B			GXPL10B_RX_CH0n						AN51				
10B			GXPL10B_RX_CH1n						AM53				
10B			GXPL10B_RX_CH2n						AL51				
10B			GXPL10B_RX_CH3n						AK53				
10B			GXPL10B_RX_CH4n						AJ51				
10B			GXPL10B_RX_CH5n						AH53				
10B			GXPL10B_RX_CH6n						AG51				
10B			GXPL10B_RX_CH7n						AF53				
10B			GXPL10B_RX_CH8n						AE51				
10B			GXPL10B_RX_CH9n						AD53				
10B			GXPL10B_RX_CH10n						AC51				
10B			GXPL10B_RX_CH11n						AB53				
10B			GXPL10B_RX_CH12n						AA51				
10B			GXPL10B_RX_CH13n						Y53				
10B			GXPL10B_RX_CH14n						W51				
10B			GXPL10B_RX_CH15n						V53				
10B			GXPL10B_RX_CH16n						U51				
10B			GXPL10B_RX_CH17n						T53				
10B			GXPL10B_RX_CH18n						R51				
10B			GXPL10B_RX_CH19n						P53				
11B			GXPR11B_TX_CH0p						BA7				
11B			GXPR11B_TX_CH1p						AY5				
11B			GXPR11B_TX_CH2p						AW7				
11B			GXPR11B_TX_CH3p						AV5				
11B			GXPR11B_TX_CH4p						AU7				
11B			GXPR11B_TX_CH5p						AT5				
11B			GXPR11B_TX_CH6p						AR7				
11B			GXPR11B_TX_CH7p						AP5				
11B			GXPR11B_TX_CH8p						AN7				
11B			GXPR11B_TX_CH9p						AM5				
11B			GXPR11B_TX_CH10p						AL7				
11B			GXPR11B_TX_CH11p						AK5				
11B			GXPR11B_TX_CH12p						AJ7				
11B			GXPR11B_TX_CH13p						AH5				
11B			GXPR11B_TX_CH14p						AG7				
11B			GXPR11B_TX_CH15p						AF5				
11B			GXPR11B_TX_CH16p						AE7				
11B			GXPR11B_TX_CH17p						AD5				
11B			GXPR11B_TX_CH18p						AC7				
11B			GXPR11B_TX_CH19p						AB5				
11B			GXPR11B_TX_CH0n						BA8				
11B			GXPR11B_TX_CH1n						AY6				
11B			GXPR11B_TX_CH2n						AW8				
11B			GXPR11B_TX_CH3n						AV6				
11B			GXPR11B_TX_CH4n						AU8				
11B			GXPR11B_TX_CH5n						AT6				
11B			GXPR11B_TX_CH6n						AR8				
11B			GXPR11B_TX_CH7n						AP6				
11B			GXPR11B_TX_CH8n						AN8				
11B			GXPR11B_TX_CH9n						AM6				
11B			GXPR11B_TX_CH10n						AL8				
11B			GXPR11B_TX_CH11n						AK6				
11B			GXPR11B_TX_CH12n						AJ8				
11B			GXPR11B_TX_CH13n						AH6				
11B			GXPR11B_TX_CH14n						AG8				
11B			GXPR11B_TX_CH15n						AF6				
11B			GXPR11B_TX_CH16n						AE8				
11B			GXPR11B_TX_CH17n						AD6				
11B			GXPR11B_TX_CH18n						AC8				
11B			GXPR11B_TX_CH19n						AB6				
11B			GXPR11B_RX_CH0p						BB1				
11B			GXPR11B_RX_CH1p						BA3				
11B			GXPR11B_RX_CH2p						AY1				
11B			GXPR11B_RX_CH3p						AW3				
11B			GXPR11B_RX_CH4p						AV1				
11B			GXPR11B_RX_CH5p						AU3				
11B			GXPR11B_RX_CH6p						AT1				
11B			GXPR11B_RX_CH7p						AR3				
11B			GXPR11B_RX_CH8p						AP1				
11B			GXPR11B_RX_CH9p						AN3				
11B			GXPR11B_RX_CH10p						AM1				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
11B			GXPR11B_RX_CH11p						AL3				
11B			GXPR11B_RX_CH12p						AK1				
11B			GXPR11B_RX_CH13p						AJ3				
11B			GXPR11B_RX_CH14p						AH1				
11B			GXPR11B_RX_CH15p						AG3				
11B			GXPR11B_RX_CH16p						AF1				
11B			GXPR11B_RX_CH17p						AE3				
11B			GXPR11B_RX_CH18p						AD1				
11B			GXPR11B_RX_CH19p						AC3				
11B			GXPR11B_RX_CH0n						BB2				
11B			GXPR11B_RX_CH1n						BA4				
11B			GXPR11B_RX_CH2n						AY2				
11B			GXPR11B_RX_CH3n						AW4				
11B			GXPR11B_RX_CH4n						AV2				
11B			GXPR11B_RX_CH5n						AU4				
11B			GXPR11B_RX_CH6n						AT2				
11B			GXPR11B_RX_CH7n						AR4				
11B			GXPR11B_RX_CH8n						AP2				
11B			GXPR11B_RX_CH9n						AN4				
11B			GXPR11B_RX_CH10n						AM2				
11B			GXPR11B_RX_CH11n						AL4				
11B			GXPR11B_RX_CH12n						AK2				
11B			GXPR11B_RX_CH13n						AJ4				
11B			GXPR11B_RX_CH14n						AH2				
11B			GXPR11B_RX_CH15n						AG4				
11B			GXPR11B_RX_CH16n						AF2				
11B			GXPR11B_RX_CH17n						AE4				
11B			GXPR11B_RX_CH18n						AD2				
11B			GXPR11B_RX_CH19n						AC4				
11C			GXPR11C_TX_CH0p						AA7				
11C			GXPR11C_TX_CH1p						Y5				
11C			GXPR11C_TX_CH2p						W7				
11C			GXPR11C_TX_CH3p						V5				
11C			GXPR11C_TX_CH4p						U7				
11C			GXPR11C_TX_CH5p						T5				
11C			GXPR11C_TX_CH6p						R7				
11C			GXPR11C_TX_CH7p						P5				
11C			GXPR11C_TX_CH8p						N7				
11C			GXPR11C_TX_CH9p						M5				
11C			GXPR11C_TX_CH10p						L7				
11C			GXPR11C_TX_CH11p						K5				
11C			GXPR11C_TX_CH12p						J7				
11C			GXPR11C_TX_CH13p						H5				
11C			GXPR11C_TX_CH14p						G7				
11C			GXPR11C_TX_CH15p						F5				
11C			GXPR11C_TX_CH16p						E7				
11C			GXPR11C_TX_CH17p						D5				
11C			GXPR11C_TX_CH18p						C7				
11C			GXPR11C_TX_CH19p						B5				
11C			GXPR11C_TX_CH0n						AA8				
11C			GXPR11C_TX_CH1n						Y6				
11C			GXPR11C_TX_CH2n						W8				
11C			GXPR11C_TX_CH3n						V6				
11C			GXPR11C_TX_CH4n						U8				
11C			GXPR11C_TX_CH5n						T6				
11C			GXPR11C_TX_CH6n						R8				
11C			GXPR11C_TX_CH7n						P6				
11C			GXPR11C_TX_CH8n						N8				
11C			GXPR11C_TX_CH9n						M6				
11C			GXPR11C_TX_CH10n						L8				
11C			GXPR11C_TX_CH11n						K6				
11C			GXPR11C_TX_CH12n						J8				
11C			GXPR11C_TX_CH13n						H6				
11C			GXPR11C_TX_CH14n						G8				
11C			GXPR11C_TX_CH15n						F6				
11C			GXPR11C_TX_CH16n						E8				
11C			GXPR11C_TX_CH17n						D6				
11C			GXPR11C_TX_CH18n						C8				
11C			GXPR11C_TX_CH19n						B6				
11C			GXPR11C_RX_CH0p						AB1				
11C			GXPR11C_RX_CH1p						AA3				
11C			GXPR11C_RX_CH2p						Y1				
11C			GXPR11C_RX_CH3p						W3				
11C			GXPR11C_RX_CH4p						V1				
11C			GXPR11C_RX_CH5p						U3				
11C			GXPR11C_RX_CH6p						T1				
11C			GXPR11C_RX_CH7p						R3				
11C			GXPR11C_RX_CH8p						P1				
11C			GXPR11C_RX_CH9p						N3				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
11C			GXPR11C_RX_CH10p						M1				
11C			GXPR11C_RX_CH11p						L3				
11C			GXPR11C_RX_CH12p						K1				
11C			GXPR11C_RX_CH13p						J3				
11C			GXPR11C_RX_CH14p						H1				
11C			GXPR11C_RX_CH15p						G3				
11C			GXPR11C_RX_CH16p						F1				
11C			GXPR11C_RX_CH17p						E3				
11C			GXPR11C_RX_CH18p						D1				
11C			GXPR11C_RX_CH19p						C3				
11C			GXPR11C_RX_CH0n						AB2				
11C			GXPR11C_RX_CH1n						AA4				
11C			GXPR11C_RX_CH2n						Y2				
11C			GXPR11C_RX_CH3n						W4				
11C			GXPR11C_RX_CH4n						V2				
11C			GXPR11C_RX_CH5n						U4				
11C			GXPR11C_RX_CH6n						T2				
11C			GXPR11C_RX_CH7n						R4				
11C			GXPR11C_RX_CH8n						P2				
11C			GXPR11C_RX_CH9n						N4				
11C			GXPR11C_RX_CH10n						M2				
11C			GXPR11C_RX_CH11n						L4				
11C			GXPR11C_RX_CH12n						K2				
11C			GXPR11C_RX_CH13n						J4				
11C			GXPR11C_RX_CH14n						H2				
11C			GXPR11C_RX_CH15n						G4				
11C			GXPR11C_RX_CH16n						F2				
11C			GXPR11C_RX_CH17n						E4				
11C			GXPR11C_RX_CH18n						D2				
11C			GXPR11C_RX_CH19n						C4				
U10_WHR			I_PIN_PERST_N10_P						BB39				
U10_WHR			NODE_ID010_P						BD38				
U10_WHR			NODE_ID110_P						BB38				
U10_WHR			S_STRAP10_P						BB37				
U11_WHR			I_PIN_PERST_N11_P						AD45				
U11_WHR			NODE_ID011_P						AB40				
U11_WHR			NODE_ID111_P						AC44				
U11_WHR			S_STRAP11_P						AC45				
U21_WHR			I_PIN_PERST_N21_P						AL11				
U21_WHR			NODE_ID021_P						AN10				
U21_WHR			NODE_ID121_P						AP11				
U21_WHR			S_STRAP21_P						AM11				
U22_WHR			I_PIN_PERST_N22_P						AA11				
U22_WHR			NODE_ID022_P						Y10				
U22_WHR			NODE_ID122_P						AD11				
U22_WHR			S_STRAP22_P						AA10				
2N		47	VREFB2NNO	IO		LVD52N_1n	No		P39	DQ0	DQ0	DQ0	DQ0
2N		46	VREFB2NNO	IO		LVD52N_1p	No		R39	DQ0	DQ0	DQ0	DQ0
2N		45	VREFB2NNO	IO		LVD52N_2n	Yes		N37	DQ5n0	DQ0	DQ0	DQ0
2N		44	VREFB2NNO	IO		LVD52N_2p	Yes		M37	DQ50	DQ0	DQ0	DQ0
2N		43	VREFB2NNO	IO		LVD52N_3n	No		R36	DQ0	DQ0	DQ0	DQ0
2N		42	VREFB2NNO	IO		LVD52N_3p	No		R37	DQ0	DQ0	DQ0	DQ0
2N		41	VREFB2NNO	IO		LVD52N_4n	Yes		M38	DQ5n1	DQ5n0/CQn0	DQ0	DQ0
2N		40	VREFB2NNO	IO		LVD52N_4p	Yes		N38	DQ51	DQ50/CQ0	DQ0	DQ0
2N		39	VREFB2NNO	IO		LVD52N_5n	No		M39	DQ1	DQ0	DQ0	DQ0
2N		38	VREFB2NNO	IO		LVD52N_5p	No		L39	DQ1	DQ0	DQ0	DQ0
2N		37	VREFB2NNO	IO		LVD52N_6n	Yes		R38	DQ1	DQ0	DQ0	DQ0
2N		36	VREFB2NNO	IO		LVD52N_6p	Yes		P38	DQ1	DQ0	DQ0	DQ0
2N		35	VREFB2NNO	IO		LVD52N_7n	No		G39	DQ2	DQ1	DQ0	DQ0
2N		34	VREFB2NNO	IO		LVD52N_7p	No		F39	DQ2	DQ1	DQ0	DQ0
2N		33	VREFB2NNO	IO		LVD52N_8n	Yes		K37	DQ5n2	DQ1	DQ5n0/CQn0	DQ0
2N		32	VREFB2NNO	IO		LVD52N_8p	Yes		L37	DQ52	DQ1	DQ50/CQ0	DQ0
2N		31	VREFB2NNO	IO		LVD52N_9n	No		K39	DQ2	DQ1	DQ0	DQ0
2N		30	VREFB2NNO	IO		LVD52N_9p	No		J39	DQ2	DQ1	DQ0	DQ0
2N		29	VREFB2NNO	IO	PLL_2N_CLKOUT1n	LVD52N_10n	Yes		J38	DQ5n3	DQ5n1/CQn1	DQ0	DQ0
2N		28	VREFB2NNO	IO	PLL_2N_CLKOUT1p,PLL_2N_CLKOUT1,PLL_2N_FB1	LVD52N_10p	Yes		K38	DQ53	DQ51/CQ1	DQ0	DQ0
2N		27	VREFB2NNO	IO		LVD52N_11n	No		J40	DQ3	DQ1	DQ0	DQ0
2N		26	VREFB2NNO	IO	RZQ_2N	LVD52N_11p	No		H40	DQ3	DQ1	DQ0	DQ0
2N		25	VREFB2NNO	IO	CLK_2N_1n	LVD52N_12n	Yes		H38	DQ3	DQ1	DQ0	DQ0
2N		24	VREFB2NNO	IO	CLK_2N_1p	LVD52N_12p	Yes		G38	DQ3	DQ1	DQ0	DQ0
2N		23	VREFB2NNO	IO	CLK_2N_0n	LVD52N_13n	No		E39	DQ4	DQ2	DQ1	DQ0
2N		22	VREFB2NNO	IO	CLK_2N_0p	LVD52N_13p	No		D39	DQ4	DQ2	DQ1	DQ0
2N		21	VREFB2NNO	IO		LVD52N_14n	Yes		D38	DQ5n4	DQ2	DQ1	DQ5n0/CQn0
2N		20	VREFB2NNO	IO		LVD52N_14p	Yes		E38	DQ54	DQ2	DQ1	DQ50/CQ0
2N		19	VREFB2NNO	IO	PLL_2N_CLKOUT0n	LVD52N_15n	No		E42	DQ4	DQ2	DQ1	DQ0
2N		18	VREFB2NNO	IO	PLL_2N_CLKOUT0p,PLL_2N_CLKOUT0,PLL_2N_FB0	LVD52N_15p	No		F42	DQ4	DQ2	DQ1	DQ0
2N		17	VREFB2NNO	IO		LVD52N_16n	Yes		D40	DQ5n5	DQ5n2/CQn2	DQ1	DQ0
2N		16	VREFB2NNO	IO		LVD52N_16p	Yes		C40	DQ55	DQ52/CQ2	DQ1	DQ0
2N		15	VREFB2NNO	IO		LVD52N_17n	No		E41	DQ5	DQ2	DQ1	DQ0

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2N		14	VREFB2NNO	IO		LVD52N_17p	No		F41	DQ5	DQ2	DQ1	DQ0
2N		13	VREFB2NNO	IO		LVD52N_18n	Yes		G40	DQ5	DQ2	DQ1	DQ0
2N		12	VREFB2NNO	IO		LVD52N_18p	Yes		F40	DQ5	DQ2	DQ1	DQ0
2N		11	VREFB2NNO	IO		LVD52N_19n	No		B40	DQ6	DQ3	DQ1	DQ0
2N		10	VREFB2NNO	IO		LVD52N_19p	No		A40	DQ6	DQ3	DQ1	DQ0
2N		9	VREFB2NNO	IO		LVD52N_20n	Yes		B39	DQSn6	DQ3	DQSn1/CQn1	DQ0
2N		8	VREFB2NNO	IO		LVD52N_20p	Yes		A39	DQ56	DQ3	DQ51/CQ1	DQ0
2N		7	VREFB2NNO	IO		LVD52N_21n	No		A41	DQ6	DQ3	DQ1	DQ0
2N		6	VREFB2NNO	IO		LVD52N_21p	No		A42	DQ6	DQ3	DQ1	DQ0
2N		5	VREFB2NNO	IO		LVD52N_22n	Yes		C41	DQSn7	DQ53/CQn3	DQ1	DQ0
2N		4	VREFB2NNO	IO		LVD52N_22p	Yes		D41	DQ57	DQ53/CQ3	DQ1	DQ0
2N		3	VREFB2NNO	IO		LVD52N_23n	No		B43	DQ7	DQ3	DQ1	DQ0
2N		2	VREFB2NNO	IO		LVD52N_23p	No		C43	DQ7	DQ3	DQ1	DQ0
2N		1	VREFB2NNO	IO		LVD52N_24n	Yes		B42	DQ7	DQ3	DQ1	DQ0
2N		0	VREFB2NNO	IO		LVD52N_24p	Yes		C42	DQ7	DQ3	DQ1	DQ0
2M		47	VREFB2MNO	IO		LVD52M_1n	No		M40	DQ8	DQ4	DQ2	DQ1
2M		46	VREFB2MNO	IO		LVD52M_1p	No		L40	DQ8	DQ4	DQ2	DQ1
2M		45	VREFB2MNO	IO		LVD52M_2n	Yes		P40	DQSn8	DQ4	DQ2	DQ1
2M		44	VREFB2MNO	IO		LVD52M_2p	Yes		N40	DQ8	DQ4	DQ2	DQ1
2M		43	VREFB2MNO	IO		LVD52M_3n	No		T40	DQ8	DQ4	DQ2	DQ1
2M		42	VREFB2MNO	IO		LVD52M_3p	No		T39	DQ8	DQ4	DQ2	DQ1
2M		41	VREFB2MNO	IO		LVD52M_4n	Yes		N41	DQSn9	DQ54/CQn4	DQ2	DQ1
2M		40	VREFB2MNO	IO		LVD52M_4p	Yes		P41	DQ59	DQ54/CQ4	DQ2	DQ1
2M		39	VREFB2MNO	IO		LVD52M_5n	No		V40	DQ9	DQ4	DQ2	DQ1
2M		38	VREFB2MNO	IO		LVD52M_5p	No		U40	DQ9	DQ4	DQ2	DQ1
2M		37	VREFB2MNO	IO		LVD52M_6n	Yes		T41	DQ9	DQ4	DQ2	DQ1
2M		36	VREFB2MNO	IO		LVD52M_6p	Yes		R41	DQ9	DQ4	DQ2	DQ1
2M		35	VREFB2MNO	IO		LVD52M_7n	No		H42	DQ10	DQ5	DQ2	DQ1
2M		34	VREFB2MNO	IO		LVD52M_7p	No		G42	DQ10	DQ5	DQ2	DQ1
2M		33	VREFB2MNO	IO		LVD52M_8n	Yes		L42	DQSn10	DQ5	DQSn2/CQn2	DQ1
2M		32	VREFB2MNO	IO		LVD52M_8p	Yes		K42	DQ510	DQ5	DQ52/CQ2	DQ1
2M		31	VREFB2MNO	IO		LVD52M_9n	No		G43	DQ10	DQ5	DQ2	DQ1
2M		30	VREFB2MNO	IO		LVD52M_9p	No		H43	DQ10	DQ5	DQ2	DQ1
2M		29	VREFB2MNO	IO	PLL_2M_CLKOUT1n	LVD52M_10n	Yes		L41	DQSn11	DQ55/CQn5	DQ2	DQ1
2M		28	VREFB2MNO	IO	PLL_2M_CLKOUT1p,PLL_2M_CLKOUT1,PLL_2M_FB1	LVD52M_10p	Yes		K41	DQ511	DQ55/CQ5	DQ2	DQ1
2M		27	VREFB2MNO	IO		LVD52M_11n	No		J43	DQ11	DQ5	DQ2	DQ1
2M		26	VREFB2MNO	IO	RZQ_2M	LVD52M_11p	No		J44	DQ11	DQ5	DQ2	DQ1
2M		25	VREFB2MNO	IO	CLK_2M_1n	LVD52M_12n	Yes		H41	DQ11	DQ5	DQ2	DQ1
2M		24	VREFB2MNO	IO	CLK_2M_1p	LVD52M_12p	Yes		J41	DQ11	DQ5	DQ2	DQ1
2M		23	VREFB2MNO	IO	CLK_2M_0n	LVD52M_13n	No		D44	DQ12	DQ6	DQ3	DQ1
2M		22	VREFB2MNO	IO	CLK_2M_0p	LVD52M_13p	No		E44	DQ12	DQ6	DQ3	DQ1
2M		21	VREFB2MNO	IO		LVD52M_14n	Yes		D43	DQSn12	DQ6	DQ3	DQSn1/CQn1
2M		20	VREFB2MNO	IO		LVD52M_14p	Yes		E43	DQ512	DQ6	DQ3	DQ51/CQ1
2M		19	VREFB2MNO	IO	PLL_2M_CLKOUT0n	LVD52M_15n	No		E46	DQ12	DQ6	DQ3	DQ1
2M		18	VREFB2MNO	IO	PLL_2M_CLKOUT0p,PLL_2M_CLKOUT0,PLL_2M_FB0	LVD52M_15p	No		F46	DQ12	DQ6	DQ3	DQ1
2M		17	VREFB2MNO	IO		LVD52M_16n	Yes		G44	DQSn13	DQ56/CQn6	DQ3	DQ1
2M		16	VREFB2MNO	IO		LVD52M_16p	Yes		F44	DQ513	DQ56/CQ6	DQ3	DQ1
2M		15	VREFB2MNO	IO		LVD52M_17n	No		E47	DQ13	DQ6	DQ3	DQ1
2M		14	VREFB2MNO	IO		LVD52M_17p	No		F47	DQ13	DQ6	DQ3	DQ1
2M		13	VREFB2MNO	IO		LVD52M_18n	Yes		G45	DQ13	DQ6	DQ3	DQ1
2M		12	VREFB2MNO	IO		LVD52M_18p	Yes		F45	DQ13	DQ6	DQ3	DQ1
2M		11	VREFB2MNO	IO		LVD52M_19n	No		C47	DQ14	DQ7	DQ3	DQ1
2M		10	VREFB2MNO	IO		LVD52M_19p	No		B47	DQ14	DQ7	DQ3	DQ1
2M		9	VREFB2MNO	IO		LVD52M_20n	Yes		B44	DQSn14	DQ7	DQSn3/CQn3	DQ1
2M		8	VREFB2MNO	IO		LVD52M_20p	Yes		A44	DQ514	DQ7	DQ53/CQ3	DQ1
2M		7	VREFB2MNO	IO		LVD52M_21n	No		B45	DQ14	DQ7	DQ3	DQ1
2M		6	VREFB2MNO	IO		LVD52M_21p	No		A45	DQ14	DQ7	DQ3	DQ1
2M		5	VREFB2MNO	IO		LVD52M_22n	Yes		D45	DQSn15	DQ57/CQn7	DQ3	DQ1
2M		4	VREFB2MNO	IO		LVD52M_22p	Yes		C45	DQ515	DQ57/CQ7	DQ3	DQ1
2M		3	VREFB2MNO	IO		LVD52M_23n	No		A46	DQ15	DQ7	DQ3	DQ1
2M		2	VREFB2MNO	IO		LVD52M_23p	No		A47	DQ15	DQ7	DQ3	DQ1
2M		1	VREFB2MNO	IO		LVD52M_24n	Yes		C46	DQ15	DQ7	DQ3	DQ1
2M		0	VREFB2MNO	IO		LVD52M_24p	Yes		D46	DQ15	DQ7	DQ3	DQ1
2L		47	VREFB2LNO	IO		LVD52L_1n	No		M43	DQ16	DQ8	DQ4	DQ2
2L		46	VREFB2LNO	IO		LVD52L_1p	No		N43	DQ16	DQ8	DQ4	DQ2
2L		45	VREFB2LNO	IO		LVD52L_2n	Yes		T42	DQSn16	DQ8	DQ4	DQ2
2L		44	VREFB2LNO	IO		LVD52L_2p	Yes		R42	DQ516	DQ8	DQ4	DQ2
2L		43	VREFB2LNO	IO		LVD52L_3n	No		M44	DQ16	DQ8	DQ4	DQ2
2L		42	VREFB2LNO	IO		LVD52L_3p	No		L44	DQ16	DQ8	DQ4	DQ2
2L		41	VREFB2LNO	IO		LVD52L_4n	Yes		N42	DQSn17	DQ58/CQn8	DQ4	DQ2
2L		40	VREFB2LNO	IO		LVD52L_4p	Yes		M42	DQ517	DQ58/CQ8	DQ4	DQ2
2L		39	VREFB2LNO	IO		LVD52L_5n	No		L45	DQ17	DQ8	DQ4	DQ2
2L		38	VREFB2LNO	IO		LVD52L_5p	No		K46	DQ17	DQ8	DQ4	DQ2
2L		37	VREFB2LNO	IO		LVD52L_6n	Yes		P43	DQ17	DQ8	DQ4	DQ2
2L		36	VREFB2LNO	IO		LVD52L_6p	Yes		R43	DQ17	DQ8	DQ4	DQ2
2L		35	VREFB2LNO	IO		LVD52L_7n	No		G47	DQ18	DQ9	DQ4	DQ2
2L		34	VREFB2LNO	IO		LVD52L_7p	No		H47	DQ18	DQ9	DQ4	DQ2
2L		33	VREFB2LNO	IO		LVD52L_8n	Yes		K43	DQSn18	DQ9	DQSn4/CQn4	DQ2
2L		32	VREFB2LNO	IO		LVD52L_8p	Yes		K44	DQ518	DQ9	DQ54/CQ4	DQ2

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2L		31	VREFB2LNO	IO		LVD52L 9n	No		H48	DQ18	DQ9	DQ4	DQ2
2L		30	VREFB2LNO	IO		LVD52L 9p	No		J48	DQ18	DQ9	DQ4	DQ2
2L		29	VREFB2LNO	IO	PLL 2L_CLKOUT1n	LVD52L 10n	Yes		H46	DQSn19	DQSn9/CQn9	DQ4	DQ2
2L		28	VREFB2LNO	IO	PLL 2L_CLKOUT1p,PLL 2L_CLKOUT1,PLL 2L_FB1	LVD52L 10p	Yes		J46	DQSn19	DQSn9/CQn9	DQ4	DQ2
2L		27	VREFB2LNO	IO		LVD52L 11n	No		G49	DQ19	DQ9	DQ4	DQ2
2L		26	VREFB2LNO	IO	RZQ 2L	LVD52L 11p	No		G48	DQ19	DQ9	DQ4	DQ2
2L		25	VREFB2LNO	IO	CLK 2L 1n	LVD52L 12n	Yes		H45	DQ19	DQ9	DQ4	DQ2
2L		24	VREFB2LNO	IO	CLK 2L 1p	LVD52L 12p	Yes		J45	DQ19	DQ9	DQ4	DQ2
2L		23	VREFB2LNO	IO	CLK 2L 0n	LVD52L 13n	No		C48	DQ20	DQ10	DQ5	DQ2
2L		22	VREFB2LNO	IO	CLK 2L 0p	LVD52L 13p	No		B48	DQ20	DQ10	DQ5	DQ2
2L		21	VREFB2LNO	IO		LVD52L 14n	Yes		D48	DQSn20	DQ10	DQ5	DQSn2/CQn2
2L		20	VREFB2LNO	IO		LVD52L 14p	Yes		E48	DQSn20	DQ10	DQ5	DQSn2/CQ2
2L		19	VREFB2LNO	IO	PLL 2L_CLKOUT0n	LVD52L 15n	No		D49	DQ20	DQ10	DQ5	DQ2
2L		18	VREFB2LNO	IO	PLL 2L_CLKOUT0p,PLL 2L_CLKOUT0,PLL 2L_FB0	LVD52L 15p	No		D50	DQ20	DQ10	DQ5	DQ2
2L		17	VREFB2LNO	IO		LVD52L 16n	Yes		F49	DQSn21	DQSn10/CQn10	DQ5	DQ2
2L		16	VREFB2LNO	IO		LVD52L 16p	Yes		E49	DQSn21	DQSn10/CQ10	DQ5	DQ2
2L		15	VREFB2LNO	IO		LVD52L 17n	No		F50	DQ21	DQ10	DQ5	DQ2
2L		14	VREFB2LNO	IO		LVD52L 17p	No		G50	DQ21	DQ10	DQ5	DQ2
2L		13	VREFB2LNO	IO		LVD52L 18n	Yes		B49	DQ21	DQ10	DQ5	DQ2
2L		12	VREFB2LNO	IO		LVD52L 18p	Yes		A49	DQ21	DQ10	DQ5	DQ2
2L		11	VREFB2LNO	IO		LVD52L 19n	No		A50	DQ22	DQ11	DQ5	DQ2
2L		10	VREFB2LNO	IO		LVD52L 19p	No		A51	DQ22	DQ11	DQ5	DQ2
2L		9	VREFB2LNO	IO		LVD52L 20n	Yes		C50	DQSn22	DQ11	DQSn5/CQn5	DQ2
2L		8	VREFB2LNO	IO		LVD52L 20p	Yes		B50	DQSn22	DQ11	DQSn5/CQ5	DQ2
2L		7	VREFB2LNO	IO		LVD52L 21n	No		B52	DQ22	DQ11	DQ5	DQ2
2L		6	VREFB2LNO	IO		LVD52L 21p	No		C52	DQ22	DQ11	DQ5	DQ2
2L		5	VREFB2LNO	IO		LVD52L 22n	Yes		C51	DQSn23	DQSn11/CQn11	DQ5	DQ2
2L		4	VREFB2LNO	IO		LVD52L 22p	Yes		D51	DQSn23	DQSn11/CQ11	DQ5	DQ2
2L		3	VREFB2LNO	IO		LVD52L 23n	No		B53	DQ23	DQ11	DQ5	DQ2
2L		2	VREFB2LNO	IO		LVD52L 23p	No		C53	DQ23	DQ11	DQ5	DQ2
2L		1	VREFB2LNO	IO		LVD52L 24n	Yes		E51	DQ23	DQ11	DQ5	DQ2
2L		0	VREFB2LNO	IO		LVD52L 24p	Yes		F51	DQ23	DQ11	DQ5	DQ2
2K		47	VREFB2KNO	IO		LVD52K 1n	No		L47	DQ24	DQ12	DQ6	DQ3
2K		46	VREFB2KNO	IO		LVD52K 1p	No		L46	DQ24	DQ12	DQ6	DQ3
2K		45	VREFB2KNO	IO		LVD52K 2n	Yes		P44	DQSn24	DQ12	DQ6	DQ3
2K		44	VREFB2KNO	IO		LVD52K 2p	Yes		P45	DQSn24	DQ12	DQ6	DQ3
2K		43	VREFB2KNO	IO		LVD52K 3n	No		M47	DQ24	DQ12	DQ6	DQ3
2K		42	VREFB2KNO	IO		LVD52K 3p	No		M48	DQ24	DQ12	DQ6	DQ3
2K		41	VREFB2KNO	IO		LVD52K 4n	Yes		M45	DQSn25	DQSn12/CQn12	DQ6	DQ3
2K		40	VREFB2KNO	IO		LVD52K 4p	Yes		N45	DQSn25	DQSn12/CQ12	DQ6	DQ3
2K		39	VREFB2KNO	IO		LVD52K 5n	No		N47	DQ25	DQ12	DQ6	DQ3
2K		38	VREFB2KNO	IO		LVD52K 5p	No		N46	DQ25	DQ12	DQ6	DQ3
2K		37	VREFB2KNO	IO		LVD52K 6n	Yes		T44	DQ25	DQ12	DQ6	DQ3
2K		36	VREFB2KNO	IO		LVD52K 6p	Yes		R44	DQ25	DQ12	DQ6	DQ3
2K		35	VREFB2KNO	IO		LVD52K 7n	No		J49	DQ26	DQ13	DQ6	DQ3
2K		34	VREFB2KNO	IO		LVD52K 7p	No		J50	DQ26	DQ13	DQ6	DQ3
2K		33	VREFB2KNO	IO		LVD52K 8n	Yes		K47	DQSn26	DQ13	DQSn6/CQn6	DQ3
2K		32	VREFB2KNO	IO		LVD52K 8p	Yes		K48	DQSn26	DQ13	DQSn6/CQ6	DQ3
2K		31	VREFB2KNO	IO		LVD52K 9n	No		M49	DQ26	DQ13	DQ6	DQ3
2K		30	VREFB2KNO	IO		LVD52K 9p	No		M50	DQ26	DQ13	DQ6	DQ3
2K		29	VREFB2KNO	IO	PLL 2K_CLKOUT1n	LVD52K 10n	Yes		K49	DQSn27	DQSn13/CQn13	DQ6	DQ3
2K		28	VREFB2KNO	IO	PLL 2K_CLKOUT1p,PLL 2K_CLKOUT1,PLL 2K_FB1	LVD52K 10p	Yes		L49	DQSn27	DQSn13/CQ13	DQ6	DQ3
2K		27	VREFB2KNO	IO		LVD52K 11n	No		L50	DQ27	DQ13	DQ6	DQ3
2K		26	VREFB2KNO	IO	RZQ 2K	LVD52K 11p	No		L51	DQ27	DQ13	DQ6	DQ3
2K		25	VREFB2KNO	IO	CLK 2K 1n	LVD52K 12n	Yes		H50	DQ27	DQ13	DQ6	DQ3
2K		24	VREFB2KNO	IO	CLK 2K 1p	LVD52K 12p	Yes		H51	DQ27	DQ13	DQ6	DQ3
2K		23	VREFB2KNO	IO	CLK 2K 0n	LVD52K 13n	No		K54	DQ28	DQ14	DQ7	DQ3
2K		22	VREFB2KNO	IO	CLK 2K 0p	LVD52K 13p	No		L54	DQ28	DQ14	DQ7	DQ3
2K		21	VREFB2KNO	IO		LVD52K 14n	Yes		K53	DQSn28	DQ14	DQ7	DQSn3/CQn3
2K		20	VREFB2KNO	IO		LVD52K 14p	Yes		K52	DQSn28	DQ14	DQ7	DQSn3/CQ3
2K		19	VREFB2KNO	IO	PLL 2K_CLKOUT0n	LVD52K 15n	No		L52	DQ28	DQ14	DQ7	DQ3
2K		18	VREFB2KNO	IO	PLL 2K_CLKOUT0p,PLL 2K_CLKOUT0,PLL 2K_FB0	LVD52K 15p	No		M52	DQ28	DQ14	DQ7	DQ3
2K		17	VREFB2KNO	IO		LVD52K 16n	Yes		K51	DQSn29	DQSn14/CQn14	DQ7	DQ3
2K		16	VREFB2KNO	IO		LVD52K 16p	Yes		J51	DQSn29	DQSn14/CQ14	DQ7	DQ3
2K		15	VREFB2KNO	IO		LVD52K 17n	No		M54	DQ29	DQ14	DQ7	DQ3
2K		14	VREFB2KNO	IO		LVD52K 17p	No		M53	DQ29	DQ14	DQ7	DQ3
2K		13	VREFB2KNO	IO		LVD52K 18n	Yes		J54	DQ29	DQ14	DQ7	DQ3
2K		12	VREFB2KNO	IO		LVD52K 18p	Yes		J53	DQ29	DQ14	DQ7	DQ3
2K		11	VREFB2KNO	IO		LVD52K 19n	No		G54	DQ30	DQ15	DQ7	DQ3
2K		10	VREFB2KNO	IO		LVD52K 19p	No		F54	DQ30	DQ15	DQ7	DQ3
2K		9	VREFB2KNO	IO		LVD52K 20n	Yes		H52	DQSn30	DQ15	DQSn7/CQn7	DQ3
2K		8	VREFB2KNO	IO		LVD52K 20p	Yes		G52	DQSn30	DQ15	DQSn7/CQ7	DQ3
2K		7	VREFB2KNO	IO		LVD52K 21n	No		E53	DQ30	DQ15	DQ7	DQ3
2K		6	VREFB2KNO	IO		LVD52K 21p	No		D53	DQ30	DQ15	DQ7	DQ3
2K		5	VREFB2KNO	IO		LVD52K 22n	Yes		H53	DQSn31	DQSn15/CQn15	DQ7	DQ3
2K		4	VREFB2KNO	IO		LVD52K 22p	Yes		G53	DQSn31	DQSn15/CQ15	DQ7	DQ3
2K		3	VREFB2KNO	IO		LVD52K 23n	No		E54	DQ31	DQ15	DQ7	DQ3
2K		2	VREFB2KNO	IO		LVD52K 23p	No		D54	DQ31	DQ15	DQ7	DQ3
2K		1	VREFB2KNO	IO		LVD52K 24n	Yes		F52	DQ31	DQ15	DQ7	DQ3

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2K		0	VREFB2KNO	IO		LVD52K_24p	Yes		E52	DQ31	DQ15	DQ7	DQ3
2J		47	VREFB2JNO	IO		LVD52J_1n	No		A37	DQ32	DQ16	DQ8	DQ4
2J		46	VREFB2JNO	IO		LVD52J_1p	No		A36	DQ32	DQ16	DQ8	DQ4
2J		45	VREFB2JNO	IO		LVD52J_2n	Yes		C38	DQSn32	DQ16	DQ8	DQ4
2J		44	VREFB2JNO	IO		LVD52J_2p	Yes		B38	DQ32	DQ16	DQ8	DQ4
2J		43	VREFB2JNO	IO		LVD52J_3n	No		A35	DQ32	DQ16	DQ8	DQ4
2J		42	VREFB2JNO	IO		LVD52J_3p	No		B35	DQ32	DQ16	DQ8	DQ4
2J		41	VREFB2JNO	IO		LVD52J_4n	Yes		C36	DQSn33	DQSn16/CQn16	DQ8	DQ4
2J		40	VREFB2JNO	IO		LVD52J_4p	Yes		D36	DQ33	DQSn16/CQ16	DQ8	DQ4
2J		39	VREFB2JNO	IO		LVD52J_5n	No		B34	DQ33	DQ16	DQ8	DQ4
2J		38	VREFB2JNO	IO		LVD52J_5p	No		A34	DQ33	DQ16	DQ8	DQ4
2J		37	VREFB2JNO	IO		LVD52J_6n	Yes		C37	DQ33	DQ16	DQ8	DQ4
2J		36	VREFB2JNO	IO		LVD52J_6p	Yes		B37	DQ33	DQ16	DQ8	DQ4
2J		35	VREFB2JNO	IO		LVD52J_7n	No		D34	DQ34	DQ17	DQ8	DQ4
2J		34	VREFB2JNO	IO		LVD52J_7p	No		E34	DQ34	DQ17	DQ8	DQ4
2J		33	VREFB2JNO	IO		LVD52J_8n	Yes		F37	DQSn34	DQ17	DQSn8/CQn8	DQ4
2J		32	VREFB2JNO	IO		LVD52J_8p	Yes		E37	DQ34	DQ17	DQSn8/CQ8	DQ4
2J		31	VREFB2JNO	IO		LVD52J_9n	No		F35	DQ34	DQ17	DQ8	DQ4
2J		30	VREFB2JNO	IO		LVD52J_9p	No		G35	DQ34	DQ17	DQ8	DQ4
2J		29	VREFB2JNO	IO	PLL_2J_CLKOUT1n	LVD52J_10n	Yes		C35	DQSn35	DQSn17/CQn17	DQ8	DQ4
2J		28	VREFB2JNO	IO	PLL_2J_CLKOUT1p,PLL_2J_CLKOUT1,PLL_2J_FB1	LVD52J_10p	Yes		D35	DQ35	DQSn17/CQ17	DQ8	DQ4
2J		27	VREFB2JNO	IO		LVD52J_11n	No		F34	DQ35	DQ17	DQ8	DQ4
2J		26	VREFB2JNO	IO	RZQ_2J	LVD52J_11p	No		G34	DQ35	DQ17	DQ8	DQ4
2J		25	VREFB2JNO	IO	CLK_2J_1n	LVD52J_12n	Yes		F36	DQ35	DQ17	DQ8	DQ4
2J		24	VREFB2JNO	IO	CLK_2J_1p	LVD52J_12p	Yes		E36	DQ35	DQ17	DQ8	DQ4
2J		23	VREFB2JNO	IO	CLK_2J_0n	LVD52J_13n	No		L36	DQ36	DQ18	DQ9	DQ4
2J		22	VREFB2JNO	IO	CLK_2J_0p	LVD52J_13p	No		K36	DQ36	DQ18	DQ9	DQ4
2J		21	VREFB2JNO	IO		LVD52J_14n	Yes		H37	DQSn36	DQ18	DQ9	DQSn4/CQn4
2J		20	VREFB2JNO	IO		LVD52J_14p	Yes		G37	DQ36	DQ18	DQ9	DQSn4/CQ4
2J		19	VREFB2JNO	IO	PLL_2J_CLKOUT0n	LVD52J_15n	No		J34	DQ36	DQ18	DQ9	DQ4
2J		18	VREFB2JNO	IO	PLL_2J_CLKOUT0p,PLL_2J_CLKOUT0,PLL_2J_FB0	LVD52J_15p	No		K34	DQ36	DQ18	DQ9	DQ4
2J		17	VREFB2JNO	IO		LVD52J_16n	Yes		H35	DQSn37	DQSn18/CQn18	DQ9	DQ4
2J		16	VREFB2JNO	IO		LVD52J_16p	Yes		J35	DQ37	DQSn18/CQ18	DQ9	DQ4
2J		15	VREFB2JNO	IO		LVD52J_17n	No		L35	DQ37	DQ18	DQ9	DQ4
2J		14	VREFB2JNO	IO		LVD52J_17p	No		M35	DQ37	DQ18	DQ9	DQ4
2J		13	VREFB2JNO	IO		LVD52J_18n	Yes		J36	DQ37	DQ18	DQ9	DQ4
2J		12	VREFB2JNO	IO		LVD52J_18p	Yes		H36	DQ37	DQ18	DQ9	DQ4
2J		11	VREFB2JNO	IO		LVD52J_19n	No		P33	DQ38	DQ19	DQ9	DQ4
2J		10	VREFB2JNO	IO		LVD52J_19p	No		R33	DQ38	DQ19	DQ9	DQ4
2J		9	VREFB2JNO	IO		LVD52J_20n	Yes		P36	DQSn38	DQ19	DQSn9/CQn9	DQ4
2J		8	VREFB2JNO	IO		LVD52J_20p	Yes		N36	DQ38	DQ19	DQSn9/CQ9	DQ4
2J		7	VREFB2JNO	IO		LVD52J_21n	No		L34	DQ38	DQ19	DQ9	DQ4
2J		6	VREFB2JNO	IO		LVD52J_21p	No		M34	DQ38	DQ19	DQ9	DQ4
2J		5	VREFB2JNO	IO		LVD52J_22n	Yes		R34	DQSn39	DQSn19/CQn19	DQ9	DQ4
2J		4	VREFB2JNO	IO		LVD52J_22p	Yes		P34	DQ39	DQSn19/CQ19	DQ9	DQ4
2J		3	VREFB2JNO	IO		LVD52J_23n	No		M33	DQ39	DQ19	DQ9	DQ4
2J		2	VREFB2JNO	IO		LVD52J_23p	No		N33	DQ39	DQ19	DQ9	DQ4
2J		1	VREFB2JNO	IO		LVD52J_24n	Yes		P35	DQ39	DQ19	DQ9	DQ4
2J		0	VREFB2JNO	IO		LVD52J_24p	Yes		N35	DQ39	DQ19	DQ9	DQ4
2I		47	VREFB2INO	IO		LVD52I_1n	No		E32	DQ40	DQ20	DQ10	DQ5
2I		46	VREFB2INO	IO		LVD52I_1p	No		E33	DQ40	DQ20	DQ10	DQ5
2I		45	VREFB2INO	IO		LVD52I_2n	Yes		A32	DQSn40	DQ20	DQ10	DQ5
2I		44	VREFB2INO	IO		LVD52I_2p	Yes		B32	DQ40	DQ20	DQ10	DQ5
2I		43	VREFB2INO	IO		LVD52I_3n	No		F32	DQ40	DQ20	DQ10	DQ5
2I		42	VREFB2INO	IO		LVD52I_3p	No		G33	DQ40	DQ20	DQ10	DQ5
2I		41	VREFB2INO	IO		LVD52I_4n	Yes		C33	DQSn41	DQSn20/CQn20	DQ10	DQ5
2I		40	VREFB2INO	IO		LVD52I_4p	Yes		D33	DQ41	DQSn20/CQ20	DQ10	DQ5
2I		39	VREFB2INO	IO		LVD52I_5n	No		H32	DQ41	DQ20	DQ10	DQ5
2I		38	VREFB2INO	IO		LVD52I_5p	No		G32	DQ41	DQ20	DQ10	DQ5
2I		37	VREFB2INO	IO		LVD52I_6n	Yes		C32	DQ41	DQ20	DQ10	DQ5
2I		36	VREFB2INO	IO		LVD52I_6p	Yes		B33	DQ41	DQ20	DQ10	DQ5
2I		35	VREFB2INO	IO		LVD52I_7n	No		K32	DQ42	DQ21	DQ10	DQ5
2I		34	VREFB2INO	IO		LVD52I_7p	No		K33	DQ42	DQ21	DQ10	DQ5
2I		33	VREFB2INO	IO		LVD52I_8n	Yes		L31	DQSn42	DQ21	DQSn10/CQn10	DQ5
2I		32	VREFB2INO	IO		LVD52I_8p	Yes		K31	DQ42	DQ21	DQSn10/CQ10	DQ5
2I		31	VREFB2INO	IO		LVD52I_9n	No		N32	DQ42	DQ21	DQ10	DQ5
2I		30	VREFB2INO	IO		LVD52I_9p	No		N31	DQ42	DQ21	DQ10	DQ5
2I		29	VREFB2INO	IO	PLL_2I_CLKOUT1n	LVD52I_10n	Yes		L32	DQSn43	DQSn21/CQn21	DQ10	DQ5
2I		28	VREFB2INO	IO	PLL_2I_CLKOUT1p,PLL_2I_CLKOUT1,PLL_2I_FB1	LVD52I_10p	Yes		M32	DQ43	DQSn21/CQ21	DQ10	DQ5
2I		27	VREFB2INO	IO		LVD52I_11n	No		P31	DQ43	DQ21	DQ10	DQ5
2I		26	VREFB2INO	IO	RZQ_2I	LVD52I_11p	No		R31	DQ43	DQ21	DQ10	DQ5
2I		25	VREFB2INO	IO	CLK_2I_1n	LVD52I_12n	Yes		J33	DQ43	DQ21	DQ10	DQ5
2I		24	VREFB2INO	IO	CLK_2I_1p	LVD52I_12p	Yes		H33	DQ43	DQ21	DQ10	DQ5
2F		23	VREFB2FNO	IO	CLK_2F_0n	LVD52F_13n	No		BC31	DQ68	DQ34	DQ17	DQ8
2F		22	VREFB2FNO	IO	CLK_2F_0p	LVD52F_13p	No		BC30	DQ68	DQ34	DQ17	DQ8
2F		21	VREFB2FNO	IO		LVD52F_14n	Yes		BD31	DQSn68	DQ34	DQ17	DQSn8/CQn8
2F		20	VREFB2FNO	IO		LVD52F_14p	Yes		BD30	DQ68	DQ34	DQ17	DQSn8/CQ8
2F		19	VREFB2FNO	IO	PLL_2F_CLKOUT0n	LVD52F_15n	No		BA30	DQ68	DQ34	DQ17	DQ8
2F		18	VREFB2FNO	IO	PLL_2F_CLKOUT0p,PLL_2F_CLKOUT0,PLL_2F_FB0	LVD52F_15p	No		BB30	DQ68	DQ34	DQ17	DQ8

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2F		17	VREFB2FNO	IO		LVD52F 16n	Yes		BF32	DQSn69	DQSn34/CQn34	DQ17	DQ8
2F		16	VREFB2FNO	IO		LVD52F 16p	Yes		BG32	DQ569	DQ534/CQ34	DQ17	DQ8
2F		15	VREFB2FNO	IO		LVD52F 17n	No		BA29	DQ69	DQ34	DQ17	DQ8
2F		14	VREFB2FNO	IO		LVD52F 17p	No		AY29	DQ69	DQ34	DQ17	DQ8
2F		13	VREFB2FNO	IO		LVD52F 18n	Yes		BF31	DQ69	DQ34	DQ17	DQ8
2F		12	VREFB2FNO	IO		LVD52F 18p	Yes		BE31	DQ69	DQ34	DQ17	DQ8
2F		11	VREFB2FNO	IO		LVD52F 19n	No		BH32	DQ70	DQ35	DQ17	DQ8
2F		10	VREFB2FNO	IO		LVD52F 19p	No		BH31	DQ70	DQ35	DQ17	DQ8
2F		9	VREFB2FNO	IO		LVD52F 20n	Yes		BK32	DQSn70	DQ35	DQSn17/CQn17	DQ8
2F		8	VREFB2FNO	IO		LVD52F 20p	Yes		BL31	DQ570	DQ35	DQ517/CQ17	DQ8
2F		7	VREFB2FNO	IO		LVD52F 21n	No		BL32	DQ70	DQ35	DQ17	DQ8
2F		6	VREFB2FNO	IO		LVD52F 21p	No		BM33	DQ70	DQ35	DQ17	DQ8
2F		5	VREFB2FNO	IO		LVD52F 22n	Yes		BJ31	DQSn71	DQSn35/CQn35	DQ17	DQ8
2F		4	VREFB2FNO	IO		LVD52F 22p	Yes		BK31	DQ571	DQ535/CQ35	DQ17	DQ8
2F		3	VREFB2FNO	IO		LVD52F 23n	No		BH30	DQ71	DQ35	DQ17	DQ8
2F		2	VREFB2FNO	IO		LVD52F 23p	No		BJ30	DQ71	DQ35	DQ17	DQ8
2F		1	VREFB2FNO	IO		LVD52F 24n	Yes		BN33	DQ71	DQ35	DQ17	DQ8
2F		0	VREFB2FNO	IO		LVD52F 24p	Yes		BP33	DQ71	DQ35	DQ17	DQ8
2C		47	VREFB2CNO	IO		LVD52C 1n	No		BC32	DQ72	DQ36	DQ18	DQ9
2C		46	VREFB2CNO	IO		LVD52C 1p	No		BB32	DQ72	DQ36	DQ18	DQ9
2C		45	VREFB2CNO	IO		LVD52C 2n	Yes		BD33	DQSn72	DQ36	DQ18	DQ9
2C		44	VREFB2CNO	IO		LVD52C 2p	Yes		BE33	DQ572	DQ36	DQ18	DQ9
2C		43	VREFB2CNO	IO		LVD52C 3n	No		BA32	DQ72	DQ36	DQ18	DQ9
2C		42	VREFB2CNO	IO		LVD52C 3p	No		BA31	DQ72	DQ36	DQ18	DQ9
2C		41	VREFB2CNO	IO		LVD52C 4n	Yes		BC33	DQSn73	DQSn36/CQn36	DQ18	DQ9
2C		40	VREFB2CNO	IO		LVD52C 4p	Yes		BB33	DQ573	DQ536/CQ36	DQ18	DQ9
2C		39	VREFB2CNO	IO		LVD52C 5n	No		BA34	DQ73	DQ36	DQ18	DQ9
2C		38	VREFB2CNO	IO		LVD52C 5p	No		BB34	DQ73	DQ36	DQ18	DQ9
2C		37	VREFB2CNO	IO		LVD52C 6n	Yes		BE34	DQ73	DQ36	DQ18	DQ9
2C		36	VREFB2CNO	IO		LVD52C 6p	Yes		BD34	DQ73	DQ36	DQ18	DQ9
2C		35	VREFB2CNO	IO		LVD52C 7n	No		BG33	DQ74	DQ37	DQ18	DQ9
2C		34	VREFB2CNO	IO		LVD52C 7p	No		BH33	DQ74	DQ37	DQ18	DQ9
2C		33	VREFB2CNO	IO		LVD52C 8n	Yes		BH36	DQSn74	DQ37	DQSn18/CQn18	DQ9
2C		32	VREFB2CNO	IO		LVD52C 8p	Yes		BH35	DQ574	DQ37	DQ518/CQ18	DQ9
2C		31	VREFB2CNO	IO		LVD52C 9n	No		BJ35	DQ74	DQ37	DQ18	DQ9
2C		30	VREFB2CNO	IO		LVD52C 9p	No		BJ34	DQ74	DQ37	DQ18	DQ9
2C		29	VREFB2CNO	IO	PLL 2C_CLKOUT1n	LVD52C 10n	Yes		BG34	DQSn75	DQSn37/CQn37	DQ18	DQ9
2C		28	VREFB2CNO	IO	PLL 2C_CLKOUT1p,PLL 2C_CLKOUT1,PLL 2C_FB1	LVD52C 10p	Yes		BF34	DQ575	DQ537/CQ37	DQ18	DQ9
2C		27	VREFB2CNO	IO		LVD52C 11n	No		BG35	DQ75	DQ37	DQ18	DQ9
2C		26	VREFB2CNO	IO	RZQ 2C	LVD52C 11p	No		BF35	DQ75	DQ37	DQ18	DQ9
2C		25	VREFB2CNO	IO	CLK 2C 1n	LVD52C 12n	Yes		BJ36	DQ75	DQ37	DQ18	DQ9
2C		24	VREFB2CNO	IO	CLK 2C 1p	LVD52C 12p	Yes		BH37	DQ75	DQ37	DQ18	DQ9
2C		23	VREFB2CNO	IO	CLK 2C 0n	LVD52C 13n	No		BM34	DQ76	DQ38	DQ19	DQ9
2C		22	VREFB2CNO	IO	CLK 2C 0p	LVD52C 13p	No		BL34	DQ76	DQ38	DQ19	DQ9
2C		21	VREFB2CNO	IO		LVD52C 14n	Yes		BL37	DQSn76	DQ38	DQ19	DQSn9/CQn9
2C		20	VREFB2CNO	IO		LVD52C 14p	Yes		BK37	DQ576	DQ38	DQ19	DQ59/CQ9
2C		19	VREFB2CNO	IO	PLL 2C_CLKOUT0n	LVD52C 15n	No		BK33	DQ76	DQ38	DQ19	DQ9
2C		18	VREFB2CNO	IO	PLL 2C_CLKOUT0p,PLL 2C_CLKOUT0,PLL 2C_FB0	LVD52C 15p	No		BJ33	DQ76	DQ38	DQ19	DQ9
2C		17	VREFB2CNO	IO		LVD52C 16n	Yes		BL36	DQSn77	DQSn38/CQn38	DQ19	DQ9
2C		16	VREFB2CNO	IO		LVD52C 16p	Yes		BK36	DQ577	DQ538/CQ38	DQ19	DQ9
2C		15	VREFB2CNO	IO		LVD52C 17n	No		BK34	DQ77	DQ38	DQ19	DQ9
2C		14	VREFB2CNO	IO		LVD52C 17p	No		BL35	DQ77	DQ38	DQ19	DQ9
2C		13	VREFB2CNO	IO		LVD52C 18n	Yes		BJ38	DQ77	DQ38	DQ19	DQ9
2C		12	VREFB2CNO	IO		LVD52C 18p	Yes		BK38	DQ77	DQ38	DQ19	DQ9
2C		11	VREFB2CNO	IO		LVD52C 19n	No		BM35	DQ78	DQ39	DQ19	DQ9
2C		10	VREFB2CNO	IO		LVD52C 19p	No		BN35	DQ78	DQ39	DQ19	DQ9
2C		9	VREFB2CNO	IO		LVD52C 20n	Yes		BM37	DQSn78	DQ39	DQSn19/CQn19	DQ9
2C		8	VREFB2CNO	IO		LVD52C 20p	Yes		BN37	DQ578	DQ39	DQ519/CQ19	DQ9
2C		7	VREFB2CNO	IO		LVD52C 21n	No		BP34	DQ78	DQ39	DQ19	DQ9
2C		6	VREFB2CNO	IO		LVD52C 21p	No		BP35	DQ78	DQ39	DQ19	DQ9
2C		5	VREFB2CNO	IO		LVD52C 22n	Yes		BN36	DQSn79	DQSn39/CQn39	DQ19	DQ9
2C		4	VREFB2CNO	IO		LVD52C 22p	Yes		BP36	DQ579	DQ539/CQ39	DQ19	DQ9
2C		3	VREFB2CNO	IO		LVD52C 23n	No		BM38	DQ79	DQ39	DQ19	DQ9
2C		2	VREFB2CNO	IO		LVD52C 23p	No		BN38	DQ79	DQ39	DQ19	DQ9
2C		1	VREFB2CNO	IO		LVD52C 24n	Yes		BP38	DQ79	DQ39	DQ19	DQ9
2C		0	VREFB2CNO	IO		LVD52C 24p	Yes		BP39	DQ79	DQ39	DQ19	DQ9
2B		47	VREFB2BNO	IO		LVD52B 1n	No		AY34	DQ80	DQ40	DQ20	DQ10
2B		46	VREFB2BNO	IO		LVD52B 1p	No		AW34	DQ80	DQ40	DQ20	DQ10
2B		45	VREFB2BNO	IO		LVD52B 2n	Yes		BB35	DQSn80	DQ40	DQ20	DQ10
2B		44	VREFB2BNO	IO		LVD52B 2p	Yes		BA35	DQ580	DQ40	DQ20	DQ10
2B		43	VREFB2BNO	IO		LVD52B 3n	No		AW35	DQ80	DQ40	DQ20	DQ10
2B		42	VREFB2BNO	IO		LVD52B 3p	No		AW36	DQ80	DQ40	DQ20	DQ10
2B		41	VREFB2BNO	IO		LVD52B 4n	Yes		BE36	DQSn81	DQSn40/CQn40	DQ20	DQ10
2B		40	VREFB2BNO	IO		LVD52B 4p	Yes		BD36	DQ581	DQ540/CQ40	DQ20	DQ10
2B		39	VREFB2BNO	IO		LVD52B 5n	No		AY36	DQ81	DQ40	DQ20	DQ10
2B		38	VREFB2BNO	IO		LVD52B 5p	No		BA36	DQ81	DQ40	DQ20	DQ10
2B		37	VREFB2BNO	IO		LVD52B 6n	Yes		BC35	DQ81	DQ40	DQ20	DQ10
2B		36	VREFB2BNO	IO		LVD52B 6p	Yes		BC36	DQ81	DQ40	DQ20	DQ10
2B		35	VREFB2BNO	IO		LVD52B 7n	No		BH42	DQ82	DQ41	DQ20	DQ10

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2B		34	VREFB2BNO	IO		LVD52B_7p	No		BG42	DQ82	DQ41	DQ20	DQ10
2B		33	VREFB2BNO	IO		LVD52B_8n	Yes		BE37	DQSn82	DQ41	DQSn20/CQn20	DQ10
2B		32	VREFB2BNO	IO		LVD52B_8p	Yes		BF37	DQ82	DQ41	DQSn20/CQ20	DQ10
2B		31	VREFB2BNO	IO		LVD52B_9n	No		BG40	DQ82	DQ41	DQ20	DQ10
2B		30	VREFB2BNO	IO		LVD52B_9p	No		BG39	DQ82	DQ41	DQ20	DQ10
2B		29	VREFB2BNO	IO	PLL_2B_CLKOUT1n	LVD52B_10n	Yes		BH38	DQSn83	DQSn41/CQn41	DQ20	DQ10
2B		28	VREFB2BNO	IO	PLL_2B_CLKOUT1p,PLL_2B_CLKOUT1,PLL_2B_FB1	LVD52B_10p	Yes		BG38	DQSn83	DQSn41/CQ41	DQ20	DQ10
2B		27	VREFB2BNO	IO		LVD52B_11n	No		BF40	DQ83	DQ41	DQ20	DQ10
2B		26	VREFB2BNO	IO	RZQ_2B	LVD52B_11p	No		BF39	DQ83	DQ41	DQ20	DQ10
2B		25	VREFB2BNO	IO	CLK_2B_1n	LVD52B_12n	Yes		BF36	DQ83	DQ41	DQ20	DQ10
2B		24	VREFB2BNO	IO	CLK_2B_1p	LVD52B_12p	Yes		BG37	DQ83	DQ41	DQ20	DQ10
2B		23	VREFB2BNO	IO	CLK_2B_0n	LVD52B_13n	No		BJ41	DQ84	DQ42	DQ21	DQ10
2B		22	VREFB2BNO	IO	CLK_2B_0p	LVD52B_13p	No		BH41	DQ84	DQ42	DQ21	DQ10
2B		21	VREFB2BNO	IO		LVD52B_14n	Yes		BM39	DQSn84	DQ42	DQ21	DQSn10/CQn10
2B		20	VREFB2BNO	IO		LVD52B_14p	Yes		BL39	DQSn84	DQ42	DQ21	DQSn10/CQ10
2B		19	VREFB2BNO	IO	PLL_2B_CLKOUT0n	LVD52B_15n	No		BK41	DQ84	DQ42	DQ21	DQ10
2B		18	VREFB2BNO	IO	PLL_2B_CLKOUT0p,PLL_2B_CLKOUT0,PLL_2B_FB0	LVD52B_15p	No		BL41	DQ84	DQ42	DQ21	DQ10
2B		17	VREFB2BNO	IO		LVD52B_16n	Yes		BJ40	DQSn85	DQSn42/CQn42	DQ21	DQ10
2B		16	VREFB2BNO	IO		LVD52B_16p	Yes		BH40	DQSn85	DQSn42/CQ42	DQ21	DQ10
2B		15	VREFB2BNO	IO		LVD52B_17n	No		BL42	DQ85	DQ42	DQ21	DQ10
2B		14	VREFB2BNO	IO		LVD52B_17p	No		BK42	DQ85	DQ42	DQ21	DQ10
2B		13	VREFB2BNO	IO		LVD52B_18n	Yes		BJ39	DQ85	DQ42	DQ21	DQ10
2B		12	VREFB2BNO	IO		LVD52B_18p	Yes		BK39	DQ85	DQ42	DQ21	DQ10
2B		11	VREFB2BNO	IO		LVD52B_19n	No		BM42	DQ86	DQ43	DQ21	DQ10
2B		10	VREFB2BNO	IO		LVD52B_19p	No		BN42	DQ86	DQ43	DQ21	DQ10
2B		9	VREFB2BNO	IO		LVD52B_20n	Yes		BL40	DQSn86	DQ43	DQSn21/CQn21	DQ10
2B		8	VREFB2BNO	IO		LVD52B_20p	Yes		BM40	DQSn86	DQ43	DQSn21/CQ21	DQ10
2B		7	VREFB2BNO	IO		LVD52B_21n	No		BP43	DQ86	DQ43	DQ21	DQ10
2B		6	VREFB2BNO	IO		LVD52B_21p	No		BP44	DQ86	DQ43	DQ21	DQ10
2B		5	VREFB2BNO	IO		LVD52B_22n	Yes		BN41	DQSn87	DQSn43/CQn43	DQ21	DQ10
2B		4	VREFB2BNO	IO		LVD52B_22p	Yes		BP41	DQSn87	DQSn43/CQ43	DQ21	DQ10
2B		3	VREFB2BNO	IO		LVD52B_23n	No		BN43	DQ87	DQ43	DQ21	DQ10
2B		2	VREFB2BNO	IO		LVD52B_23p	No		BM43	DQ87	DQ43	DQ21	DQ10
2B		1	VREFB2BNO	IO		LVD52B_24n	Yes		BN40	DQ87	DQ43	DQ21	DQ10
2B		0	VREFB2BNO	IO		LVD52B_24p	Yes		BP40	DQ87	DQ43	DQ21	DQ10
2A		47	VREFB2ANO	IO		LVD52A_1n	No		BK54	DQ88	DQ44	DQ22	DQ11
2A		46	VREFB2ANO	IO		LVD52A_1p	No		BL54	DQ88	DQ44	DQ22	DQ11
2A		45	VREFB2ANO	IO		LVD52A_2n	Yes		BL52	DQSn88	DQ44	DQ22	DQ11
2A		44	VREFB2ANO	IO		LVD52A_2p	Yes		BL51	DQSn88	DQ44	DQ22	DQ11
2A		43	VREFB2ANO	IO		LVD52A_3n	No		BM53	DQ88	DQ44	DQ22	DQ11
2A		42	VREFB2ANO	IO		LVD52A_3p	No		BN53	DQ88	DQ44	DQ22	DQ11
2A		41	VREFB2ANO	IO		LVD52A_4n	Yes		BL50	DQSn89	DQSn44/CQn44	DQ22	DQ11
2A		40	VREFB2ANO	IO		LVD52A_4p	Yes		BM50	DQSn89	DQSn44/CQ44	DQ22	DQ11
2A		39	VREFB2ANO	IO		LVD52A_5n	No		BN52	DQ89	DQ44	DQ22	DQ11
2A		38	VREFB2ANO	IO		LVD52A_5p	No		BM52	DQ89	DQ44	DQ22	DQ11
2A		37	VREFB2ANO	IO		LVD52A_6n	Yes		BL46	DQ89	DQ44	DQ22	DQ11
2A		36	VREFB2ANO	IO		LVD52A_6p	Yes		BL47	DQ89	DQ44	DQ22	DQ11
2A		35	VREFB2ANO	IO		LVD52A_7n	No		BN51	DQ90	DQ45	DQ22	DQ11
2A		34	VREFB2ANO	IO		LVD52A_7p	No		BP51	DQ90	DQ45	DQ22	DQ11
2A		33	VREFB2ANO	IO		LVD52A_8n	Yes		BL49	DQSn90	DQ45	DQSn22/CQn22	DQ11
2A		32	VREFB2ANO	IO		LVD52A_8p	Yes		BM49	DQSn90	DQ45	DQSn22/CQ22	DQ11
2A		31	VREFB2ANO	IO		LVD52A_9n	No		BM48	DQ90	DQ45	DQ22	DQ11
2A		30	VREFB2ANO	IO		LVD52A_9p	No		BN48	DQ90	DQ45	DQ22	DQ11
2A		29	VREFB2ANO	IO	PLL_2A_CLKOUT1n	LVD52A_10n	Yes		BJ45	DQSn91	DQSn45/CQn45	DQ22	DQ11
2A		28	VREFB2ANO	IO	PLL_2A_CLKOUT1p,PLL_2A_CLKOUT1,PLL_2A_FB1	LVD52A_10p	Yes		BH45	DQSn91	DQSn45/CQ45	DQ22	DQ11
2A		27	VREFB2ANO	IO		LVD52A_11n	No		BM45	DQ91	DQ45	DQ22	DQ11
2A		26	VREFB2ANO	IO	RZQ_2A	LVD52A_11p	No		BL45	DQ91	DQ45	DQ22	DQ11
2A		25	VREFB2ANO	IO	CLK_2A_1n	LVD52A_12n	Yes		BG45	DQ91	DQ45	DQ22	DQ11
2A		24	VREFB2ANO	IO	CLK_2A_1p	LVD52A_12p	Yes		BF45	DQ91	DQ45	DQ22	DQ11
2A		23	VREFB2ANO	IO	CLK_2A_0n	LVD52A_13n	No		BK43	DQ92	DQ46	DQ23	DQ11
2A		22	VREFB2ANO	IO	CLK_2A_0p	LVD52A_13p	No		BJ43	DQ92	DQ46	DQ23	DQ11
2A		21	VREFB2ANO	IO		LVD52A_14n	Yes		BP50	DQSn92	DQ46	DQ23	DQSn11/CQn11
2A		20	VREFB2ANO	IO		LVD52A_14p	Yes		BN50	DQSn92	DQ46	DQ23	DQSn11/CQ11
2A		19	VREFB2ANO	IO	PLL_2A_CLKOUT0n	LVD52A_15n	No		BG43	DQ92	DQ46	DQ23	DQ11
2A		18	VREFB2ANO	IO	PLL_2A_CLKOUT0p,PLL_2A_CLKOUT0,PLL_2A_FB0	LVD52A_15p	No		BH43	DQ92	DQ46	DQ23	DQ11
2A		17	VREFB2ANO	IO		LVD52A_16n	Yes		BN47	DQSn93	DQSn46/CQn46	DQ23	DQ11
2A		16	VREFB2ANO	IO		LVD52A_16p	Yes		BM47	DQSn93	DQSn46/CQ46	DQ23	DQ11
2A		15	VREFB2ANO	IO		LVD52A_17n	No		BF42	DQ93	DQ46	DQ23	DQ11
2A		14	VREFB2ANO	IO		LVD52A_17p	No		BF41	DQ93	DQ46	DQ23	DQ11
2A		13	VREFB2ANO	IO		LVD52A_18n	Yes		BP48	DQ93	DQ46	DQ23	DQ11
2A		12	VREFB2ANO	IO		LVD52A_18p	Yes		BP49	DQ93	DQ46	DQ23	DQ11
2A		11	VREFB2ANO	IO		LVD52A_19n	No		BN46	DQ94	DQ47	DQ23	DQ11
2A		10	VREFB2ANO	IO		LVD52A_19p	No		BP46	DQ94	DQ47	DQ23	DQ11
2A		9	VREFB2ANO	IO		LVD52A_20n	Yes		BE43	DQSn94	DQ47	DQSn23/CQn23	DQ11
2A		8	VREFB2ANO	IO		LVD52A_20p	Yes		BE42	DQSn94	DQ47	DQSn23/CQ23	DQ11
2A		7	VREFB2ANO	IO		LVD52A_21n	No		BL44	DQ94	DQ47	DQ23	DQ11
2A		6	VREFB2ANO	IO		LVD52A_21p	No		BM44	DQ94	DQ47	DQ23	DQ11
2A		5	VREFB2ANO	IO		LVD52A_22n	Yes		BF44	DQSn95	DQSn47/CQn47	DQ23	DQ11
2A		4	VREFB2ANO	IO		LVD52A_22p	Yes		BG44	DQSn95	DQSn47/CQ47	DQ23	DQ11

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2A	3	VREFB2AN0	IO			LVD52A_23n	No		BN45	DQ95	DQ47	DQ23	DQ11
2A	2	VREFB2AN0	IO			LVD52A_23p	No		BP45	DQ95	DQ47	DQ23	DQ11
2A	1	VREFB2AN0	IO			LVD52A_24n	Yes		BJ44	DQ95	DQ47	DQ23	DQ11
2A	0	VREFB2AN0	IO			LVD52A_24p	Yes		BK44	DQ95	DQ47	DQ23	DQ11
3L	47	VREFB3LNO	IO			LVD53L_1n	No		P26	DQ96	DQ48	DQ24	DQ12
3L	46	VREFB3LNO	IO			LVD53L_1p	No		N26	DQ96	DQ48	DQ24	DQ12
3L	45	VREFB3LNO	IO			LVD53L_2n	Yes		P28	DQSn96	DQ48	DQ24	DQ12
3L	44	VREFB3LNO	IO			LVD53L_2p	Yes		R28	DQSn96	DQ48	DQ24	DQ12
3L	43	VREFB3LNO	IO			LVD53L_3n	No		R26	DQ96	DQ48	DQ24	DQ12
3L	42	VREFB3LNO	IO			LVD53L_3p	No		R27	DQ96	DQ48	DQ24	DQ12
3L	41	VREFB3LNO	IO			LVD53L_4n	Yes		N27	DQSn97	DQSn48/CQn48	DQ24	DQ12
3L	40	VREFB3LNO	IO			LVD53L_4p	Yes		M27	DQSn97	DQSn48/CQn48	DQ24	DQ12
3L	39	VREFB3LNO	IO			LVD53L_5n	No		L27	DQ97	DQ48	DQ24	DQ12
3L	38	VREFB3LNO	IO			LVD53L_5p	No		L26	DQ97	DQ48	DQ24	DQ12
3L	37	VREFB3LNO	IO			LVD53L_6n	Yes		M28	DQ97	DQ48	DQ24	DQ12
3L	36	VREFB3LNO	IO			LVD53L_6p	Yes		N28	DQ97	DQ48	DQ24	DQ12
3L	35	VREFB3LNO	IO			LVD53L_7n	No		J26	DQ98	DQ49	DQ24	DQ12
3L	34	VREFB3LNO	IO			LVD53L_7p	No		K26	DQ98	DQ49	DQ24	DQ12
3L	33	VREFB3LNO	IO			LVD53L_8n	Yes		G27	DQSn98	DQ49	DQSn24/CQn24	DQ12
3L	32	VREFB3LNO	IO			LVD53L_8p	Yes		F26	DQSn98	DQ49	DQSn24/CQn24	DQ12
3L	31	VREFB3LNO	IO			LVD53L_9n	No		H26	DQ98	DQ49	DQ24	DQ12
3L	30	VREFB3LNO	IO			LVD53L_9p	No		H27	DQ98	DQ49	DQ24	DQ12
3L	29	VREFB3LNO	IO	PLL_3L_CLKOUT1n		LVD53L_10n	Yes		G28	DQSn99	DQSn49/CQn49	DQ24	DQ12
3L	28	VREFB3LNO	IO	PLL_3L_CLKOUT1p,PLL_3L_CLKOUT1,PLL_3L_FB1		LVD53L_10p	Yes		H28	DQSn99	DQSn49/CQn49	DQ24	DQ12
3L	27	VREFB3LNO	IO			LVD53L_11n	No		K27	DQ99	DQ49	DQ24	DQ12
3L	26	VREFB3LNO	IO	RZQ_3L		LVD53L_11p	No		K28	DQ99	DQ49	DQ24	DQ12
3L	25	VREFB3LNO	IO	CLK_3L_1n		LVD53L_12n	Yes		J28	DQ99	DQ49	DQ24	DQ12
3L	24	VREFB3LNO	IO	CLK_3L_1p		LVD53L_12p	Yes		J29	DQ99	DQ49	DQ24	DQ12
3L	23	VREFB3LNO	IO	CLK_3L_0n		LVD53L_13n	No		B23	DQ100	DQ50	DQ25	DQ12
3L	22	VREFB3LNO	IO	CLK_3L_0p		LVD53L_13p	No		C23	DQ100	DQ50	DQ25	DQ12
3L	21	VREFB3LNO	IO			LVD53L_14n	Yes		C26	DQSn100	DQ50	DQ25	DQSn12/CQn12
3L	20	VREFB3LNO	IO			LVD53L_14p	Yes		C25	DQSn100	DQ50	DQ25	DQSn12/CQn12
3L	19	VREFB3LNO	IO	PLL_3L_CLKOUT0n		LVD53L_15n	No		A24	DQ100	DQ50	DQ25	DQ12
3L	18	VREFB3LNO	IO	PLL_3L_CLKOUT0p,PLL_3L_CLKOUT0,PLL_3L_FB0		LVD53L_15p	No		B24	DQ100	DQ50	DQ25	DQ12
3L	17	VREFB3LNO	IO			LVD53L_16n	Yes		A25	DQSn101	DQSn50/CQn50	DQ25	DQ12
3L	16	VREFB3LNO	IO			LVD53L_16p	Yes		B25	DQSn101	DQSn50/CQn50	DQ25	DQ12
3L	15	VREFB3LNO	IO			LVD53L_17n	No		C27	DQ101	DQ50	DQ25	DQ12
3L	14	VREFB3LNO	IO			LVD53L_17p	No		B27	DQ101	DQ50	DQ25	DQ12
3L	13	VREFB3LNO	IO			LVD53L_18n	Yes		A27	DQ101	DQ50	DQ25	DQ12
3L	12	VREFB3LNO	IO			LVD53L_18p	Yes		A26	DQ101	DQ50	DQ25	DQ12
3L	11	VREFB3LNO	IO			LVD53L_19n	No		F27	DQ102	DQ51	DQ25	DQ12
3L	10	VREFB3LNO	IO			LVD53L_19p	No		E27	DQ102	DQ51	DQ25	DQ12
3L	9	VREFB3LNO	IO			LVD53L_20n	Yes		C28	DQSn102	DQ51	DQSn25/CQn25	DQ12
3L	8	VREFB3LNO	IO			LVD53L_20p	Yes		B28	DQSn102	DQ51	DQSn25/CQn25	DQ12
3L	7	VREFB3LNO	IO			LVD53L_21n	No		E26	DQ102	DQ51	DQ25	DQ12
3L	6	VREFB3LNO	IO			LVD53L_21p	No		D26	DQ102	DQ51	DQ25	DQ12
3L	5	VREFB3LNO	IO			LVD53L_22n	Yes		E28	DQSn103	DQSn51/CQn51	DQ25	DQ12
3L	4	VREFB3LNO	IO			LVD53L_22p	Yes		D28	DQSn103	DQSn51/CQn51	DQ25	DQ12
3L	3	VREFB3LNO	IO			LVD53L_23n	No		F29	DQ103	DQ51	DQ25	DQ12
3L	2	VREFB3LNO	IO			LVD53L_23p	No		G29	DQ103	DQ51	DQ25	DQ12
3L	1	VREFB3LNO	IO			LVD53L_24n	Yes		D29	DQ103	DQ51	DQ25	DQ12
3L	0	VREFB3LNO	IO			LVD53L_24p	Yes		E29	DQ103	DQ51	DQ25	DQ12
3K	47	VREFB3KNO	IO			LVD53K_1n	No		A22	DQ104	DQ52	DQ26	DQ13
3K	46	VREFB3KNO	IO			LVD53K_1p	No		A21	DQ104	DQ52	DQ26	DQ13
3K	45	VREFB3KNO	IO			LVD53K_2n	Yes		B18	DQSn104	DQ52	DQ26	DQ13
3K	44	VREFB3KNO	IO			LVD53K_2p	Yes		C18	DQSn104	DQ52	DQ26	DQ13
3K	43	VREFB3KNO	IO			LVD53K_3n	No		A20	DQ104	DQ52	DQ26	DQ13
3K	42	VREFB3KNO	IO			LVD53K_3p	No		B20	DQ104	DQ52	DQ26	DQ13
3K	41	VREFB3KNO	IO			LVD53K_4n	Yes		C20	DQSn105	DQSn52/CQn52	DQ26	DQ13
3K	40	VREFB3KNO	IO			LVD53K_4p	Yes		D20	DQSn105	DQSn52/CQn52	DQ26	DQ13
3K	39	VREFB3KNO	IO			LVD53K_5n	No		B19	DQ105	DQ52	DQ26	DQ13
3K	38	VREFB3KNO	IO			LVD53K_5p	No		A19	DQ105	DQ52	DQ26	DQ13
3K	37	VREFB3KNO	IO			LVD53K_6n	Yes		D19	DQ105	DQ52	DQ26	DQ13
3K	36	VREFB3KNO	IO			LVD53K_6p	Yes		D18	DQ105	DQ52	DQ26	DQ13
3K	35	VREFB3KNO	IO			LVD53K_7n	No		D25	DQ106	DQ53	DQ26	DQ13
3K	34	VREFB3KNO	IO			LVD53K_7p	No		E24	DQ106	DQ53	DQ26	DQ13
3K	33	VREFB3KNO	IO			LVD53K_8n	Yes		G25	DQSn106	DQ53	DQSn26/CQn26	DQ13
3K	32	VREFB3KNO	IO			LVD53K_8p	Yes		F25	DQSn106	DQ53	DQSn26/CQn26	DQ13
3K	31	VREFB3KNO	IO			LVD53K_9n	No		B22	DQ106	DQ53	DQ26	DQ13
3K	30	VREFB3KNO	IO			LVD53K_9p	No		C22	DQ106	DQ53	DQ26	DQ13
3K	29	VREFB3KNO	IO	PLL_3K_CLKOUT1n		LVD53K_10n	Yes		C21	DQSn107	DQSn53/CQn53	DQ26	DQ13
3K	28	VREFB3KNO	IO	PLL_3K_CLKOUT1p,PLL_3K_CLKOUT1,PLL_3K_FB1		LVD53K_10p	Yes		D21	DQSn107	DQSn53/CQn53	DQ26	DQ13
3K	27	VREFB3KNO	IO			LVD53K_11n	No		D24	DQ107	DQ53	DQ26	DQ13
3K	26	VREFB3KNO	IO	RZQ_3K		LVD53K_11p	No		D23	DQ107	DQ53	DQ26	DQ13
3K	25	VREFB3KNO	IO	CLK_3K_1n		LVD53K_12n	Yes		E23	DQ107	DQ53	DQ26	DQ13
3K	24	VREFB3KNO	IO	CLK_3K_1p		LVD53K_12p	Yes		E22	DQ107	DQ53	DQ26	DQ13
3K	23	VREFB3KNO	IO	CLK_3K_0n		LVD53K_13n	No		F24	DQ108	DQ54	DQ27	DQ13
3K	22	VREFB3KNO	IO	CLK_3K_0p		LVD53K_13p	No		G24	DQ108	DQ54	DQ27	DQ13
3K	21	VREFB3KNO	IO			LVD53K_14n	Yes		J25	DQSn108	DQ54	DQ27	DQSn13/CQn13

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3K	20	VREFB3KNO	IO			LVD53K_14p	Yes		H25	DQS108	DQ54	DQ27	DQS13/CQ13
3K	19	VREFB3KNO	IO	PLL_3K_CLKOUT0n		LVD53K_15n	No		J23	DQ108	DQ54	DQ27	DQ13
3K	18	VREFB3KNO	IO	PLL_3K_CLKOUT0p,PLL_3K_CLKOUT0,PLL_3K_FB0		LVD53K_15p	No		K23	DQ108	DQ54	DQ27	DQ13
3K	17	VREFB3KNO	IO			LVD53K_16n	Yes		K24	DQSn109	DQSn54/CQn54	DQ27	DQ13
3K	16	VREFB3KNO	IO			LVD53K_16p	Yes		J24	DQSn109	DQSn54/CQn54	DQ27	DQ13
3K	15	VREFB3KNO	IO			LVD53K_17n	No		G23	DQ109	DQ54	DQ27	DQ13
3K	14	VREFB3KNO	IO			LVD53K_17p	No		H23	DQ109	DQ54	DQ27	DQ13
3K	13	VREFB3KNO	IO			LVD53K_18n	Yes		M25	DQ109	DQ54	DQ27	DQ13
3K	12	VREFB3KNO	IO			LVD53K_18p	Yes		L25	DQ109	DQ54	DQ27	DQ13
3K	11	VREFB3KNO	IO			LVD53K_19n	No		L24	DQ110	DQ55	DQ27	DQ13
3K	10	VREFB3KNO	IO			LVD53K_19p	No		M24	DQ110	DQ55	DQ27	DQ13
3K	9	VREFB3KNO	IO			LVD53K_20n	Yes		P23	DQSn110	DQ55	DQSn27/CQn27	DQ13
3K	8	VREFB3KNO	IO			LVD53K_20p	Yes		R23	DQSn110	DQ55	DQSn27/CQn27	DQ13
3K	7	VREFB3KNO	IO			LVD53K_21n	No		N25	DQ110	DQ55	DQ27	DQ13
3K	6	VREFB3KNO	IO			LVD53K_21p	No		P25	DQ110	DQ55	DQ27	DQ13
3K	5	VREFB3KNO	IO			LVD53K_22n	Yes		P24	DQSn111	DQSn55/CQn55	DQ27	DQ13
3K	4	VREFB3KNO	IO			LVD53K_22p	Yes		R24	DQSn111	DQSn55/CQn55	DQ27	DQ13
3K	3	VREFB3KNO	IO			LVD53K_23n	No		M23	DQ111	DQ55	DQ27	DQ13
3K	2	VREFB3KNO	IO			LVD53K_23p	No		N23	DQ111	DQ55	DQ27	DQ13
3K	1	VREFB3KNO	IO			LVD53K_24n	Yes		T24	DQ111	DQ55	DQ27	DQ13
3K	0	VREFB3KNO	IO			LVD53K_24p	Yes		T25	DQ111	DQ55	DQ27	DQ13
3J	47	VREFB3JNO	IO			LVD53J_1n	No		J21	DQ112	DQ56	DQ28	DQ14
3J	46	VREFB3JNO	IO			LVD53J_1p	No		K21	DQ112	DQ56	DQ28	DQ14
3J	45	VREFB3JNO	IO			LVD53J_2n	Yes		R21	DQSn112	DQ56	DQ28	DQ14
3J	44	VREFB3JNO	IO			LVD53J_2p	Yes		R22	DQSn112	DQ56	DQ28	DQ14
3J	43	VREFB3JNO	IO			LVD53J_3n	No		N21	DQ112	DQ56	DQ28	DQ14
3J	42	VREFB3JNO	IO			LVD53J_3p	No		P21	DQ112	DQ56	DQ28	DQ14
3J	41	VREFB3JNO	IO			LVD53J_4n	Yes		N22	DQSn113	DQSn56/CQn56	DQ28	DQ14
3J	40	VREFB3JNO	IO			LVD53J_4p	Yes		M22	DQSn113	DQSn56/CQn56	DQ28	DQ14
3J	39	VREFB3JNO	IO			LVD53J_5n	No		H22	DQ113	DQ56	DQ28	DQ14
3J	38	VREFB3JNO	IO			LVD53J_5p	No		H21	DQ113	DQ56	DQ28	DQ14
3J	37	VREFB3JNO	IO			LVD53J_6n	Yes		K22	DQ113	DQ56	DQ28	DQ14
3J	36	VREFB3JNO	IO			LVD53J_6p	Yes		L22	DQ113	DQ56	DQ28	DQ14
3J	35	VREFB3JNO	IO			LVD53J_7n	No		H20	DQ114	DQ57	DQ28	DQ14
3J	34	VREFB3JNO	IO			LVD53J_7p	No		G19	DQ114	DQ57	DQ28	DQ14
3J	33	VREFB3JNO	IO			LVD53J_8n	Yes		G22	DQSn114	DQ57	DQSn28/CQn28	DQ14
3J	32	VREFB3JNO	IO			LVD53J_8p	Yes		F22	DQSn114	DQ57	DQSn28/CQn28	DQ14
3J	31	VREFB3JNO	IO			LVD53J_9n	No		F19	DQ114	DQ57	DQ28	DQ14
3J	30	VREFB3JNO	IO			LVD53J_9p	No		E19	DQ114	DQ57	DQ28	DQ14
3J	29	VREFB3JNO	IO	PLL_3J_CLKOUT1n		LVD53J_10n	Yes		F20	DQSn115	DQSn57/CQn57	DQ28	DQ14
3J	28	VREFB3JNO	IO	PLL_3J_CLKOUT1p,PLL_3J_CLKOUT1,PLL_3J_FB1		LVD53J_10p	Yes		G20	DQSn115	DQSn57/CQn57	DQ28	DQ14
3J	27	VREFB3JNO	IO			LVD53J_11n	No		G18	DQ115	DQ57	DQ28	DQ14
3J	26	VREFB3JNO	IO	RZQ_3J		LVD53J_11p	No		H18	DQ115	DQ57	DQ28	DQ14
3J	25	VREFB3JNO	IO	CLK_3J_1n		LVD53J_12n	Yes		F21	DQ115	DQ57	DQ28	DQ14
3J	24	VREFB3JNO	IO	CLK_3J_1p		LVD53J_12p	Yes		E21	DQ115	DQ57	DQ28	DQ14
3J	23	VREFB3JNO	IO	CLK_3J_0n		LVD53J_13n	No		A15	DQ116	DQ58	DQ29	DQ14
3J	22	VREFB3JNO	IO	CLK_3J_0p		LVD53J_13p	No		B15	DQ116	DQ58	DQ29	DQ14
3J	21	VREFB3JNO	IO			LVD53J_14n	Yes		C17	DQSn116	DQ58	DQ29	DQSn14/CQn14
3J	20	VREFB3JNO	IO			LVD53J_14p	Yes		B17	DQSn116	DQ58	DQ29	DQSn14/CQn14
3J	19	VREFB3JNO	IO	PLL_3J_CLKOUT0n		LVD53J_15n	No		A14	DQ116	DQ58	DQ29	DQ14
3J	18	VREFB3JNO	IO	PLL_3J_CLKOUT0p,PLL_3J_CLKOUT0,PLL_3J_FB0		LVD53J_15p	No		B14	DQ116	DQ58	DQ29	DQ14
3J	17	VREFB3JNO	IO			LVD53J_16n	Yes		D16	DQSn117	DQSn58/CQn58	DQ29	DQ14
3J	16	VREFB3JNO	IO			LVD53J_16p	Yes		C16	DQSn117	DQSn58/CQn58	DQ29	DQ14
3J	15	VREFB3JNO	IO			LVD53J_17n	No		C15	DQ117	DQ58	DQ29	DQ14
3J	14	VREFB3JNO	IO			LVD53J_17p	No		D15	DQ117	DQ58	DQ29	DQ14
3J	13	VREFB3JNO	IO			LVD53J_18n	Yes		A16	DQ117	DQ58	DQ29	DQ14
3J	12	VREFB3JNO	IO			LVD53J_18p	Yes		A17	DQ117	DQ58	DQ29	DQ14
3J	11	VREFB3JNO	IO			LVD53J_19n	No		D14	DQ118	DQ59	DQ29	DQ14
3J	10	VREFB3JNO	IO			LVD53J_19p	No		E14	DQ118	DQ59	DQ29	DQ14
3J	9	VREFB3JNO	IO			LVD53J_20n	Yes		G17	DQSn118	DQ59	DQSn29/CQn29	DQ14
3J	8	VREFB3JNO	IO			LVD53J_20p	Yes		F17	DQSn118	DQ59	DQSn29/CQn29	DQ14
3J	7	VREFB3JNO	IO			LVD53J_21n	No		F15	DQ118	DQ59	DQ29	DQ14
3J	6	VREFB3JNO	IO			LVD53J_21p	No		G15	DQ118	DQ59	DQ29	DQ14
3J	5	VREFB3JNO	IO			LVD53J_22n	Yes		E16	DQSn119	DQSn59/CQn59	DQ29	DQ14
3J	4	VREFB3JNO	IO			LVD53J_22p	Yes		F16	DQSn119	DQSn59/CQn59	DQ29	DQ14
3J	3	VREFB3JNO	IO			LVD53J_23n	No		F14	DQ119	DQ59	DQ29	DQ14
3J	2	VREFB3JNO	IO			LVD53J_23p	No		G14	DQ119	DQ59	DQ29	DQ14
3J	1	VREFB3JNO	IO			LVD53J_24n	Yes		E17	DQ119	DQ59	DQ29	DQ14
3J	0	VREFB3JNO	IO			LVD53J_24p	Yes		E18	DQ119	DQ59	DQ29	DQ14
3I	47	VREFB3INO	IO			LVD53I_1n	No		J20	DQ120	DQ60	DQ30	DQ15
3I	46	VREFB3INO	IO			LVD53I_1p	No		J19	DQ120	DQ60	DQ30	DQ15
3I	45	VREFB3INO	IO			LVD53I_2n	Yes		K19	DQSn120	DQ60	DQ30	DQ15
3I	44	VREFB3INO	IO			LVD53I_2p	Yes		K18	DQSn120	DQ60	DQ30	DQ15
3I	43	VREFB3INO	IO			LVD53I_3n	No		H17	DQ120	DQ60	DQ30	DQ15
3I	42	VREFB3INO	IO			LVD53I_3p	No		J18	DQ120	DQ60	DQ30	DQ15
3I	41	VREFB3INO	IO			LVD53I_4n	Yes		J16	DQSn121	DQSn60/CQn60	DQ30	DQ15
3I	40	VREFB3INO	IO			LVD53I_4p	Yes		H16	DQSn121	DQSn60/CQn60	DQ30	DQ15
3I	39	VREFB3INO	IO			LVD53I_5n	No		J15	DQ121	DQ60	DQ30	DQ15
3I	38	VREFB3INO	IO			LVD53I_5p	No		H15	DQ121	DQ60	DQ30	DQ15

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3I		37	VREFB3I0	IO		LVD53I_6n	Yes		K16	DQ121	DQ60	DQ30	DQ15
3I		36	VREFB3I0	IO		LVD53I_6p	Yes		K17	DQ121	DQ60	DQ30	DQ15
3I		35	VREFB3I0	IO		LVD53I_7n	No		K14	DQ122	DQ61	DQ30	DQ15
3I		34	VREFB3I0	IO		LVD53I_7p	No		J14	DQ122	DQ61	DQ30	DQ15
3I		33	VREFB3I0	IO		LVD53I_8n	Yes		K11	DQSn122	DQ61	DQSn30/CQn30	DQ15
3I		32	VREFB3I0	IO		LVD53I_8p	Yes		K12	DQSn122	DQ61	DQSn30/CQ30	DQ15
3I		31	VREFB3I0	IO		LVD53I_9n	No		G13	DQ122	DQ61	DQ30	DQ15
3I		30	VREFB3I0	IO		LVD53I_9p	No		H13	DQ122	DQ61	DQ30	DQ15
3I		29	VREFB3I0	IO	PLL_3I_CLKOUT1n	LVD53I_10n	Yes		J13	DQSn123	DQSn61/CQn61	DQ30	DQ15
3I		28	VREFB3I0	IO	PLL_3I_CLKOUT1p,PLL_3I_CLKOUT1,PLL_3I_FB1	LVD53I_10p	Yes		K13	DQSn123	DQSn61/CQ61	DQ30	DQ15
3I		27	VREFB3I0	IO		LVD53I_11n	No		H11	DQ123	DQ61	DQ30	DQ15
3I		26	VREFB3I0	IO	RZQ_3I	LVD53I_11p	No		H12	DQ123	DQ61	DQ30	DQ15
3I		25	VREFB3I0	IO	CLK_3I_1n	LVD53I_12n	Yes		J10	DQ123	DQ61	DQ30	DQ15
3I		24	VREFB3I0	IO	CLK_3I_1p	LVD53I_12p	Yes		J11	DQ123	DQ61	DQ30	DQ15
3I		23	VREFB3I0	IO	CLK_3I_0n	LVD53I_13n	No		E13	DQ124	DQ62	DQ31	DQ15
3I		22	VREFB3I0	IO	CLK_3I_0p	LVD53I_13p	No		D13	DQ124	DQ62	DQ31	DQ15
3I		21	VREFB3I0	IO		LVD53I_14n	Yes		E11	DQSn124	DQ62	DQ31	DQSn15/CQn15
3I		20	VREFB3I0	IO		LVD53I_14p	Yes		E12	DQSn124	DQ62	DQ31	DQSn15/CQ15
3I		19	VREFB3I0	IO	PLL_3I_CLKOUT0n	LVD53I_15n	No		C11	DQ124	DQ62	DQ31	DQ15
3I		18	VREFB3I0	IO	PLL_3I_CLKOUT0p,PLL_3I_CLKOUT0,PLL_3I_FB0	LVD53I_15p	No		D11	DQ124	DQ62	DQ31	DQ15
3I		17	VREFB3I0	IO		LVD53I_16n	Yes		G12	DQSn125	DQSn62/CQn62	DQ31	DQ15
3I		16	VREFB3I0	IO		LVD53I_16p	Yes		F12	DQSn125	DQSn62/CQ62	DQ31	DQ15
3I		15	VREFB3I0	IO		LVD53I_17n	No		F10	DQ125	DQ62	DQ31	DQ15
3I		14	VREFB3I0	IO		LVD53I_17p	No		F11	DQ125	DQ62	DQ31	DQ15
3I		13	VREFB3I0	IO		LVD53I_18n	Yes		H10	DQ125	DQ62	DQ31	DQ15
3I		12	VREFB3I0	IO		LVD53I_18p	Yes		G10	DQ125	DQ62	DQ31	DQ15
3I		11	VREFB3I0	IO		LVD53I_19n	No		C13	DQ126	DQ63	DQ31	DQ15
3I		10	VREFB3I0	IO		LVD53I_19p	No		B13	DQ126	DQ63	DQ31	DQ15
3I		9	VREFB3I0	IO		LVD53I_20n	Yes		A10	DQSn126	DQ63	DQSn31/CQn31	DQ15
3I		8	VREFB3I0	IO		LVD53I_20p	Yes		B10	DQSn126	DQ63	DQSn31/CQ31	DQ15
3I		7	VREFB3I0	IO		LVD53I_21n	No		C12	DQ126	DQ63	DQ31	DQ15
3I		6	VREFB3I0	IO		LVD53I_21p	No		B12	DQ126	DQ63	DQ31	DQ15
3I		5	VREFB3I0	IO		LVD53I_22n	Yes		C10	DQSn127	DQSn63/CQn63	DQ31	DQ15
3I		4	VREFB3I0	IO		LVD53I_22p	Yes		D10	DQSn127	DQSn63/CQ63	DQ31	DQ15
3I		3	VREFB3I0	IO		LVD53I_23n	No		A12	DQ127	DQ63	DQ31	DQ15
3I		2	VREFB3I0	IO		LVD53I_23p	No		A11	DQ127	DQ63	DQ31	DQ15
3I		1	VREFB3I0	IO		LVD53I_24n	Yes		A9	DQ127	DQ63	DQ31	DQ15
3I		0	VREFB3I0	IO		LVD53I_24p	Yes		A8	DQ127	DQ63	DQ31	DQ15
3H		47	VREFB3H0	IO		LVD53H_1n	No		G30	DQ128	DQ64	DQ32	DQ16
3H		46	VREFB3H0	IO		LVD53H_1p	No		H30	DQ128	DQ64	DQ32	DQ16
3H		45	VREFB3H0	IO		LVD53H_2n	Yes		K29	DQSn128	DQ64	DQ32	DQ16
3H		44	VREFB3H0	IO		LVD53H_2p	Yes		J30	DQSn128	DQ64	DQ32	DQ16
3H		43	VREFB3H0	IO		LVD53H_3n	No		P30	DQ128	DQ64	DQ32	DQ16
3H		42	VREFB3H0	IO		LVD53H_3p	No		N30	DQ128	DQ64	DQ32	DQ16
3H		41	VREFB3H0	IO		LVD53H_4n	Yes		L30	DQSn129	DQSn64/CQn64	DQ32	DQ16
3H		40	VREFB3H0	IO		LVD53H_4p	Yes		M30	DQSn129	DQSn64/CQ64	DQ32	DQ16
3H		39	VREFB3H0	IO		LVD53H_5n	No		M29	DQ129	DQ64	DQ32	DQ16
3H		38	VREFB3H0	IO		LVD53H_5p	No		L29	DQ129	DQ64	DQ32	DQ16
3H		37	VREFB3H0	IO		LVD53H_6n	Yes		J31	DQ129	DQ64	DQ32	DQ16
3H		36	VREFB3H0	IO		LVD53H_6p	Yes		H31	DQ129	DQ64	DQ32	DQ16
3H		35	VREFB3H0	IO		LVD53H_7n	No		D30	DQ130	DQ65	DQ32	DQ16
3H		34	VREFB3H0	IO		LVD53H_7p	No		C31	DQ130	DQ65	DQ32	DQ16
3H		33	VREFB3H0	IO		LVD53H_8n	Yes		B29	DQSn130	DQ65	DQSn32/CQn32	DQ16
3H		32	VREFB3H0	IO		LVD53H_8p	Yes		A29	DQSn130	DQ65	DQSn32/CQ32	DQ16
3H		31	VREFB3H0	IO		LVD53H_9n	No		F30	DQ130	DQ65	DQ32	DQ16
3H		30	VREFB3H0	IO		LVD53H_9p	No		F31	DQ130	DQ65	DQ32	DQ16
3H		29	VREFB3H0	IO	PLL_3H_CLKOUT1n	LVD53H_10n	Yes		C30	DQSn131	DQSn65/CQn65	DQ32	DQ16
3H		28	VREFB3H0	IO	PLL_3H_CLKOUT1p,PLL_3H_CLKOUT1,PLL_3H_FB1	LVD53H_10p	Yes		B30	DQSn131	DQSn65/CQ65	DQ32	DQ16
3H		27	VREFB3H0	IO		LVD53H_11n	No		D31	DQ131	DQ65	DQ32	DQ16
3H		26	VREFB3H0	IO	RZQ_3H	LVD53H_11p	No		E31	DQ131	DQ65	DQ32	DQ16
3H		25	VREFB3H0	IO	CLK_3H_1n	LVD53H_12n	Yes		A30	DQ131	DQ65	DQ32	DQ16
3H		24	VREFB3H0	IO	CLK_3H_1p	LVD53H_12p	Yes		A31	DQ131	DQ65	DQ32	DQ16
3D		23	VREFB3D0	IO	CLK_3D_0n	LVD53D_13n	No		BD13	DQ164	DQ82	DQ41	DQ20
3D		22	VREFB3D0	IO	CLK_3D_0p	LVD53D_13p	No		BE13	DQ164	DQ82	DQ41	DQ20
3D		21	VREFB3D0	IO		LVD53D_14n	Yes		BG10	DQSn164	DQ82	DQ41	DQSn20/CQn20
3D		20	VREFB3D0	IO		LVD53D_14p	Yes		BF10	DQSn164	DQ82	DQ41	DQSn20/CQ20
3D		19	VREFB3D0	IO	PLL_3D_CLKOUT0n	LVD53D_15n	No		BD14	DQ164	DQ82	DQ41	DQ20
3D		18	VREFB3D0	IO	PLL_3D_CLKOUT0p,PLL_3D_CLKOUT0,PLL_3D_FB0	LVD53D_15p	No		BE14	DQ164	DQ82	DQ41	DQ20
3D		17	VREFB3D0	IO		LVD53D_16n	Yes		BE12	DQSn165	DQSn82/CQn82	DQ41	DQ20
3D		16	VREFB3D0	IO		LVD53D_16p	Yes		BF12	DQSn165	DQSn82/CQ82	DQ41	DQ20
3D		15	VREFB3D0	IO		LVD53D_17n	No		BG12	DQ165	DQ82	DQ41	DQ20
3D		14	VREFB3D0	IO		LVD53D_17p	No		BG13	DQ165	DQ82	DQ41	DQ20
3D		13	VREFB3D0	IO		LVD53D_18n	Yes		BF11	DQ165	DQ82	DQ41	DQ20
3D		12	VREFB3D0	IO		LVD53D_18p	Yes		BE11	DQ165	DQ82	DQ41	DQ20
3D		11	VREFB3D0	IO		LVD53D_19n	No		BL10	DQ166	DQ83	DQ41	DQ20
3D		10	VREFB3D0	IO		LVD53D_19p	No		BM10	DQ166	DQ83	DQ41	DQ20
3D		9	VREFB3D0	IO		LVD53D_20n	Yes		BH10	DQSn166	DQ83	DQSn41/CQn41	DQ20
3D		8	VREFB3D0	IO		LVD53D_20p	Yes		BJ10	DQSn166	DQ83	DQSn41/CQ41	DQ20
3D		7	VREFB3D0	IO		LVD53D_21n	No		BN10	DQ166	DQ83	DQ41	DQ20

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3D		6	VREFB3D0N	IO		LVD53D_21p	No		BP10	DQ166	DQ83	DQ41	DQ20
3D		5	VREFB3D0N	IO		LVD53D_22n	Yes		BH11	DQSn167	DQSn83/CQn83	DQ41	DQ20
3D		4	VREFB3D0N	IO		LVD53D_22p	Yes		BJ11	DQSn167	DQSn83/CQn83	DQ41	DQ20
3D		3	VREFB3D0N	IO		LVD53D_23n	No		BN11	DQ167	DQ83	DQ41	DQ20
3D		2	VREFB3D0N	IO		LVD53D_23p	No		BP11	DQ167	DQ83	DQ41	DQ20
3D		1	VREFB3D0N	IO		LVD53D_24n	Yes		BK11	DQ167	DQ83	DQ41	DQ20
3D		0	VREFB3D0N	IO		LVD53D_24p	Yes		BL11	DQ167	DQ83	DQ41	DQ20
3C		47	VREFB3C0N	IO		LVD53C_1n	No		BD18	DQ168	DQ84	DQ42	DQ21
3C		46	VREFB3C0N	IO		LVD53C_1p	No		BE17	DQ168	DQ84	DQ42	DQ21
3C		45	VREFB3C0N	IO		LVD53C_2n	Yes		BC18	DQSn168	DQ84	DQ42	DQ21
3C		44	VREFB3C0N	IO		LVD53C_2p	Yes		BC17	DQSn168	DQ84	DQ42	DQ21
3C		43	VREFB3C0N	IO		LVD53C_3n	No		BF15	DQ168	DQ84	DQ42	DQ21
3C		42	VREFB3C0N	IO		LVD53C_3p	No		BF16	DQ168	DQ84	DQ42	DQ21
3C		41	VREFB3C0N	IO		LVD53C_4n	Yes		BD16	DQSn169	DQSn84/CQn84	DQ42	DQ21
3C		40	VREFB3C0N	IO		LVD53C_4p	Yes		BE16	DQSn169	DQSn84/CQn84	DQ42	DQ21
3C		39	VREFB3C0N	IO		LVD53C_5n	No		BG17	DQ169	DQ84	DQ42	DQ21
3C		38	VREFB3C0N	IO		LVD53C_5p	No		BF17	DQ169	DQ84	DQ42	DQ21
3C		37	VREFB3C0N	IO		LVD53C_6n	Yes		BC16	DQ169	DQ84	DQ42	DQ21
3C		36	VREFB3C0N	IO		LVD53C_6p	Yes		BD15	DQ169	DQ84	DQ42	DQ21
3C		35	VREFB3C0N	IO		LVD53C_7n	No		BF14	DQ170	DQ85	DQ42	DQ21
3C		34	VREFB3C0N	IO		LVD53C_7p	No		BG14	DQ170	DQ85	DQ42	DQ21
3C		33	VREFB3C0N	IO		LVD53C_8n	Yes		BH12	DQSn170	DQ85	DQSn42/CQn42	DQ21
3C		32	VREFB3C0N	IO		LVD53C_8p	Yes		BH13	DQSn170	DQ85	DQSn42/CQn42	DQ21
3C		31	VREFB3C0N	IO		LVD53C_9n	No		BH16	DQ170	DQ85	DQ42	DQ21
3C		30	VREFB3C0N	IO		LVD53C_9p	No		BH17	DQ170	DQ85	DQ42	DQ21
3C		29	VREFB3C0N	IO	PLL_3C_CLKOUT1n	LVD53C_10n	Yes		BG15	DQSn171	DQSn85/CQn85	DQ42	DQ21
3C		28	VREFB3C0N	IO	PLL_3C_CLKOUT1p,PLL_3C_CLKOUT1,PLL_3C_FB1	LVD53C_10p	Yes		BH15	DQSn171	DQSn85/CQn85	DQ42	DQ21
3C		27	VREFB3C0N	IO		LVD53C_11n	No		BJ15	DQ171	DQ85	DQ42	DQ21
3C		26	VREFB3C0N	IO	RZQ_3C	LVD53C_11p	No		BJ16	DQ171	DQ85	DQ42	DQ21
3C		25	VREFB3C0N	IO	CLK_3C_1n	LVD53C_12n	Yes		BJ13	DQ171	DQ85	DQ42	DQ21
3C		24	VREFB3C0N	IO	CLK_3C_1p	LVD53C_12p	Yes		BJ14	DQ171	DQ85	DQ42	DQ21
3C		23	VREFB3C0N	IO	CLK_3C_0n	LVD53C_13n	No		BL15	DQ172	DQ86	DQ43	DQ21
3C		22	VREFB3C0N	IO	CLK_3C_0p	LVD53C_13p	No		BL16	DQ172	DQ86	DQ43	DQ21
3C		21	VREFB3C0N	IO		LVD53C_14n	Yes		BK13	DQSn172	DQ86	DQ43	DQSn21/CQn21
3C		20	VREFB3C0N	IO		LVD53C_14p	Yes		BK12	DQSn172	DQ86	DQ43	DQSn21/CQn21
3C		19	VREFB3C0N	IO	PLL_3C_CLKOUT0n	LVD53C_15n	No		BK16	DQ172	DQ86	DQ43	DQ21
3C		18	VREFB3C0N	IO	PLL_3C_CLKOUT0p,PLL_3C_CLKOUT0,PLL_3C_FB0	LVD53C_15p	No		BK17	DQ172	DQ86	DQ43	DQ21
3C		17	VREFB3C0N	IO		LVD53C_16n	Yes		BL14	DQSn173	DQSn86/CQn86	DQ43	DQ21
3C		16	VREFB3C0N	IO		LVD53C_16p	Yes		BK14	DQSn173	DQSn86/CQn86	DQ43	DQ21
3C		15	VREFB3C0N	IO		LVD53C_17n	No		BL17	DQ173	DQ86	DQ43	DQ21
3C		14	VREFB3C0N	IO		LVD53C_17p	No		BM17	DQ173	DQ86	DQ43	DQ21
3C		13	VREFB3C0N	IO		LVD53C_18n	Yes		BM12	DQ173	DQ86	DQ43	DQ21
3C		12	VREFB3C0N	IO		LVD53C_18p	Yes		BL12	DQ173	DQ86	DQ43	DQ21
3C		11	VREFB3C0N	IO		LVD53C_19n	No		BN13	DQ174	DQ87	DQ43	DQ21
3C		10	VREFB3C0N	IO		LVD53C_19p	No		BN12	DQ174	DQ87	DQ43	DQ21
3C		9	VREFB3C0N	IO		LVD53C_20n	Yes		BM13	DQSn174	DQ87	DQSn43/CQn43	DQ21
3C		8	VREFB3C0N	IO		LVD53C_20p	Yes		BM14	DQSn174	DQ87	DQSn43/CQn43	DQ21
3C		7	VREFB3C0N	IO		LVD53C_21n	No		BN16	DQ174	DQ87	DQ43	DQ21
3C		6	VREFB3C0N	IO		LVD53C_21p	No		BN17	DQ174	DQ87	DQ43	DQ21
3C		5	VREFB3C0N	IO		LVD53C_22n	Yes		BN15	DQSn175	DQSn87/CQn87	DQ43	DQ21
3C		4	VREFB3C0N	IO		LVD53C_22p	Yes		BM15	DQSn175	DQSn87/CQn87	DQ43	DQ21
3C		3	VREFB3C0N	IO		LVD53C_23n	No		BP15	DQ175	DQ87	DQ43	DQ21
3C		2	VREFB3C0N	IO		LVD53C_23p	No		BP16	DQ175	DQ87	DQ43	DQ21
3C		1	VREFB3C0N	IO		LVD53C_24n	Yes		BP13	DQ175	DQ87	DQ43	DQ21
3C		0	VREFB3C0N	IO		LVD53C_24p	Yes		BP14	DQ175	DQ87	DQ43	DQ21
3B		47	VREFB3B0N	IO		LVD53B_1n	No		BA22	DQ176	DQ88	DQ44	DQ22
3B		46	VREFB3B0N	IO		LVD53B_1p	No		BB22	DQ176	DQ88	DQ44	DQ22
3B		45	VREFB3B0N	IO		LVD53B_2n	Yes		BE18	DQSn176	DQ88	DQ44	DQ22
3B		44	VREFB3B0N	IO		LVD53B_2p	Yes		BE19	DQSn176	DQ88	DQ44	DQ22
3B		43	VREFB3B0N	IO		LVD53B_3n	No		BC20	DQ176	DQ88	DQ44	DQ22
3B		42	VREFB3B0N	IO		LVD53B_3p	No		BC21	DQ176	DQ88	DQ44	DQ22
3B		41	VREFB3B0N	IO		LVD53B_4n	Yes		BA20	DQSn177	DQSn88/CQn88	DQ44	DQ22
3B		40	VREFB3B0N	IO		LVD53B_4p	Yes		BB20	DQSn177	DQSn88/CQn88	DQ44	DQ22
3B		39	VREFB3B0N	IO		LVD53B_5n	No		BC22	DQ177	DQ88	DQ44	DQ22
3B		38	VREFB3B0N	IO		LVD53B_5p	No		BD21	DQ177	DQ88	DQ44	DQ22
3B		37	VREFB3B0N	IO		LVD53B_6n	Yes		BD20	DQ177	DQ88	DQ44	DQ22
3B		36	VREFB3B0N	IO		LVD53B_6p	Yes		BD19	DQ177	DQ88	DQ44	DQ22
3B		35	VREFB3B0N	IO		LVD53B_7n	No		BE21	DQ178	DQ89	DQ44	DQ22
3B		34	VREFB3B0N	IO		LVD53B_7p	No		BF21	DQ178	DQ89	DQ44	DQ22
3B		33	VREFB3B0N	IO		LVD53B_8n	Yes		BG18	DQSn178	DQ89	DQSn44/CQn44	DQ22
3B		32	VREFB3B0N	IO		LVD53B_8p	Yes		BH18	DQSn178	DQ89	DQSn44/CQn44	DQ22
3B		31	VREFB3B0N	IO		LVD53B_9n	No		BF22	DQ178	DQ89	DQ44	DQ22
3B		30	VREFB3B0N	IO		LVD53B_9p	No		BG22	DQ178	DQ89	DQ44	DQ22
3B		29	VREFB3B0N	IO	PLL_3B_CLKOUT1n	LVD53B_10n	Yes		BF20	DQSn179	DQSn89/CQn89	DQ44	DQ22
3B		28	VREFB3B0N	IO	PLL_3B_CLKOUT1p,PLL_3B_CLKOUT1,PLL_3B_FB1	LVD53B_10p	Yes		BG20	DQSn179	DQSn89/CQn89	DQ44	DQ22
3B		27	VREFB3B0N	IO		LVD53B_11n	No		BH22	DQ179	DQ89	DQ44	DQ22
3B		26	VREFB3B0N	IO	RZQ_3B	LVD53B_11p	No		BH21	DQ179	DQ89	DQ44	DQ22
3B		25	VREFB3B0N	IO	CLK_3B_1n	LVD53B_12n	Yes		BG19	DQ179	DQ89	DQ44	DQ22
3B		24	VREFB3B0N	IO	CLK_3B_1p	LVD53B_12p	Yes		BF19	DQ179	DQ89	DQ44	DQ22

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3B	23	VREFB3BNO	IO	CLK_3B_0n		LVD53B_13n	No		BJ21	DQ180	DQ90	DQ45	DQ22
3B	22	VREFB3BNO	IO	CLK_3B_0p		LVD53B_13p	No		BK21	DQ180	DQ90	DQ45	DQ22
3B	21	VREFB3BNO	IO			LVD53B_14n	Yes		BK18	DQSn180	DQ90	DQ45	DQSn22/CQn22
3B	20	VREFB3BNO	IO			LVD53B_14p	Yes		BJ18	DQSn180	DQ90	DQ45	DQSn22/CQ22
3B	19	VREFB3BNO	IO	PLL_3B_CLKOUT0n		LVD53B_15n	No		BL19	DQ180	DQ90	DQ45	DQ22
3B	18	VREFB3BNO	IO	PLL_3B_CLKOUT0p,PLL_3B_CLKOUT0,PLL_3B_FB0		LVD53B_15p	No		BL20	DQ180	DQ90	DQ45	DQ22
3B	17	VREFB3BNO	IO			LVD53B_16n	Yes		BJ20	DQSn181	DQSn90/CQn90	DQ45	DQ22
3B	16	VREFB3BNO	IO			LVD53B_16p	Yes		BH20	DQSn181	DQSn90/CQ90	DQ45	DQ22
3B	15	VREFB3BNO	IO			LVD53B_17n	No		BK22	DQ181	DQ90	DQ45	DQ22
3B	14	VREFB3BNO	IO			LVD53B_17p	No		BL22	DQ181	DQ90	DQ45	DQ22
3B	13	VREFB3BNO	IO			LVD53B_18n	Yes		BK19	DQ181	DQ90	DQ45	DQ22
3B	12	VREFB3BNO	IO			LVD53B_18p	Yes		BJ19	DQ181	DQ90	DQ45	DQ22
3B	11	VREFB3BNO	IO			LVD53B_19n	No		BL21	DQ182	DQ91	DQ45	DQ22
3B	10	VREFB3BNO	IO			LVD53B_19p	No		BM22	DQ182	DQ91	DQ45	DQ22
3B	9	VREFB3BNO	IO			LVD53B_20n	Yes		BM19	DQSn182	DQ91	DQSn45/CQn45	DQ22
3B	8	VREFB3BNO	IO			LVD53B_20p	Yes		BM18	DQSn182	DQ91	DQSn45/CQ45	DQ22
3B	7	VREFB3BNO	IO			LVD53B_21n	No		BN18	DQ182	DQ91	DQ45	DQ22
3B	6	VREFB3BNO	IO			LVD53B_21p	No		BP18	DQ182	DQ91	DQ45	DQ22
3B	5	VREFB3BNO	IO			LVD53B_22n	Yes		BM20	DQSn183	DQSn91/CQn91	DQ45	DQ22
3B	4	VREFB3BNO	IO			LVD53B_22p	Yes		BN20	DQSn183	DQSn91/CQ91	DQ45	DQ22
3B	3	VREFB3BNO	IO			LVD53B_23n	No		BN21	DQ183	DQ91	DQ45	DQ22
3B	2	VREFB3BNO	IO			LVD53B_23p	No		BP21	DQ183	DQ91	DQ45	DQ22
3B	1	VREFB3BNO	IO			LVD53B_24n	Yes		BP19	DQ183	DQ91	DQ45	DQ22
3B	0	VREFB3BNO	IO			LVD53B_24p	Yes		BP20	DQ183	DQ91	DQ45	DQ22
3A	47	VREFB3ANO	IO		AVST_DATA0	LVD53A_1n	No		BP24	DQ184	DQ92	DQ46	DQ23
3A	46	VREFB3ANO	IO		AVST_DATA1	LVD53A_1p	No		BP23	DQ184	DQ92	DQ46	DQ23
3A	45	VREFB3ANO	IO		AVST_DATA2	LVD53A_2n	Yes		BP26	DQSn184	DQ92	DQ46	DQ23
3A	44	VREFB3ANO	IO		AVST_DATA3	LVD53A_2p	Yes		BN26	DQSn184	DQ92	DQ46	DQ23
3A	43	VREFB3ANO	IO		AVST_DATA4	LVD53A_3n	No		BN22	DQ184	DQ92	DQ46	DQ23
3A	42	VREFB3ANO	IO		AVST_DATA5	LVD53A_3p	No		BN23	DQ184	DQ92	DQ46	DQ23
3A	41	VREFB3ANO	IO		AVST_DATA6	LVD53A_4n	Yes		BP25	DQSn185	DQSn92/CQn92	DQ46	DQ23
3A	40	VREFB3ANO	IO		AVST_DATA7	LVD53A_4p	Yes		BN25	DQSn185	DQSn92/CQ92	DQ46	DQ23
3A	39	VREFB3ANO	IO		AVST_DATA8	LVD53A_5n	No		BM24	DQ185	DQ92	DQ46	DQ23
3A	38	VREFB3ANO	IO		AVST_DATA9	LVD53A_5p	No		BM23	DQ185	DQ92	DQ46	DQ23
3A	37	VREFB3ANO	IO		AVST_DATA10	LVD53A_6n	Yes		BL25	DQ185	DQ92	DQ46	DQ23
3A	36	VREFB3ANO	IO		AVST_DATA11	LVD53A_6p	Yes		BM25	DQ185	DQ92	DQ46	DQ23
3A	35	VREFB3ANO	IO		AVST_DATA12	LVD53A_7n	No		BK26	DQ186	DQ93	DQ46	DQ23
3A	34	VREFB3ANO	IO		AVST_DATA13	LVD53A_7p	No		BL26	DQ186	DQ93	DQ46	DQ23
3A	33	VREFB3ANO	IO		AVST_DATA14	LVD53A_8n	Yes		BH26	DQSn186	DQ93	DQSn46/CQn46	DQ23
3A	32	VREFB3ANO	IO		AVST_DATA15	LVD53A_8p	Yes		BJ26	DQSn186	DQ93	DQSn46/CQ46	DQ23
3A	31	VREFB3ANO	IO		AVST_DATA16	LVD53A_9n	No		BK23	DQ186	DQ93	DQ46	DQ23
3A	30	VREFB3ANO	IO		AVST_DATA17	LVD53A_9p	No		BJ23	DQ186	DQ93	DQ46	DQ23
3A	29	VREFB3ANO	IO	PLL_3A_CLKOUT1n	AVST_DATA18	LVD53A_10n	Yes		BL24	DQSn187	DQSn93/CQn93	DQ46	DQ23
3A	28	VREFB3ANO	IO	PLL_3A_CLKOUT1p,PLL_3A_CLKOUT1,PLL_3A_FB1	AVST_DATA19	LVD53A_10p	Yes		BK24	DQSn187	DQSn93/CQ93	DQ46	DQ23
3A	27	VREFB3ANO	IO			LVD53A_11n	No		BH23	DQ187	DQ93	DQ46	DQ23
3A	26	VREFB3ANO	IO	RZQ_3A	AVST_VALID	LVD53A_11p	No		BG23	DQ187	DQ93	DQ46	DQ23
3A	25	VREFB3ANO	IO	CLK_3A_1n	AVST_DATA20	LVD53A_12n	Yes		BJ25	DQ187	DQ93	DQ46	DQ23
3A	24	VREFB3ANO	IO	CLK_3A_1p	AVST_DATA21	LVD53A_12p	Yes		BJ24	DQ187	DQ93	DQ46	DQ23
3A	23	VREFB3ANO	IO	CLK_3A_0n	AVST_DATA22	LVD53A_13n	No		BG24	DQ188	DQ94	DQ47	DQ23
3A	22	VREFB3ANO	IO	CLK_3A_0p	AVST_DATA23	LVD53A_13p	No		BH25	DQ188	DQ94	DQ47	DQ23
3A	21	VREFB3ANO	IO		AVST_DATA24	LVD53A_14n	Yes		BF27	DQSn188	DQ94	DQ47	DQSn23/CQn23
3A	20	VREFB3ANO	IO		AVST_DATA25	LVD53A_14p	Yes		BE27	DQSn188	DQ94	DQ47	DQSn23/CQ23
3A	19	VREFB3ANO	IO	PLL_3A_CLKOUT0n	AVST_DATA26	LVD53A_15n	No		BF25	DQ188	DQ94	DQ47	DQ23
3A	18	VREFB3ANO	IO	PLL_3A_CLKOUT0p,PLL_3A_CLKOUT0,PLL_3A_FB0	AVST_DATA27	LVD53A_15p	No		BG25	DQ188	DQ94	DQ47	DQ23
3A	17	VREFB3ANO	IO		AVST_DATA28	LVD53A_16n	Yes		BE26	DQSn189	DQSn94/CQn94	DQ47	DQ23
3A	16	VREFB3ANO	IO		AVST_DATA29	LVD53A_16p	Yes		BF26	DQSn189	DQSn94/CQ94	DQ47	DQ23
3A	15	VREFB3ANO	IO		AVST_DATA30	LVD53A_17n	No		BF24	DQ189	DQ94	DQ47	DQ23
3A	14	VREFB3ANO	IO		AVST_DATA31	LVD53A_17p	No		BE24	DQ189	DQ94	DQ47	DQ23
3A	13	VREFB3ANO	IO			LVD53A_18n	Yes		BH27	DQ189	DQ94	DQ47	DQ23
3A	12	VREFB3ANO	IO			LVD53A_18p	Yes		BG27	DQ189	DQ94	DQ47	DQ23
3A	11	VREFB3ANO	IO			LVD53A_19n	No		BD23	DQ190	DQ95	DQ47	DQ23
3A	10	VREFB3ANO	IO			LVD53A_19p	No		BE23	DQ190	DQ95	DQ47	DQ23
3A	9	VREFB3ANO	IO			LVD53A_20n	Yes		BB25	DQSn190	DQ95	DQSn47/CQn47	DQ23
3A	8	VREFB3ANO	IO			LVD53A_20p	Yes		BC25	DQSn190	DQ95	DQSn47/CQ47	DQ23
3A	7	VREFB3ANO	IO			LVD53A_21n	No		BC23	DQ190	DQ95	DQ47	DQ23
3A	6	VREFB3ANO	IO			LVD53A_21p	No		BB23	DQ190	DQ95	DQ47	DQ23
3A	5	VREFB3ANO	IO			LVD53A_22n	Yes		BA24	DQSn191	DQSn95/CQn95	DQ47	DQ23
3A	4	VREFB3ANO	IO			LVD53A_22p	Yes		BB24	DQSn191	DQSn95/CQ95	DQ47	DQ23
3A	3	VREFB3ANO	IO			LVD53A_23n	No		AW24	DQ191	DQ95	DQ47	DQ23
3A	2	VREFB3ANO	IO			LVD53A_23p	No		AY24	DQ191	DQ95	DQ47	DQ23
3A	1	VREFB3ANO	IO			LVD53A_24n	Yes		BD25	DQ191	DQ95	DQ47	DQ23
3A	0	VREFB3ANO	IO		AVST_CLK	LVD53A_24p	Yes		BD26	DQ191	DQ95	DQ47	DQ23
SDM			IO	TDO					BN30				
SDM			IO	TMS					BM30				
SDM			IO	TCK					BL30				
SDM			IO	TDI					BK29				
SDM			IO	OSC_CLK_1					BJ28				
SDM			IO	SDM_IO0	INIT_DONE_PWRMGT_PWM0,PWRMGT_SCL				BB29				
SDM			IO	SDM_IO1	AVSTx8_DATA2_AS_DATA1,SDMMC_CFG_DATA1,NAND_RE_N				BB27				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
SDM			SDM_IO5	INIT_DONE,AS_nCS00,SDMMC_CFG_CCLK,NAND_WE_N,MSEL0,CONF_DONE					BG28				
SDM			SDM_IO3	AVSTx8_DATA3,AS_DATA2,SDMMC_CFG_DATA2,NAND_ADQ2					BG30				
SDM			nCONFIG						BD29				
SDM			SDM_IO4	AVSTx8_DATA1,AS_DATA0,SDMMC_CFG_CMD,NAND_ADQ1					BF30				
SDM			SDM_IO2	AVSTx8_DATA0,AS_CLK,SDMMC_CFG_DATA0,NAND_ADQ0					BB28				
SDM			SDM_IO7	AS_nCS02,NAND_ALE,MSEL1					BE28				
SDM			SDM_IO11	AVSTx8_VALID,PWRMGT_SDA,NAND_ADQ6					BH28				
SDM			nSTATUS						BC27				
SDM			SDM_IO16	INIT_DONE,CONF_DONE,PWRMGT_SDA					BK27				
SDM			SDM_IO13	AVSTx8_DATA5,SDMMC_CFG_DATA5,NAND_CE_N					BF29				
SDM			SDM_IO9	AS_nCS01,NAND_CLE,MSEL2					BC26				
SDM			SDM_IO6	AVSTx8_DATA4,AS_DATA3,SDMMC_CFG_DATA3,NAND_ADQ3					BA27				
SDM			SDM_IO10	AVSTx8_DATA7,SDMMC_CFG_DATA7,NAND_ADQ5					BG29				
SDM			SDM_IO8	AVST_READY,AS_nCS03,SDMMC_CFG_DATA4,NAND_RB					BC28				
SDM			SDM_IO12	PWRMGT_PWM0,PWRMGT_SDA,NAND_WP_N					BJ29				
SDM			SDM_IO15	AVSTx8_DATA6,SDMMC_CFG_DATA6,NAND_ADQ4					BE29				
SDM			SDM_IO14	AVSTx8_CLK,PWRMGT_SCL,NAND_ADQ7					BD28				
SDM			RREF_SDM						BP31				
SDM			VSIGP_0						BM29				
SDM			VSIGN_0						BL29				
SDM			VSIGP_1						BN28				
SDM			VSIGN_1						BM28				
10A			REFCLK_GXPL10A_CH0n						AT44				
10A			REFCLK_GXPL10A_CH0p						AT45				
10A			REFCLK_GXPL10A_CH2n						AP44				
10A			REFCLK_GXPL10A_CH2p						AP45				
10B			REFCLK_GXPL10B_CH0n						AJ44				
10B			REFCLK_GXPL10B_CH0p						AJ45				
10B			REFCLK_GXPL10B_CH2n						AG44				
10B			REFCLK_GXPL10B_CH2p						AG45				
11B			REFCLK_GXPR11B_CH0n						AH11				
11B			REFCLK_GXPR11B_CH0p						AH10				
11B			REFCLK_GXPR11B_CH2n						AF11				
11B			REFCLK_GXPR11B_CH2p						AF10				
11C			REFCLK_GXPR11C_CH0n						V11				
11C			REFCLK_GXPR11C_CH0p						V10				
11C			REFCLK_GXPR11C_CH2n						T11				
11C			REFCLK_GXPR11C_CH2p						T10				
			GND						BP29				
			GND						BP28				
			GND						Y9				
			GND						Y8				
			GND						Y7				
			GND						Y52				
			GND						Y51				
			GND						Y48				
			GND						Y47				
			GND						Y46				
			GND						Y45				
			GND						Y40				
			GND						Y4				
			GND						Y35				
			GND						Y30				
			GND						Y3				
			GND						Y25				
			GND						Y20				
			GND						Y16				
			GND						Y14				
			GND						Y12				
			GND						W9				
			GND						W6				
			GND						W54				
			GND						W53				
			GND						W50				
			GND						W5				
			GND						W49				
			GND						W46				
			GND						W42				
			GND						W37				
			GND						W32				
			GND						W27				
			GND						W22				
			GND						W2				
			GND						W17				
			GND						W15				
			GND						W12				
			GND						W11				
			GND						W10				
			GND						W1				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						V9				
			GND						V8				
			GND						V7				
			GND						V52				
			GND						V51				
			GND						V48				
			GND						V47				
			GND						V46				
			GND						V44				
			GND						V4				
			GND						V39				
			GND						V34				
			GND						V3				
			GND						V29				
			GND						V24				
			GND						V19				
			GND						V16				
			GND						V14				
			GND						V12				
			GND						U9				
			GND						U6				
			GND						U54				
			GND						U53				
			GND						U50				
			GND						U5				
			GND						U49				
			GND						U46				
			GND						U41				
			GND						U36				
			GND						U31				
			GND						U26				
			GND						U21				
			GND						U2				
			GND						U17				
			GND						U15				
			GND						U12				
			GND						U11				
			GND						U10				
			GND						U1				
			GND						T9				
			GND						T8				
			GND						T7				
			GND						T52				
			GND						T51				
			GND						T48				
			GND						T47				
			GND						T46				
			GND						T43				
			GND						T4				
			GND						T38				
			GND						T33				
			GND						T3				
			GND						T28				
			GND						T23				
			GND						T18				
			GND						T16				
			GND						T14				
			GND						T12				
			GND						R9				
			GND						R6				
			GND						R54				
			GND						R53				
			GND						R50				
			GND						R5				
			GND						R49				
			GND						R46				
			GND						R45				
			GND						R40				
			GND						R35				
			GND						R30				
			GND						R25				
			GND						R20				
			GND						R2				
			GND						R17				
			GND						R15				
			GND						R12				
			GND						R11				
			GND						R10				
			GND						R1				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						P9				
			GND						P8				
			GND						P7				
			GND						P52				
			GND						P51				
			GND						P48				
			GND						P47				
			GND						P46				
			GND						P42				
			GND						P4				
			GND						P37				
			GND						P32				
			GND						P3				
			GND						P27				
			GND						P22				
			GND						P17				
			GND						P16				
			GND						P14				
			GND						P12				
			GND						N9				
			GND						N6				
			GND						N54				
			GND						N53				
			GND						N52				
			GND						N51				
			GND						N50				
			GND						N5				
			GND						N49				
			GND						N48				
			GND						N44				
			GND						N39				
			GND						N34				
			GND						N29				
			GND						N24				
			GND						N2				
			GND						N19				
			GND						N15				
			GND						N13				
			GND						N1				
			GND						M9				
			GND						M8				
			GND						M7				
			GND						M51				
			GND						M46				
			GND						M41				
			GND						M4				
			GND						M36				
			GND						M31				
			GND						M3				
			GND						M26				
			GND						M21				
			GND						M16				
			GND						M11				
			GND						L9				
			GND						L6				
			GND						L53				
			GND						L5				
			GND						L48				
			GND						L43				
			GND						L38				
			GND						L33				
			GND						L28				
			GND						L23				
			GND						L2				
			GND						L18				
			GND						L13				
			GND						L1				
			GND						K9				
			GND						K8				
			GND						K7				
			GND						K50				
			GND						K45				
			GND						K40				
			GND						K4				
			GND						K35				
			GND						K30				
			GND						K3				
			GND						K25				
			GND						K20				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						K15				
			GND						K10				
			GND						J9				
			GND						J6				
			GND						J52				
			GND						J5				
			GND						J47				
			GND						J42				
			GND						J37				
			GND						J32				
			GND						J27				
			GND						J22				
			GND						J2				
			GND						J17				
			GND						J12				
			GND						J1				
			GND						H9				
			GND						H8				
			GND						H7				
			GND						H54				
			GND						H49				
			GND						H44				
			GND						H4				
			GND						H39				
			GND						H34				
			GND						H3				
			GND						H29				
			GND						H24				
			GND						H19				
			GND						H14				
			GND						G9				
			GND						G6				
			GND						G51				
			GND						G5				
			GND						G46				
			GND						G41				
			GND						G36				
			GND						G31				
			GND						G26				
			GND						G21				
			GND						G2				
			GND						G16				
			GND						G11				
			GND						G1				
			GND						F9				
			GND						F8				
			GND						F7				
			GND						F53				
			GND						F48				
			GND						F43				
			GND						F4				
			GND						F38				
			GND						F33				
			GND						F3				
			GND						F28				
			GND						F23				
			GND						F18				
			GND						F13				
			GND						E9				
			GND						E6				
			GND						E50				
			GND						E5				
			GND						E45				
			GND						E40				
			GND						E35				
			GND						E30				
			GND						E25				
			GND						E20				
			GND						E2				
			GND						E15				
			GND						E10				
			GND						E1				
			GND						D9				
			GND						D8				
			GND						D7				
			GND						D52				
			GND						D47				
			GND						D42				
			GND						D4				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						D37				
			GND						D32				
			GND						D3				
			GND						D27				
			GND						D22				
			GND						D17				
			GND						D12				
			GND						C9				
			GND						C6				
			GND						C54				
			GND						C5				
			GND						C49				
			GND						C44				
			GND						C39				
			GND						C34				
			GND						C29				
			GND						C24				
			GND						C2				
			GND						C19				
			GND						C14				
			GND						C1				
			GND						BP9				
			GND						BP8				
			GND						BP7				
			GND						BP6				
			GND						BP53				
			GND						BP52				
			GND						BP47				
			GND						BP42				
			GND						BP37				
			GND						BP32				
			GND						BP3				
			GND						BP27				
			GND						BP22				
			GND						BP2				
			GND						BP17				
			GND						BP12				
			GND						BN9				
			GND						BN6				
			GND						BN54				
			GND						BN5				
			GND						BN49				
			GND						BN44				
			GND						BN4				
			GND						BN39				
			GND						BN34				
			GND						BN3				
			GND						BN29				
			GND						BN24				
			GND						BN19				
			GND						BN14				
			GND						BN1				
			GND						BM9				
			GND						BM8				
			GND						BM7				
			GND						BM6				
			GND						BM54				
			GND						BM51				
			GND						BM46				
			GND						BM41				
			GND						BM36				
			GND						BM31				
			GND						BM3				
			GND						BM26				
			GND						BM21				
			GND						BM2				
			GND						BM16				
			GND						BM11				
			GND						BM1				
			GND						BL9				
			GND						BL6				
			GND						BL53				
			GND						BL5				
			GND						BL48				
			GND						BL43				
			GND						BL4				
			GND						BL38				
			GND						BL33				
			GND						BL3				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BL28				
			GND						BL23				
			GND						BL18				
			GND						BL13				
			GND						BK9				
			GND						BK8				
			GND						BK7				
			GND						BK6				
			GND						BK53				
			GND						BK52				
			GND						BK51				
			GND						BK50				
			GND						BK49				
			GND						BK48				
			GND						BK47				
			GND						BK46				
			GND						BK45				
			GND						BK40				
			GND						BK35				
			GND						BK30				
			GND						BK3				
			GND						BK25				
			GND						BK20				
			GND						BK2				
			GND						BK15				
			GND						BK10				
			GND						BK1				
			GND						BJ9				
			GND						BJ6				
			GND						BJ54				
			GND						BJ53				
			GND						BJ50				
			GND						BJ5				
			GND						BJ49				
			GND						BJ46				
			GND						BJ42				
			GND						BJ4				
			GND						BJ37				
			GND						BJ32				
			GND						BJ3				
			GND						BJ27				
			GND						BJ22				
			GND						BJ17				
			GND						BJ12				
			GND						BH9				
			GND						BH8				
			GND						BH7				
			GND						BH6				
			GND						BH52				
			GND						BH51				
			GND						BH48				
			GND						BH47				
			GND						BH46				
			GND						BH44				
			GND						BH39				
			GND						BH34				
			GND						BH3				
			GND						BH29				
			GND						BH24				
			GND						BH2				
			GND						BH19				
			GND						BH14				
			GND						BH1				
			GND						BG9				
			GND						BG6				
			GND						BG54				
			GND						BG53				
			GND						BG50				
			GND						BG5				
			GND						BG49				
			GND						BG46				
			GND						BG41				
			GND						BG4				
			GND						BG36				
			GND						BG31				
			GND						BG3				
			GND						BG26				
			GND						BG21				
			GND						BG16				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BG11				
			GND						BF9				
			GND						BF8				
			GND						BF7				
			GND						BF6				
			GND						BF52				
			GND						BF51				
			GND						BF48				
			GND						BF47				
			GND						BF46				
			GND						BF43				
			GND						BF38				
			GND						BF33				
			GND						BF3				
			GND						BF28				
			GND						BF23				
			GND						BF2				
			GND						BF18				
			GND						BF13				
			GND						BF1				
			GND						BE9				
			GND						BE6				
			GND						BE54				
			GND						BE53				
			GND						BE50				
			GND						BE5				
			GND						BE49				
			GND						BE46				
			GND						BE45				
			GND						BE40				
			GND						BE4				
			GND						BE35				
			GND						BE30				
			GND						BE3				
			GND						BE25				
			GND						BE20				
			GND						BE15				
			GND						BE10				
			GND						BD9				
			GND						BD8				
			GND						BD7				
			GND						BD6				
			GND						BD52				
			GND						BD51				
			GND						BD48				
			GND						BD47				
			GND						BD46				
			GND						BD42				
			GND						BD37				
			GND						BD32				
			GND						BD3				
			GND						BD27				
			GND						BD22				
			GND						BD2				
			GND						BD17				
			GND						BD12				
			GND						BD11				
			GND						BD10				
			GND						BD1				
			GND						BC9				
			GND						BC6				
			GND						BC54				
			GND						BC53				
			GND						BC50				
			GND						BC5				
			GND						BC49				
			GND						BC46				
			GND						BC44				
			GND						BC4				
			GND						BC39				
			GND						BC34				
			GND						BC3				
			GND						BC29				
			GND						BC24				
			GND						BC2				
			GND						BC19				
			GND						BC14				
			GND						BC12				
			GND						BC1				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BB9				
			GND						BB8				
			GND						BB7				
			GND						BB6				
			GND						BB52				
			GND						BB51				
			GND						BB5				
			GND						BB48				
			GND						BB47				
			GND						BB46				
			GND						BB41				
			GND						BB4				
			GND						BB36				
			GND						BB31				
			GND						BB3				
			GND						BB26				
			GND						BB21				
			GND						BB16				
			GND						BB13				
			GND						BA9				
			GND						BA6				
			GND						BA54				
			GND						BA53				
			GND						BA50				
			GND						BA5				
			GND						BA49				
			GND						BA46				
			GND						BA43				
			GND						BA42				
			GND						BA40				
			GND						BA37				
			GND						BA33				
			GND						BA28				
			GND						BA23				
			GND						BA2				
			GND						BA18				
			GND						BA15				
			GND						BA14				
			GND						BA13				
			GND						BA12				
			GND						BA11				
			GND						BA1				
			GND						B9				
			GND						B8				
			GND						B7				
			GND						B54				
			GND						B51				
			GND						B46				
			GND						B41				
			GND						B4				
			GND						B36				
			GND						B31				
			GND						B3				
			GND						B26				
			GND						B21				
			GND						B2				
			GND						B16				
			GND						B11				
			GND						B1				
			GND						AY9				
			GND						AY8				
			GND						AY7				
			GND						AY52				
			GND						AY51				
			GND						AY48				
			GND						AY47				
			GND						AY46				
			GND						AY43				
			GND						AY41				
			GND						AY4				
			GND						AY39				
			GND						AY37				
			GND						AY35				
			GND						AY30				
			GND						AY3				
			GND						AY25				
			GND						AY20				
			GND						AY17				
			GND						AY16				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AV15				
			GND						AY12				
			GND						AY10				
			GND						AW9				
			GND						AW6				
			GND						AW54				
			GND						AW53				
			GND						AW50				
			GND						AW5				
			GND						AW49				
			GND						AW46				
			GND						AW43				
			GND						AW40				
			GND						AW38				
			GND						AW37				
			GND						AW32				
			GND						AW27				
			GND						AW22				
			GND						AW2				
			GND						AW17				
			GND						AW15				
			GND						AW12				
			GND						AW1				
			GND						AV9				
			GND						AV8				
			GND						AV7				
			GND						AV52				
			GND						AV51				
			GND						AV48				
			GND						AV47				
			GND						AV46				
			GND						AV43				
			GND						AV41				
			GND						AV4				
			GND						AV39				
			GND						AV34				
			GND						AV3				
			GND						AV29				
			GND						AV24				
			GND						AV19				
			GND						AV17				
			GND						AV15				
			GND						AV12				
			GND						AV11				
			GND						AU9				
			GND						AU6				
			GND						AU54				
			GND						AU53				
			GND						AU50				
			GND						AU5				
			GND						AU49				
			GND						AU46				
			GND						AU45				
			GND						AU44				
			GND						AU43				
			GND						AU40				
			GND						AU38				
			GND						AU36				
			GND						AU31				
			GND						AU26				
			GND						AU21				
			GND						AU2				
			GND						AU16				
			GND						AU14				
			GND						AU12				
			GND						AU1				
			GND						AT9				
			GND						AT8				
			GND						AT7				
			GND						AT52				
			GND						AT51				
			GND						AT48				
			GND						AT47				
			GND						AT46				
			GND						AT43				
			GND						AT41				
			GND						AT4				
			GND						AT39				
			GND						AT33				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AT3				
			GND						AT28				
			GND						AT23				
			GND						AT18				
			GND						AT17				
			GND						AT15				
			GND						AT12				
			GND						AR9				
			GND						AR6				
			GND						AR54				
			GND						AR53				
			GND						AR50				
			GND						AR5				
			GND						AR49				
			GND						AR46				
			GND						AR45				
			GND						AR44				
			GND						AR43				
			GND						AR40				
			GND						AR38				
			GND						AR35				
			GND						AR30				
			GND						AR25				
			GND						AR20				
			GND						AR2				
			GND						AR16				
			GND						AR14				
			GND						AR12				
			GND						AR11				
			GND						AR10				
			GND						AR1				
			GND						AP9				
			GND						AP8				
			GND						AP7				
			GND						AP52				
			GND						AP51				
			GND						AP48				
			GND						AP47				
			GND						AP46				
			GND						AP43				
			GND						AP41				
			GND						AP4				
			GND						AP39				
			GND						AP37				
			GND						AP32				
			GND						AP3				
			GND						AP27				
			GND						AP22				
			GND						AP17				
			GND						AP15				
			GND						AP12				
			GND						AN9				
			GND						AN6				
			GND						AN54				
			GND						AN53				
			GND						AN50				
			GND						AN5				
			GND						AN49				
			GND						AN46				
			GND						AN45				
			GND						AN44				
			GND						AN43				
			GND						AN42				
			GND						AN40				
			GND						AN38				
			GND						AN34				
			GND						AN29				
			GND						AN24				
			GND						AN2				
			GND						AN19				
			GND						AN17				
			GND						AN15				
			GND						AN12				
			GND						AN1				
			GND						AM9				
			GND						AM8				
			GND						AM7				
			GND						AM52				
			GND						AM51				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AM48				
			GND						AM47				
			GND						AM46				
			GND						AM41				
			GND						AM4				
			GND						AM36				
			GND						AM31				
			GND						AM3				
			GND						AM26				
			GND						AM21				
			GND						AM17				
			GND						AM16				
			GND						AM15				
			GND						AM14				
			GND						AM13				
			GND						AM12				
			GND						AM10				
			GND						AL9				
			GND						AL6				
			GND						AL54				
			GND						AL53				
			GND						AL50				
			GND						AL5				
			GND						AL49				
			GND						AL46				
			GND						AL43				
			GND						AL42				
			GND						AL41				
			GND						AL40				
			GND						AL38				
			GND						AL33				
			GND						AL28				
			GND						AL23				
			GND						AL2				
			GND						AL18				
			GND						AL15				
			GND						AL13				
			GND						AL12				
			GND						AL1				
			GND						AK9				
			GND						AK8				
			GND						AK7				
			GND						AK52				
			GND						AK51				
			GND						AK48				
			GND						AK47				
			GND						AK46				
			GND						AK45				
			GND						AK44				
			GND						AK43				
			GND						AK41				
			GND						AK4				
			GND						AK39				
			GND						AK35				
			GND						AK30				
			GND						AK3				
			GND						AK25				
			GND						AK20				
			GND						AK16				
			GND						AK14				
			GND						AK12				
			GND						AJ9				
			GND						AJ6				
			GND						AJ54				
			GND						AJ53				
			GND						AJ50				
			GND						AJ5				
			GND						AJ49				
			GND						AJ46				
			GND						AJ43				
			GND						AJ40				
			GND						AJ38				
			GND						AJ37				
			GND						AJ32				
			GND						AJ27				
			GND						AJ22				
			GND						AJ2				
			GND						AJ17				
			GND						AJ15				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AJ12				
			GND						AJ11				
			GND						AJ10				
			GND						AJ1				
			GND						AH9				
			GND						AH8				
			GND						AH7				
			GND						AH52				
			GND						AH51				
			GND						AH48				
			GND						AH47				
			GND						AH46				
			GND						AH45				
			GND						AH44				
			GND						AH43				
			GND						AH41				
			GND						AH4				
			GND						AH39				
			GND						AH34				
			GND						AH3				
			GND						AH29				
			GND						AH24				
			GND						AH19				
			GND						AH16				
			GND						AH14				
			GND						AH12				
			GND						AG9				
			GND						AG6				
			GND						AG54				
			GND						AG53				
			GND						AG50				
			GND						AG5				
			GND						AG49				
			GND						AG46				
			GND						AG43				
			GND						AG40				
			GND						AG38				
			GND						AG36				
			GND						AG31				
			GND						AG26				
			GND						AG21				
			GND						AG2				
			GND						AG17				
			GND						AG15				
			GND						AG12				
			GND						AG11				
			GND						AG10				
			GND						AG1				
			GND						AF9				
			GND						AF8				
			GND						AF7				
			GND						AF52				
			GND						AF51				
			GND						AF48				
			GND						AF47				
			GND						AF46				
			GND						AF45				
			GND						AF44				
			GND						AF43				
			GND						AF41				
			GND						AF4				
			GND						AF39				
			GND						AF33				
			GND						AF3				
			GND						AF28				
			GND						AF23				
			GND						AF18				
			GND						AF16				
			GND						AF14				
			GND						AF12				
			GND						AE9				
			GND						AE6				
			GND						AE54				
			GND						AE53				
			GND						AE50				
			GND						AE5				
			GND						AE49				
			GND						AE46				
			GND						AE43				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AE40				
			GND						AE38				
			GND						AE35				
			GND						AE30				
			GND						AE25				
			GND						AE20				
			GND						AE2				
			GND						AE17				
			GND						AE15				
			GND						AE12				
			GND						AE11				
			GND						AE10				
			GND						AE1				
			GND						AD9				
			GND						AD8				
			GND						AD7				
			GND						AD52				
			GND						AD51				
			GND						AD48				
			GND						AD47				
			GND						AD46				
			GND						AD43				
			GND						AD41				
			GND						AD4				
			GND						AD39				
			GND						AD37				
			GND						AD32				
			GND						AD3				
			GND						AD27				
			GND						AD22				
			GND						AD16				
			GND						AD14				
			GND						AD12				
			GND						AC9				
			GND						AC6				
			GND						AC54				
			GND						AC53				
			GND						AC50				
			GND						AC5				
			GND						AC49				
			GND						AC46				
			GND						AC43				
			GND						AC42				
			GND						AC40				
			GND						AC34				
			GND						AC29				
			GND						AC24				
			GND						AC2				
			GND						AC19				
			GND						AC15				
			GND						AC13				
			GND						AC1				
			GND						AB9				
			GND						AB8				
			GND						AB7				
			GND						AB52				
			GND						AB51				
			GND						AB48				
			GND						AB47				
			GND						AB46				
			GND						AB41				
			GND						AB4				
			GND						AB36				
			GND						AB31				
			GND						AB3				
			GND						AB26				
			GND						AB21				
			GND						AB17				
			GND						AB16				
			GND						AB13				
			GND						AB11				
			GND						AA9				
			GND						AA6				
			GND						AA54				
			GND						AA53				
			GND						AA50				
			GND						AA5				
			GND						AA49				
			GND						AA46				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AA43				
			GND						AA38				
			GND						AA33				
			GND						AA28				
			GND						AA23				
			GND						AA2				
			GND						AA18				
			GND						AA15				
			GND						AA13				
			GND						AA12				
			GND						AA1				
			GND						A7				
			GND						A6				
			GND						A53				
			GND						A52				
			GND						A5				
			GND						A48				
			GND						A43				
			GND						A4				
			GND						A38				
			GND						A33				
			GND						A28				
			GND						A23				
			GND						A2				
			GND						A18				
			GND						A13				
			GND						BC42				
			GND						BB11				
			GND						P11				
			GNDSENSE						AH27				
			VCC						Y36				
			VCC						Y34				
			VCC						Y29				
			VCC						Y28				
			VCC						Y27				
			VCC						Y26				
			VCC						Y21				
			VCC						W36				
			VCC						W35				
			VCC						W34				
			VCC						W33				
			VCC						W31				
			VCC						W30				
			VCC						W29				
			VCC						W28				
			VCC						W26				
			VCC						W25				
			VCC						W24				
			VCC						W23				
			VCC						W21				
			VCC						V30				
			VCC						V28				
			VCC						V27				
			VCC						AV30				
			VCC						AV28				
			VCC						AV27				
			VCC						AU35				
			VCC						AU34				
			VCC						AU33				
			VCC						AU32				
			VCC						AU30				
			VCC						AU29				
			VCC						AU28				
			VCC						AU27				
			VCC						AU25				
			VCC						AU24				
			VCC						AU23				
			VCC						AU22				
			VCC						AU20				
			VCC						AT36				
			VCC						AT35				
			VCC						AT34				
			VCC						AT32				
			VCC						AT31				
			VCC						AT30				
			VCC						AT29				
			VCC						AT27				
			VCC						AT26				
			VCC						AT25				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC						AT24				
			VCC						AT22				
			VCC						AT21				
			VCC						AT20				
			VCC						AR36				
			VCC						AR34				
			VCC						AR33				
			VCC						AR32				
			VCC						AR31				
			VCC						AR29				
			VCC						AR28				
			VCC						AR27				
			VCC						AR26				
			VCC						AR24				
			VCC						AR23				
			VCC						AR22				
			VCC						AR21				
			VCC						AP36				
			VCC						AP35				
			VCC						AP34				
			VCC						AP31				
			VCC						AP30				
			VCC						AP29				
			VCC						AP28				
			VCC						AP26				
			VCC						AP25				
			VCC						AP24				
			VCC						AP21				
			VCC						AP20				
			VCC						AN36				
			VCC						AN35				
			VCC						AN21				
			VCC						AN20				
			VCC						AM35				
			VCC						AM34				
			VCC						AM22				
			VCC						AM20				
			VCC						AL36				
			VCC						AL35				
			VCC						AL34				
			VCC						AL32				
			VCC						AL31				
			VCC						AL30				
			VCC						AL29				
			VCC						AL27				
			VCC						AL26				
			VCC						AL25				
			VCC						AL24				
			VCC						AL22				
			VCC						AL21				
			VCC						AL20				
			VCC						AK36				
			VCC						AK34				
			VCC						AK31				
			VCC						AK29				
			VCC						AK28				
			VCC						AK27				
			VCC						AK26				
			VCC						AK24				
			VCC						AK21				
			VCC						AJ36				
			VCC						AJ35				
			VCC						AJ34				
			VCC						AJ31				
			VCC						AJ30				
			VCC						AJ29				
			VCC						AJ28				
			VCC						AJ26				
			VCC						AJ25				
			VCC						AJ24				
			VCC						AJ21				
			VCC						AJ20				
			VCC						AH36				
			VCC						AH35				
			VCC						AH33				
			VCC						AH32				
			VCC						AH23				
			VCC						AH22				
			VCC						AH21				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC						AH20				
			VCC						AG35				
			VCC						AG34				
			VCC						AG33				
			VCC						AG32				
			VCC						AG30				
			VCC						AG29				
			VCC						AG28				
			VCC						AG27				
			VCC						AG25				
			VCC						AG24				
			VCC						AG23				
			VCC						AG22				
			VCC						AG20				
			VCC						AF36				
			VCC						AF35				
			VCC						AF34				
			VCC						AF32				
			VCC						AF31				
			VCC						AF30				
			VCC						AF29				
			VCC						AF27				
			VCC						AF26				
			VCC						AF25				
			VCC						AF24				
			VCC						AF22				
			VCC						AF21				
			VCC						AF20				
			VCC						AE36				
			VCC						AE34				
			VCC						AE31				
			VCC						AE29				
			VCC						AE28				
			VCC						AE27				
			VCC						AE26				
			VCC						AE24				
			VCC						AE21				
			VCC						AD36				
			VCC						AD35				
			VCC						AD34				
			VCC						AD31				
			VCC						AD30				
			VCC						AD29				
			VCC						AD28				
			VCC						AD26				
			VCC						AD25				
			VCC						AD24				
			VCC						AD21				
			VCC						AD20				
			VCC						AC36				
			VCC						AC35				
			VCC						AC33				
			VCC						AC32				
			VCC						AC31				
			VCC						AC30				
			VCC						AC28				
			VCC						AC27				
			VCC						AC26				
			VCC						AC25				
			VCC						AC23				
			VCC						AC22				
			VCC						AC21				
			VCC						AC20				
			VCC						AB35				
			VCC						AB34				
			VCC						AB33				
			VCC						AB22				
			VCC						AB20				
			VCC						AA36				
			VCC						AA35				
			VCC						AA34				
			VCC						AA32				
			VCC						AA22				
			VCC						AA21				
			VCC						AA20				
			VCCPT						AN31				
			VCCPT						AN30				
			VCCPT						AN28				
			VCCPT						AN27				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCPT						AN26				
			VCCPT						AN25				
			VCCPT						AM33				
			VCCPT						AM32				
			VCCPT						AM30				
			VCCPT						AM29				
			VCCPT						AM28				
			VCCPT						AM27				
			VCCPT						AM25				
			VCCPT						AM24				
			VCCPT						AM23				
			VCCPT						AB32				
			VCCPT						AB30				
			VCCPT						AB29				
			VCCPT						AB28				
			VCCPT						AB27				
			VCCPT						AB25				
			VCCPT						AB24				
			VCCPT						AB23				
			VCCPT						AA31				
			VCCPT						AA30				
			VCCPT						AA29				
			VCCPT						AA27				
			VCCPT						AA26				
			VCCPT						AA25				
			VCCPT						AA24				
			DNU						AR17				
			DNU						BA10				
			DNU						BB10				
			DNU						BN2				
			DNU						AM40				
			DNU						BD39				
			DNU						BD41				
			DNU						BD40				
			DNU						BC38				
			DNU						BA41				
			DNU						AV38				
			DNU						AW45				
			DNU						AV45				
			DNU						BC45				
			DNU						BB45				
			DNU						BA45				
			DNU						AY45				
			DNU						AW44				
			DNU						AV44				
			DNU						BD45				
			DNU						BD44				
			DNU						AT38				
			DNU						BD43				
			DNU						BC43				
			DNU						BB44				
			DNU						BB43				
			DNU						AP38				
			DNU						AL44				
			DNU						AL45				
			DNU						AM45				
			DNU						AM44				
			DNU						BA44				
			DNU						AY44				
			DNU						BC41				
			DNU						AD44				
			DNU						AC38				
			DNU						AH38				
			DNU						AD38				
			DNU						AC39				
			DNU						AB38				
			DNU						AB39				
			DNU						W44				
			DNU						W45				
			DNU						Y42				
			DNU						Y41				
			DNU						Y44				
			DNU						Y43				
			DNU						AA45				
			DNU						AA44				
			DNU						AB44				
			DNU						AB45				
			DNU						AA39				
			DNU						AA42				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			DNU						AA41				
			DNU						AB42				
			DNU						AB43				
			DNU						AA40				
			DNU						Y39				
			DNU						Y38				
			DNU						W40				
			DNU						W39				
			DNU						W43				
			DNU						W41				
			DNU						AF38				
			DNU						AC12				
			DNU						AK10				
			DNU						AK11				
			DNU						AL10				
			DNU						AN11				
			DNU						AM18				
			DNU						AN18				
			DNU						AB18				
			DNU						AC18				
			DNU						AF17				
			DNU						AC17				
			DNU						AC16				
			DNU						Y18				
			DNU						W18				
			DNU						V18				
			DNU						V17				
			DNU						AD17				
			DNU						AK17				
			DNU						U20				
			DNU						U19				
			DNU						U18				
			DNU						T20				
			DNU						AK18				
			DNU						AH18				
			DNU						AJ18				
			DNU						AE18				
			DNU						AG18				
			DNU						AD18				
			DNU						AH17				
			DNU						AP10				
			DNU						A3				
			DNU						AC11				
			DNU						AB10				
			DNU						Y11				
			DNU						AD10				
			DNU						M17				
			DNU						N14				
			DNU						T19				
			DNU						T17				
			DNU						R18				
			DNU						R19				
			DNU						N18				
			DNU						P18				
			DNU						L11				
			DNU						M14				
			DNU						L16				
			DNU						L17				
			DNU						L14				
			DNU						L15				
			DNU						M15				
			DNU						M10				
			DNU						L10				
			DNU						M13				
			DNU						L12				
			DNU						M12				
			DNU						M18				
			DNU						N16				
			DNU						N17				
			DNU						N12				
			DNU						AC10				
			DNU						BN32				
			DNU						BM32				
			DNU						R29				
			DNU						P29				
			DNU						BN31				
			DNU						BP30				
			DNU						BN27				
			DNU						BL27				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			TEMPDIODE0n						BM27				
			TEMPDIODE0p						BK28				
			TEMPDIODE1n						AM43				
			TEMPDIODE1p						AM42				
			TEMPDIODE2n						AE45				
			TEMPDIODE2p						AE44				
			TEMPDIODE4n						BA17				
			TEMPDIODE4p						BA16				
			TEMPDIODE5n						AB14				
			TEMPDIODE5p						AA14				
			TEMPDIODE6n						N10				
			TEMPDIODE6p						N11				
			VCCBAT						BA25				
			VCCA_PLL						AH31				
			VCCA_PLL						AH30				
			VCCA_PLL						AH26				
			VCCA_PLL						AH25				
			VCCIO2A						BE41				
			VCCIO2A						BE39				
			VCCIO2A						BE38				
			VCCIO2B						AY33				
			VCCIO2B						AY32				
			VCCIO2B						AW33				
			VCCIO2C						AY31				
			VCCIO2C						AW31				
			VCCIO2C						AW30				
			VCCIO2F						AY28				
			VCCIO2F						AW29				
			VCCIO2F						AW28				
			VCCIO2I						U33				
			VCCIO2I						U32				
			VCCIO2I						T32				
			VCCIO2J						U35				
			VCCIO2J						U34				
			VCCIO2J						T35				
			VCCIO2K						V45				
			VCCIO2K						U45				
			VCCIO2K						U44				
			VCCIO2L						V43				
			VCCIO2L						V42				
			VCCIO2L						U42				
			VCCIO2M						W38				
			VCCIO2M						V38				
			VCCIO2M						U39				
			VCCIO2N						U37				
			VCCIO2N						T37				
			VCCIO2N						T36				
			VCCIO3A						AY23				
			VCCIO3A						AY22				
			VCCIO3A						AW23				
			VCCIO3B						BA21				
			VCCIO3B						AY21				
			VCCIO3B						AW21				
			VCCIO3C						BB19				
			VCCIO3C						BB18				
			VCCIO3C						BA19				
			VCCIO3D						BC15				
			VCCIO3D						BB15				
			VCCIO3D						BB14				
			VCCIO3H						U30				
			VCCIO3H						T30				
			VCCIO3H						T29				
			VCCIO3I						P20				
			VCCIO3I						N20				
			VCCIO3I						M20				
			VCCIO3J						U22				
			VCCIO3J						T22				
			VCCIO3J						T21				
			VCCIO3K						U25				
			VCCIO3K						U24				
			VCCIO3K						U23				
			VCCIO3L						U28				
			VCCIO3L						U27				
			VCCIO3L						T27				
			VCCIO_SDM						AY26				
2A		VREFB2AN0	VREFB2AN0						BE44				
2B		VREFB2BN0	VREFB2BN0						BC37				
2C		VREFB2CN0	VREFB2CN0						BD35				
2F		VREFB2FN0	VREFB2FN0						BE32				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2I		VREFB2I0	VREFB2I0						R32				
2J		VREFB2J0	VREFB2J0						T34				
2K		VREFB2K0	VREFB2K0						T45				
2L		VREFB2L0	VREFB2L0						U43				
2M		VREFB2M0	VREFB2M0						V41				
2N		VREFB2N0	VREFB2N0						U38				
3A		VREFB3A0	VREFB3A0						BD24				
3B		VREFB3B0	VREFB3B0						BE22				
3C		VREFB3C0	VREFB3C0						BB17				
3D		VREFB3D0	VREFB3D0						BC13				
3H		VREFB3H0	VREFB3H0						T31				
3I		VREFB3I0	VREFB3I0						L20				
3J		VREFB3J0	VREFB3J0						L21				
3K		VREFB3K0	VREFB3K0						T26				
3L		VREFB3L0	VREFB3L0						U29				
			NC						P19				
			NC						M19				
			NC						L19				
			NC						BC40				
			NC						BB40				
			VCCRTPLL_GXER1						AU15				
			VCCRTPLL_GXER1						AR15				
			VCCRT_GXER1						BB12				
			VCCRT_GXER1						AY14				
			VCCRT_GXER1						AY13				
			VCCRT_GXER1						AW14				
			VCCRT_GXER1						AW13				
			VCCRT_GXER1						AV14				
			VCCRT_GXER1						AV13				
			VCCRT_GXER1						AU13				
			VCCRT_GXER1						AT14				
			VCCRT_GXER1						AT13				
			VCCRT_GXER1						AR13				
			VCCRT_GXER1						AP14				
			VCCRT_GXER1						AP13				
			VCCRT_GXER1						AN14				
			VCCRT_GXER1						AN13				
			VCCRT_GXPL1						BB42				
			VCCRT_GXPL1						AY42				
			VCCRT_GXPL1						AW42				
			VCCRT_GXPL1						AW41				
			VCCRT_GXPL1						AV42				
			VCCRT_GXPL1						AU42				
			VCCRT_GXPL1						AU41				
			VCCRT_GXPL1						AT42				
			VCCRT_GXPL1						AR42				
			VCCRT_GXPL1						AR41				
			VCCRT_GXPL1						AP42				
			VCCRT_GXPL2						AK42				
			VCCRT_GXPL2						AJ42				
			VCCRT_GXPL2						AJ41				
			VCCRT_GXPL2						AH42				
			VCCRT_GXPL2						AG42				
			VCCRT_GXPL2						AG41				
			VCCRT_GXPL2						AF42				
			VCCRT_GXPL2						AE42				
			VCCRT_GXPL2						AE41				
			VCCRT_GXPL2						AD42				
			VCCRT_GXPR2						AK13				
			VCCRT_GXPR2						AJ14				
			VCCRT_GXPR2						AJ13				
			VCCRT_GXPR2						AH13				
			VCCRT_GXPR2						AG14				
			VCCRT_GXPR2						AG13				
			VCCRT_GXPR2						AF13				
			VCCRT_GXPR2						AE14				
			VCCRT_GXPR2						AE13				
			VCCRT_GXPR2						AD13				
			VCCRT_GXPR3						P10				
			VCCRT_GXPR3						Y13				
			VCCRT_GXPR3						W14				
			VCCRT_GXPR3						W13				
			VCCRT_GXPR3						V13				
			VCCRT_GXPR3						U14				
			VCCRT_GXPR3						U13				
			VCCRT_GXPR3						T13				
			VCCRT_GXPR3						R14				
			VCCRT_GXPR3						R13				
			VCCRT_GXPR3						P13				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			IO_AUX_RREF10_P						AY38				
			IO_AUX_RREF11_P						AK38				
			IO_AUX_RREF20						AU17				
			IO_AUX_RREF21_P						AP18				
			IO_AUX_RREF22_P						Y17				
			VCCADC						BA26				
			VCCCLK_GXER1						AW18				
			VCCCLK_GXPL1						BA39				
			VCCCLK_GXPL1						BA38				
			VCCCLK_GXPL2						AM38				
			VCCCLK_GXPL2						AL39				
			VCCCLK_GXPR2						AL17				
			VCCCLK_GXPR2						AL16				
			VCCCLK_GXPR3						AA17				
			VCCCLK_GXPR3						AA16				
			VCCERAM						Y37				
			VCCERAM						V37				
			VCCERAM						V36				
			VCCERAM						V35				
			VCCERAM						V33				
			VCCERAM						V32				
			VCCERAM						V31				
			VCCERAM						V26				
			VCCERAM						V25				
			VCCERAM						V23				
			VCCERAM						V22				
			VCCERAM						AY19				
			VCCERAM						AY18				
			VCCERAM						AW20				
			VCCERAM						AW19				
			VCCERAM						AV35				
			VCCERAM						AV33				
			VCCERAM						AV32				
			VCCERAM						AV31				
			VCCERAM						AV26				
			VCCERAM						AV25				
			VCCERAM						AV23				
			VCCERAM						AV22				
			VCCERAM						AV21				
			VCCERAM						AV20				
			VCCERAM						AV18				
			VCCERAM						AU19				
			VCCERAM						AU18				
			VCCERAM						AT19				
			VCCERAM						AR19				
			VCCERAM						AR18				
			VCCERAM						AP19				
			VCCERAM						AM19				
			VCCERAM						AB37				
			VCCERAM						AA37				
			VCCERAM						AV37				
			VCCERAM						AV36				
			VCCERAM						AU37				
			VCCERAM						AT37				
			VCCERAM						AR37				
			VCCERAM						AN37				
			VCCERAM						AM37				
			VCCERAM						AL37				
			VCCERAM						AK37				
			VCCERAM						AH37				
			VCCERAM						AG37				
			VCCERAM						AF37				
			VCCERAM						AE37				
			VCCERAM						AC37				
			VCCERAM						AL19				
			VCCERAM						AK19				
			VCCERAM						AJ19				
			VCCERAM						AG19				
			VCCERAM						AF19				
			VCCERAM						AE19				
			VCCERAM						AD19				
			VCCERAM						Y19				
			VCCERAM						W20				
			VCCERAM						W19				
			VCCERAM						V21				
			VCCERAM						V20				
			VCCERAM						AB19				
			VCCERAM						AA19				
			VCCFUSEWR_SDM						AY27				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF55	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCFUSE_GXP						AN39				
			VCCFUSE_GXP						AM39				
			VCCFUSE_GXP						AC14				
			VCCFUSE_GXP						AB15				
			VCCH_GXER1						AW16				
			VCCH_GXER1						AV16				
			VCCH_GXER1						AT16				
			VCCH_GXER1						AP16				
			VCCH_GXER1						AN16				
			VCCH_GXPL1						AY40				
			VCCH_GXPL1						AW39				
			VCCH_GXPL1						AV40				
			VCCH_GXPL1						AU39				
			VCCH_GXPL1						AT40				
			VCCH_GXPL1						AR39				
			VCCH_GXPL1						AP40				
			VCCH_GXPL2						AK40				
			VCCH_GXPL2						AJ39				
			VCCH_GXPL2						AH40				
			VCCH_GXPL2						AG39				
			VCCH_GXPL2						AF40				
			VCCH_GXPL2						AE39				
			VCCH_GXPL2						AD40				
			VCCH_GXPR2						AK15				
			VCCH_GXPR2						AJ16				
			VCCH_GXPR2						AH15				
			VCCH_GXPR2						AG16				
			VCCH_GXPR2						AF15				
			VCCH_GXPR2						AE16				
			VCCH_GXPR2						AD15				
			VCCH_GXPR3						Y15				
			VCCH_GXPR3						W16				
			VCCH_GXPR3						V15				
			VCCH_GXPR3						U16				
			VCCH_GXPR3						T15				
			VCCH_GXPR3						R16				
			VCCH_GXPR3						P15				
			VCCLSENSE						AH28				
			VCCP						Y33				
			VCCP						Y32				
			VCCP						Y31				
			VCCP						Y24				
			VCCP						Y23				
			VCCP						Y22				
			VCCP						AP33				
			VCCP						AP23				
			VCCP						AN33				
			VCCP						AN32				
			VCCP						AN23				
			VCCP						AN22				
			VCCP						AK33				
			VCCP						AK32				
			VCCP						AK23				
			VCCP						AK22				
			VCCP						AJ33				
			VCCP						AJ23				
			VCCP						AE33				
			VCCP						AE32				
			VCCP						AE23				
			VCCP						AE22				
			VCCP						AD33				
			VCCP						AD23				
			VCCPLLDIG_SDM						AW26				
			VCCPLL_SDM						AW25				
			U10 P IO RESREF 0						AN41				
			U11 P IO RESREF 0						AC41				
			U21 P IO RESREF 0						AL14				
			U22 P IO RESREF 0						AB12				

December 2018	2018.12.28	Initial release.
August 2019	2019.08.30	Updated pins in the U10_WHR, U11_WHR, U21_WHR, and U22_WHR banks.

(1) For more information about pin definition and pin connection guidelines, refer to the [Intel® Stratix® 10 Device Family Pin Connection Guidelines](#)