

TYPE	BANK	TF53 Package
Transceiver I/O	10A	84
Transceiver I/O	10C	84
Transceiver I/O	11C	84
LVDS I/O	2A	48
LVDS I/O	2B	48
LVDS I/O	2C	48
LVDS I/O	2F	12
LVDS I/O	2K	12
LVDS I/O	2L	48
LVDS I/O	2M	48
LVDS I/O	2N	48
LVDS I/O	3A	48
LVDS I/O	3B	48
LVDS I/O	3C	48
LVDS I/O	3J	12
LVDS I/O	3J	48
LVDS I/O	3K	48
LVDS I/O	3L	48
Transceiver I/O	9A	114
SDM shared LVDS I/O	SDM	29
Transceiver I/O	U10_WHR	3
Transceiver I/O	U12_WHR	3
Transceiver I/O	U22_WHR	3

- i. Total LVDS channels per bank supporting SERDES Non-DPA and DPA mode is equivalent to (LVDS I/O per bank)/2, inclusive of clock pair. Please refer to Dedicated Tx/Rx Channel column in the pin-out table for the channel availability.
- ii. Total LVDS channels supporting SERDES Soft-CDR mode is 12 pairs per bank. Please refer to Soft CDR column in the pin out table for the channel availability.

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
9A			GXER9A_TX_CH0p					Yes	BL7				
9A			GXER9A_TX_CH1p					Yes	BJ7				
9A			GXER9A_TX_CH2p					Yes	BG7				
9A			GXER9A_TX_CH3p					Yes	BK4				
9A			GXER9A_TX_CH4p					Yes	BJ2				
9A			GXER9A_TX_CH5p					Yes	BH4				
9A			GXER9A_TX_CH6p					Yes	BG1				
9A			GXER9A_TX_CH7p					Yes	BF4				
9A			GXER9A_TX_CH8p					Yes	BE1				
9A			GXER9A_TX_CH9p					Yes	BD4				
9A			GXER9A_TX_CH10p					Yes	BC1				
9A			GXER9A_TX_CH11p					Yes	BB4				
9A			GXER9A_TX_CH12p					Yes	BA1				
9A			GXER9A_TX_CH13p					Yes	AY4				
9A			GXER9A_TX_CH14p					Yes	AW1				
9A			GXER9A_TX_CH15p					Yes	AV4				
9A			GXER9A_TX_CH16p					Yes	AU1				
9A			GXER9A_TX_CH17p					Yes	AT4				
9A			GXER9A_TX_CH18p					Yes	AR1				
9A			GXER9A_TX_CH19p					Yes	AN1				
9A			GXER9A_TX_CH20p					Yes	AL1				
9A			GXER9A_TX_CH21p					Yes	AJ1				
9A			GXER9A_TX_CH22p					Yes	AG1				
9A			GXER9A_TX_CH23p					Yes	AE1				
9A			GXER9A_TX_CH0n					Yes	BL8				
9A			GXER9A_TX_CH1n					Yes	BJ8				
9A			GXER9A_TX_CH2n					Yes	BG8				
9A			GXER9A_TX_CH3n					Yes	BK5				
9A			GXER9A_TX_CH4n					Yes	BK2				
9A			GXER9A_TX_CH5n					Yes	BH5				
9A			GXER9A_TX_CH6n					Yes	BG2				
9A			GXER9A_TX_CH7n					Yes	BF5				
9A			GXER9A_TX_CH8n					Yes	BE2				
9A			GXER9A_TX_CH9n					Yes	BD5				
9A			GXER9A_TX_CH10n					Yes	BC2				
9A			GXER9A_TX_CH11n					Yes	BB5				
9A			GXER9A_TX_CH12n					Yes	BA2				
9A			GXER9A_TX_CH13n					Yes	AY5				
9A			GXER9A_TX_CH14n					Yes	AW2				
9A			GXER9A_TX_CH15n					Yes	AV5				
9A			GXER9A_TX_CH16n					Yes	AU2				
9A			GXER9A_TX_CH17n					Yes	AT5				
9A			GXER9A_TX_CH18n					Yes	AR2				
9A			GXER9A_TX_CH19n					Yes	AN2				
9A			GXER9A_TX_CH20n					Yes	AL2				
9A			GXER9A_TX_CH21n					Yes	AJ2				
9A			GXER9A_TX_CH22n					Yes	AG2				
9A			GXER9A_TX_CH23n					Yes	AE2				
9A			GXER9A_RX_CH0p					Yes	BK10				
9A			GXER9A_RX_CH1p					Yes	BH10				
9A			GXER9A_RX_CH2p					Yes	BF10				
9A			GXER9A_RX_CH3p					Yes	BE7				
9A			GXER9A_RX_CH4p					Yes	BD10				
9A			GXER9A_RX_CH5p					Yes	BC7				
9A			GXER9A_RX_CH6p					Yes	BB10				
9A			GXER9A_RX_CH7p					Yes	BA7				
9A			GXER9A_RX_CH8p					Yes	AY10				
9A			GXER9A_RX_CH9p					Yes	AW7				
9A			GXER9A_RX_CH10p					Yes	AU7				
9A			GXER9A_RX_CH11p					Yes	AR7				
9A			GXER9A_RX_CH12p					Yes	AP4				
9A			GXER9A_RX_CH13p					Yes	AN7				
9A			GXER9A_RX_CH14p					Yes	AM4				
9A			GXER9A_RX_CH15p					Yes	AL7				
9A			GXER9A_RX_CH16p					Yes	AK4				
9A			GXER9A_RX_CH17p					Yes	AJ7				
9A			GXER9A_RX_CH18p					Yes	AH4				
9A			GXER9A_RX_CH19p					Yes	AG7				
9A			GXER9A_RX_CH20p					Yes	AF4				
9A			GXER9A_RX_CH21p					Yes	AE7				
9A			GXER9A_RX_CH22p					Yes	AD4				
9A			GXER9A_RX_CH23p					Yes	AC7				
9A			GXER9A_RX_CH0n					Yes	BK11				
9A			GXER9A_RX_CH1n					Yes	BH11				
9A			GXER9A_RX_CH2n					Yes	BF11				
9A			GXER9A_RX_CH3n					Yes	BE8				
9A			GXER9A_RX_CH4n					Yes	BD11				
9A			GXER9A_RX_CH5n					Yes	BC8				
9A			GXER9A_RX_CH6n					Yes	BB11				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
9A			GXER9A_RX_CH7n					Yes	BA8				
9A			GXER9A_RX_CH8n					Yes	AY11				
9A			GXER9A_RX_CH9n					Yes	AW8				
9A			GXER9A_RX_CH10n					Yes	AU8				
9A			GXER9A_RX_CH11n					Yes	AR8				
9A			GXER9A_RX_CH12n					Yes	AP5				
9A			GXER9A_RX_CH13n					Yes	AN8				
9A			GXER9A_RX_CH14n					Yes	AM5				
9A			GXER9A_RX_CH15n					Yes	AL8				
9A			GXER9A_RX_CH16n					Yes	AK5				
9A			GXER9A_RX_CH17n					Yes	AJ8				
9A			GXER9A_RX_CH18n					Yes	AH5				
9A			GXER9A_RX_CH19n					Yes	AG8				
9A			GXER9A_RX_CH20n					Yes	AF5				
9A			GXER9A_RX_CH21n					Yes	AE8				
9A			GXER9A_RX_CH22n					Yes	AD5				
9A			GXER9A_RX_CH23n					Yes	AC8				
9A			REFCLK_GXER9A_CH0p						AV12				
9A			REFCLK_GXER9A_CH0n						AV13				
9A			REFCLK_GXER9A_CH1p						AU13				
9A			REFCLK_GXER9A_CH1n						AT13				
9A			REFCLK_GXER9A_CH2p						AP9				
9A			REFCLK_GXER9A_CH2n						AR10				
9A			REFCLK_GXER9A_CH3p						AU11				
9A			REFCLK_GXER9A_CH3n						AT11				
9A			REFCLK_GXER9A_CH4p						AT9				
9A			REFCLK_GXER9A_CH4n						AT10				
9A			REFCLK_GXER9A_CH5p						AU10				
9A			REFCLK_GXER9A_CH5n						AV9				
9A			REFCLK_GXER9A_CH6p						AR11				
9A			REFCLK_GXER9A_CH6n						AP12				
9A			REFCLK_GXER9A_CH7p						AV11				
9A			REFCLK_GXER9A_CH7n						AV10				
9A			REFCLK_GXER9A_CH8p						AR13				
9A			REFCLK_GXER9A_CH8n						AT12				
10A			GXPL10A_TX_CH0p						BL47				
10A			GXPL10A_TX_CH1p						BK49				
10A			GXPL10A_TX_CH2p						BJ47				
10A			GXPL10A_TX_CH3p						BH49				
10A			GXPL10A_TX_CH4p						BG47				
10A			GXPL10A_TX_CH5p						BF49				
10A			GXPL10A_TX_CH6p						BE47				
10A			GXPL10A_TX_CH7p						BD49				
10A			GXPL10A_TX_CH8p						BC47				
10A			GXPL10A_TX_CH9p						BA47				
10A			GXPL10A_TX_CH10p						AW47				
10A			GXPL10A_TX_CH11p						AU47				
10A			GXPL10A_TX_CH12p						AR47				
10A			GXPL10A_TX_CH13p						AN47				
10A			GXPL10A_TX_CH14p						AL47				
10A			GXPL10A_TX_CH15p						AK45				
10A			GXPL10A_TX_CH16p						AJ47				
10A			GXPL10A_TX_CH17p						AH45				
10A			GXPL10A_TX_CH18p						AG47				
10A			GXPL10A_TX_CH19p						AF45				
10A			GXPL10A_TX_CH0n						BL46				
10A			GXPL10A_TX_CH1n						BK48				
10A			GXPL10A_TX_CH2n						BJ46				
10A			GXPL10A_TX_CH3n						BH48				
10A			GXPL10A_TX_CH4n						BG46				
10A			GXPL10A_TX_CH5n						BF48				
10A			GXPL10A_TX_CH6n						BE46				
10A			GXPL10A_TX_CH7n						BD48				
10A			GXPL10A_TX_CH8n						BC46				
10A			GXPL10A_TX_CH9n						BA46				
10A			GXPL10A_TX_CH10n						AW46				
10A			GXPL10A_TX_CH11n						AU46				
10A			GXPL10A_TX_CH12n						AR46				
10A			GXPL10A_TX_CH13n						AN46				
10A			GXPL10A_TX_CH14n						AL46				
10A			GXPL10A_TX_CH15n						AK44				
10A			GXPL10A_TX_CH16n						AJ46				
10A			GXPL10A_TX_CH17n						AH44				
10A			GXPL10A_TX_CH18n						AG46				
10A			GXPL10A_TX_CH19n						AF44				
10A			GXPL10A_RX_CH0p						BG51				
10A			GXPL10A_RX_CH1p						BE51				
10A			GXPL10A_RX_CH2p						BC51				
10A			GXPL10A_RX_CH3p						BB49				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
10A			GXPL10A_RX_CH4p						BA51				
10A			GXPL10A_RX_CH5p						AY49				
10A			GXPL10A_RX_CH6p						AW51				
10A			GXPL10A_RX_CH7p						AV49				
10A			GXPL10A_RX_CH8p						AU51				
10A			GXPL10A_RX_CH9p						AT49				
10A			GXPL10A_RX_CH10p						AR51				
10A			GXPL10A_RX_CH11p						AP49				
10A			GXPL10A_RX_CH12p						AN51				
10A			GXPL10A_RX_CH13p						AM49				
10A			GXPL10A_RX_CH14p						AL51				
10A			GXPL10A_RX_CH15p						AK49				
10A			GXPL10A_RX_CH16p						AJ51				
10A			GXPL10A_RX_CH17p						AH49				
10A			GXPL10A_RX_CH18p						AG51				
10A			GXPL10A_RX_CH19p						AF49				
10A			GXPL10A_RX_CH0n						BG50				
10A			GXPL10A_RX_CH1n						BE50				
10A			GXPL10A_RX_CH2n						BC50				
10A			GXPL10A_RX_CH3n						BB48				
10A			GXPL10A_RX_CH4n						BA50				
10A			GXPL10A_RX_CH5n						AY48				
10A			GXPL10A_RX_CH6n						AW50				
10A			GXPL10A_RX_CH7n						AV48				
10A			GXPL10A_RX_CH8n						AU50				
10A			GXPL10A_RX_CH9n						AT48				
10A			GXPL10A_RX_CH10n						AR50				
10A			GXPL10A_RX_CH11n						AP48				
10A			GXPL10A_RX_CH12n						AN50				
10A			GXPL10A_RX_CH13n						AM48				
10A			GXPL10A_RX_CH14n						AL50				
10A			GXPL10A_RX_CH15n						AK48				
10A			GXPL10A_RX_CH16n						AJ50				
10A			GXPL10A_RX_CH17n						AH48				
10A			GXPL10A_RX_CH18n						AG50				
10A			GXPL10A_RX_CH19n						AF48				
10C			GXPL10C_TX_CH0p						AE47				
10C			GXPL10C_TX_CH1p						AD45				
10C			GXPL10C_TX_CH2p						AC47				
10C			GXPL10C_TX_CH3p						AB45				
10C			GXPL10C_TX_CH4p						AA47				
10C			GXPL10C_TX_CH5p						Y45				
10C			GXPL10C_TX_CH6p						W47				
10C			GXPL10C_TX_CH7p						V45				
10C			GXPL10C_TX_CH8p						U47				
10C			GXPL10C_TX_CH9p						R47				
10C			GXPL10C_TX_CH10p						N47				
10C			GXPL10C_TX_CH11p						L47				
10C			GXPL10C_TX_CH12p						J47				
10C			GXPL10C_TX_CH13p						G47				
10C			GXPL10C_TX_CH14p						F49				
10C			GXPL10C_TX_CH15p						E47				
10C			GXPL10C_TX_CH16p						D49				
10C			GXPL10C_TX_CH17p						C47				
10C			GXPL10C_TX_CH18p						B49				
10C			GXPL10C_TX_CH19p						A47				
10C			GXPL10C_TX_CH0n						AE46				
10C			GXPL10C_TX_CH1n						AD44				
10C			GXPL10C_TX_CH2n						AC46				
10C			GXPL10C_TX_CH3n						AB44				
10C			GXPL10C_TX_CH4n						AA46				
10C			GXPL10C_TX_CH5n						Y44				
10C			GXPL10C_TX_CH6n						W46				
10C			GXPL10C_TX_CH7n						V44				
10C			GXPL10C_TX_CH8n						U46				
10C			GXPL10C_TX_CH9n						R46				
10C			GXPL10C_TX_CH10n						N46				
10C			GXPL10C_TX_CH11n						L46				
10C			GXPL10C_TX_CH12n						J46				
10C			GXPL10C_TX_CH13n						G46				
10C			GXPL10C_TX_CH14n						F48				
10C			GXPL10C_TX_CH15n						E46				
10C			GXPL10C_TX_CH16n						D48				
10C			GXPL10C_TX_CH17n						C46				
10C			GXPL10C_TX_CH18n						B48				
10C			GXPL10C_TX_CH19n						A46				
10C			GXPL10C_RX_CH0p						AE51				
10C			GXPL10C_RX_CH1p						AD49				
10C			GXPL10C_RX_CH2p						AC51				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
10C			GXPL10C_RX_CH3p						AB49				
10C			GXPL10C_RX_CH4p						AA51				
10C			GXPL10C_RX_CH5p						Y49				
10C			GXPL10C_RX_CH6p						W51				
10C			GXPL10C_RX_CH7p						V49				
10C			GXPL10C_RX_CH8p						U51				
10C			GXPL10C_RX_CH9p						T49				
10C			GXPL10C_RX_CH10p						R51				
10C			GXPL10C_RX_CH11p						P49				
10C			GXPL10C_RX_CH12p						N51				
10C			GXPL10C_RX_CH13p						M49				
10C			GXPL10C_RX_CH14p						L51				
10C			GXPL10C_RX_CH15p						K49				
10C			GXPL10C_RX_CH16p						J51				
10C			GXPL10C_RX_CH17p						H49				
10C			GXPL10C_RX_CH18p						G51				
10C			GXPL10C_RX_CH19p						E51				
10C			GXPL10C_RX_CH0n						AE50				
10C			GXPL10C_RX_CH1n						AD48				
10C			GXPL10C_RX_CH2n						AC50				
10C			GXPL10C_RX_CH3n						AB48				
10C			GXPL10C_RX_CH4n						AA50				
10C			GXPL10C_RX_CH5n						Y48				
10C			GXPL10C_RX_CH6n						W50				
10C			GXPL10C_RX_CH7n						V48				
10C			GXPL10C_RX_CH8n						U50				
10C			GXPL10C_RX_CH9n						T48				
10C			GXPL10C_RX_CH10n						R50				
10C			GXPL10C_RX_CH11n						P48				
10C			GXPL10C_RX_CH12n						N50				
10C			GXPL10C_RX_CH13n						M48				
10C			GXPL10C_RX_CH14n						L50				
10C			GXPL10C_RX_CH15n						K48				
10C			GXPL10C_RX_CH16n						J50				
10C			GXPL10C_RX_CH17n						H48				
10C			GXPL10C_RX_CH18n						G50				
10C			GXPL10C_RX_CH19n						E50				
11C			GXPR11C_TX_CH0p						AA5				
11C			GXPR11C_TX_CH1p						W5				
11C			GXPR11C_TX_CH2p						U5				
11C			GXPR11C_TX_CH3p						T7				
11C			GXPR11C_TX_CH4p						R5				
11C			GXPR11C_TX_CH5p						P7				
11C			GXPR11C_TX_CH6p						N5				
11C			GXPR11C_TX_CH7p						M7				
11C			GXPR11C_TX_CH8p						L5				
11C			GXPR11C_TX_CH9p						K7				
11C			GXPR11C_TX_CH10p						J5				
11C			GXPR11C_TX_CH11p						H7				
11C			GXPR11C_TX_CH12p						G5				
11C			GXPR11C_TX_CH13p						F7				
11C			GXPR11C_TX_CH14p						E5				
11C			GXPR11C_TX_CH15p						D7				
11C			GXPR11C_TX_CH16p						C5				
11C			GXPR11C_TX_CH17p						B3				
11C			GXPR11C_TX_CH18p						A5				
11C			GXPR11C_TX_CH19p						B7				
11C			GXPR11C_TX_CH0n						AA6				
11C			GXPR11C_TX_CH1n						W6				
11C			GXPR11C_TX_CH2n						U6				
11C			GXPR11C_TX_CH3n						T8				
11C			GXPR11C_TX_CH4n						R6				
11C			GXPR11C_TX_CH5n						P8				
11C			GXPR11C_TX_CH6n						N6				
11C			GXPR11C_TX_CH7n						M8				
11C			GXPR11C_TX_CH8n						L6				
11C			GXPR11C_TX_CH9n						K8				
11C			GXPR11C_TX_CH10n						J6				
11C			GXPR11C_TX_CH11n						H8				
11C			GXPR11C_TX_CH12n						G6				
11C			GXPR11C_TX_CH13n						F8				
11C			GXPR11C_TX_CH14n						E6				
11C			GXPR11C_TX_CH15n						D8				
11C			GXPR11C_TX_CH16n						C6				
11C			GXPR11C_TX_CH17n						B4				
11C			GXPR11C_TX_CH18n						A6				
11C			GXPR11C_TX_CH19n						B8				
11C			GXPR11C_RX_CH0p						AC1				
11C			GXPR11C_RX_CH1p						AB3				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
11C			GXPRI1C_RX_CH2p						AA1				
11C			GXPRI1C_RX_CH3p						Y3				
11C			GXPRI1C_RX_CH4p						W1				
11C			GXPRI1C_RX_CH5p						V3				
11C			GXPRI1C_RX_CH6p						U1				
11C			GXPRI1C_RX_CH7p						T3				
11C			GXPRI1C_RX_CH8p						R1				
11C			GXPRI1C_RX_CH9p						P3				
11C			GXPRI1C_RX_CH10p						N1				
11C			GXPRI1C_RX_CH11p						M3				
11C			GXPRI1C_RX_CH12p						L1				
11C			GXPRI1C_RX_CH13p						K3				
11C			GXPRI1C_RX_CH14p						J1				
11C			GXPRI1C_RX_CH15p						H3				
11C			GXPRI1C_RX_CH16p						G1				
11C			GXPRI1C_RX_CH17p						F3				
11C			GXPRI1C_RX_CH18p						E1				
11C			GXPRI1C_RX_CH19p						D3				
11C			GXPRI1C_RX_CH0n						AC2				
11C			GXPRI1C_RX_CH1n						AB4				
11C			GXPRI1C_RX_CH2n						AA2				
11C			GXPRI1C_RX_CH3n						Y4				
11C			GXPRI1C_RX_CH4n						W2				
11C			GXPRI1C_RX_CH5n						V4				
11C			GXPRI1C_RX_CH6n						U2				
11C			GXPRI1C_RX_CH7n						T4				
11C			GXPRI1C_RX_CH8n						R2				
11C			GXPRI1C_RX_CH9n						P4				
11C			GXPRI1C_RX_CH10n						N2				
11C			GXPRI1C_RX_CH11n						M4				
11C			GXPRI1C_RX_CH12n						L2				
11C			GXPRI1C_RX_CH13n						K4				
11C			GXPRI1C_RX_CH14n						J2				
11C			GXPRI1C_RX_CH15n						H4				
11C			GXPRI1C_RX_CH16n						G2				
11C			GXPRI1C_RX_CH17n						F4				
11C			GXPRI1C_RX_CH18n						E2				
11C			GXPRI1C_RX_CH19n						D4				
U10_WHR			I_PIN_PERST_N10_P						AK38				
U10_WHR			NODE_ID010_P						AH38				
U10_WHR			NODE_ID110_P						AT42				
U10_WHR			S_STRAP10_P						AM38				
U12_WHR			I_PIN_PERST_N12_P						U39				
U12_WHR			NODE_ID012_P						P41				
U12_WHR			NODE_ID112_P						R41				
U12_WHR			S_STRAP12_P						V38				
U22_WHR			I_PIN_PERST_N22_P						U14				
U22_WHR			NODE_ID022_P						W14				
U22_WHR			NODE_ID122_P						AA14				
U22_WHR			S_STRAP22_P						T14				
2N		47	VREFB2NNO	IO		LVDS2N_1n	No		K39	DQ0	DQ0	DQ0	DQ0
2N		46	VREFB2NNO	IO		LVDS2N_1p	No		L39	DQ0	DQ0	DQ0	DQ0
2N		45	VREFB2NNO	IO		LVDS2N_2n	Yes		P36	DQSn0	DQ0	DQ0	DQ0
2N		44	VREFB2NNO	IO		LVDS2N_2p	Yes		N37	DQSn0	DQ0	DQ0	DQ0
2N		43	VREFB2NNO	IO		LVDS2N_3n	No		M39	DQ0	DQ0	DQ0	DQ0
2N		42	VREFB2NNO	IO		LVDS2N_3p	No		N39	DQ0	DQ0	DQ0	DQ0
2N		41	VREFB2NNO	IO		LVDS2N_4n	Yes		L37	DQSn1	DQSn0/CCn0	DQ0	DQ0
2N		40	VREFB2NNO	IO		LVDS2N_4p	Yes		M37	DQSn1	DQSn0/CCn0	DQ0	DQ0
2N		39	VREFB2NNO	IO		LVDS2N_5n	No		P37	DQ1	DQ0	DQ0	DQ0
2N		38	VREFB2NNO	IO		LVDS2N_5p	No		N38	DQ1	DQ0	DQ0	DQ0
2N		37	VREFB2NNO	IO		LVDS2N_6n	Yes		M36	DQ1	DQ0	DQ0	DQ0
2N		36	VREFB2NNO	IO		LVDS2N_6p	Yes		L36	DQ1	DQ0	DQ0	DQ0
2N		35	VREFB2NNO	IO		LVDS2N_7n	No		H40	DQ2	DQ1	DQ0	DQ0
2N		34	VREFB2NNO	IO		LVDS2N_7p	No		J41	DQ2	DQ1	DQ0	DQ0
2N		33	VREFB2NNO	IO		LVDS2N_8n	Yes		H38	DQSn2	DQ1	DQSn0/CCn0	DQ0
2N		32	VREFB2NNO	IO		LVDS2N_8p	Yes		J38	DQSn2	DQ1	DQSn0/CCn0	DQ0
2N		31	VREFB2NNO	IO		LVDS2N_9n	No		J40	DQ2	DQ1	DQ0	DQ0
2N		30	VREFB2NNO	IO		LVDS2N_9p	No		K40	DQ2	DQ1	DQ0	DQ0
2N		29	VREFB2NNO	IO	PLL_2N_CLKOUT1n	LVDS2N_10n	Yes		K38	DQSn3	DQSn1/CCn1	DQ0	DQ0
2N		28	VREFB2NNO	IO	PLL_2N_CLKOUT1p,PLL_2N_CLKOUT1,PLL_2N_FB1	LVDS2N_10p	Yes		L38	DQSn3	DQSn1/CCn1	DQ0	DQ0
2N		27	VREFB2NNO	IO		LVDS2N_11n	No		H42	DQ3	DQ1	DQ0	DQ0
2N		26	VREFB2NNO	IO	RZQ_2N	LVDS2N_11p	No		H43	DQ3	DQ1	DQ0	DQ0
2N		25	VREFB2NNO	IO	CLK_2N_1n	LVDS2N_12n	Yes		G40	DQ3	DQ1	DQ0	DQ0
2N		24	VREFB2NNO	IO	CLK_2N_1p	LVDS2N_12p	Yes		H39	DQ3	DQ1	DQ0	DQ0
2N		23	VREFB2NNO	IO	CLK_2N_0n	LVDS2N_13n	No		G44	DQ4	DQ2	DQ1	DQ0
2N		22	VREFB2NNO	IO	CLK_2N_0p	LVDS2N_13p	No		H44	DQ4	DQ2	DQ1	DQ0
2N		21	VREFB2NNO	IO		LVDS2N_14n	Yes		G41	DQSn4	DQ2	DQ1	DQSn0/CCn0
2N		20	VREFB2NNO	IO		LVDS2N_14p	Yes		F41	DQSn4	DQ2	DQ1	DQSn0/CCn0
2N		19	VREFB2NNO	IO	PLL_2N_CLKOUT0n	LVDS2N_15n	No		E43	DQ4	DQ2	DQ1	DQ0

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2N		18	VREFB2NNO	IO	PLL_2N_CLKOUT0,PLL_2N_CLKOUT0,PLL_2N_FB0	LVD52N_15p	No		F43	DQ4	DQ2	DQ1	DQ0
2N		17	VREFB2NNO	IO		LVD52N_16n	Yes		G42	DQ5n5	DQ5n2/CQn2	DQ1	DQ0
2N		16	VREFB2NNO	IO		LVD52N_16p	Yes		F42	DQ55	DQ52/CQ2	DQ1	DQ0
2N		15	VREFB2NNO	IO		LVD52N_17n	No		E44	DQ5	DQ2	DQ1	DQ0
2N		14	VREFB2NNO	IO		LVD52N_17p	No		F44	DQ5	DQ2	DQ1	DQ0
2N		13	VREFB2NNO	IO		LVD52N_18n	Yes		D41	DQ5	DQ2	DQ1	DQ0
2N		12	VREFB2NNO	IO		LVD52N_18p	Yes		E41	DQ5	DQ2	DQ1	DQ0
2N		11	VREFB2NNO	IO		LVD52N_19n	No		A42	DQ6	DQ3	DQ1	DQ0
2N		10	VREFB2NNO	IO		LVD52N_19p	No		A43	DQ6	DQ3	DQ1	DQ0
2N		9	VREFB2NNO	IO		LVD52N_20n	Yes		D42	DQ5n6	DQ3	DQ5n1/CQn1	DQ0
2N		8	VREFB2NNO	IO		LVD52N_20p	Yes		D43	DQ56	DQ3	DQ51/CQ1	DQ0
2N		7	VREFB2NNO	IO		LVD52N_21n	No		C43	DQ6	DQ3	DQ1	DQ0
2N		6	VREFB2NNO	IO		LVD52N_21p	No		C44	DQ6	DQ3	DQ1	DQ0
2N		5	VREFB2NNO	IO		LVD52N_22n	Yes		C42	DQ5n7	DQ5n3/CQn3	DQ1	DQ0
2N		4	VREFB2NNO	IO		LVD52N_22p	Yes		B42	DQ57	DQ53/CQ3	DQ1	DQ0
2N		3	VREFB2NNO	IO		LVD52N_23n	No		B44	DQ7	DQ3	DQ1	DQ0
2N		2	VREFB2NNO	IO		LVD52N_23p	No		A44	DQ7	DQ3	DQ1	DQ0
2N		1	VREFB2NNO	IO		LVD52N_24n	Yes		B41	DQ7	DQ3	DQ1	DQ0
2N		0	VREFB2NNO	IO		LVD52N_24p	Yes		A41	DQ7	DQ3	DQ1	DQ0
2M		47	VREFB2MNO	IO		LVD52M_1n	No		A37	DQ8	DQ4	DQ2	DQ1
2M		46	VREFB2MNO	IO		LVD52M_1p	No		B37	DQ8	DQ4	DQ2	DQ1
2M		45	VREFB2MNO	IO		LVD52M_2n	Yes		B40	DQ5n8	DQ4	DQ2	DQ1
2M		44	VREFB2MNO	IO		LVD52M_2p	Yes		C40	DQ58	DQ4	DQ2	DQ1
2M		43	VREFB2MNO	IO		LVD52M_3n	No		C38	DQ8	DQ4	DQ2	DQ1
2M		42	VREFB2MNO	IO		LVD52M_3p	No		D38	DQ8	DQ4	DQ2	DQ1
2M		41	VREFB2MNO	IO		LVD52M_4n	Yes		B39	DQ5n9	DQ5n4/CQn4	DQ2	DQ1
2M		40	VREFB2MNO	IO		LVD52M_4p	Yes		C39	DQ59	DQ54/CQ4	DQ2	DQ1
2M		39	VREFB2MNO	IO		LVD52M_5n	No		D37	DQ9	DQ4	DQ2	DQ1
2M		38	VREFB2MNO	IO		LVD52M_5p	No		C37	DQ9	DQ4	DQ2	DQ1
2M		37	VREFB2MNO	IO		LVD52M_6n	Yes		A38	DQ9	DQ4	DQ2	DQ1
2M		36	VREFB2MNO	IO		LVD52M_6p	Yes		A39	DQ9	DQ4	DQ2	DQ1
2M		35	VREFB2MNO	IO		LVD52M_7n	No		F38	DQ10	DQ5	DQ2	DQ1
2M		34	VREFB2MNO	IO		LVD52M_7p	No		F37	DQ10	DQ5	DQ2	DQ1
2M		33	VREFB2MNO	IO		LVD52M_8n	Yes		E40	DQ5n10	DQ5	DQ5n2/CQn2	DQ1
2M		32	VREFB2MNO	IO		LVD52M_8p	Yes		D40	DQ510	DQ5	DQ52/CQ2	DQ1
2M		31	VREFB2MNO	IO		LVD52M_9n	No		G36	DQ10	DQ5	DQ2	DQ1
2M		30	VREFB2MNO	IO		LVD52M_9p	No		F36	DQ10	DQ5	DQ2	DQ1
2M		29	VREFB2MNO	IO	PLL_2M_CLKOUT1n	LVD52M_10n	Yes		G39	DQ5n11	DQ5n5/CQn5	DQ2	DQ1
2M		28	VREFB2MNO	IO	PLL_2M_CLKOUT1p,PLL_2M_CLKOUT1,PLL_2M_FB1	LVD52M_10p	Yes		F39	DQ511	DQ55/CQ5	DQ2	DQ1
2M		27	VREFB2MNO	IO		LVD52M_11n	No		E36	DQ11	DQ5	DQ2	DQ1
2M		26	VREFB2MNO	IO	RZQ_2M	LVD52M_11p	No		D36	DQ11	DQ5	DQ2	DQ1
2M		25	VREFB2MNO	IO	CLK_2M_1n	LVD52M_12n	Yes		E39	DQ11	DQ5	DQ2	DQ1
2M		24	VREFB2MNO	IO	CLK_2M_1p	LVD52M_12p	Yes		E38	DQ11	DQ5	DQ2	DQ1
2M		23	VREFB2MNO	IO	CLK_2M_0n	LVD52M_13n	No		K34	DQ12	DQ6	DQ3	DQ1
2M		22	VREFB2MNO	IO	CLK_2M_0p	LVD52M_13p	No		K35	DQ12	DQ6	DQ3	DQ1
2M		21	VREFB2MNO	IO		LVD52M_14n	Yes		K36	DQ5n12	DQ6	DQ3	DQ5n1/CQn1
2M		20	VREFB2MNO	IO		LVD52M_14p	Yes		J37	DQ512	DQ6	DQ3	DQ51/CQ1
2M		19	VREFB2MNO	IO	PLL_2M_CLKOUT0n	LVD52M_15n	No		H34	DQ12	DQ6	DQ3	DQ1
2M		18	VREFB2MNO	IO	PLL_2M_CLKOUT0p,PLL_2M_CLKOUT0,PLL_2M_FB0	LVD52M_15p	No		H35	DQ12	DQ6	DQ3	DQ1
2M		17	VREFB2MNO	IO		LVD52M_16n	Yes		H37	DQ5n13	DQ5n6/CQn6	DQ3	DQ1
2M		16	VREFB2MNO	IO		LVD52M_16p	Yes		G37	DQ513	DQ56/CQ6	DQ3	DQ1
2M		15	VREFB2MNO	IO		LVD52M_17n	No		J33	DQ13	DQ6	DQ3	DQ1
2M		14	VREFB2MNO	IO		LVD52M_17p	No		H33	DQ13	DQ6	DQ3	DQ1
2M		13	VREFB2MNO	IO		LVD52M_18n	Yes		J35	DQ13	DQ6	DQ3	DQ1
2M		12	VREFB2MNO	IO		LVD52M_18p	Yes		J36	DQ13	DQ6	DQ3	DQ1
2M		11	VREFB2MNO	IO		LVD52M_19n	No		N34	DQ14	DQ7	DQ3	DQ1
2M		10	VREFB2MNO	IO		LVD52M_19p	No		N33	DQ14	DQ7	DQ3	DQ1
2M		9	VREFB2MNO	IO		LVD52M_20n	Yes		R35	DQ5n14	DQ7	DQ5n3/CQn3	DQ1
2M		8	VREFB2MNO	IO		LVD52M_20p	Yes		P35	DQ514	DQ7	DQ53/CQ3	DQ1
2M		7	VREFB2MNO	IO		LVD52M_21n	No		L33	DQ14	DQ7	DQ3	DQ1
2M		6	VREFB2MNO	IO		LVD52M_21p	No		K33	DQ14	DQ7	DQ3	DQ1
2M		5	VREFB2MNO	IO		LVD52M_22n	Yes		M34	DQ5n15	DQ5n7/CQn7	DQ3	DQ1
2M		4	VREFB2MNO	IO		LVD52M_22p	Yes		L34	DQ515	DQ57/CQ7	DQ3	DQ1
2M		3	VREFB2MNO	IO		LVD52M_23n	No		R33	DQ15	DQ7	DQ3	DQ1
2M		2	VREFB2MNO	IO		LVD52M_23p	No		P33	DQ15	DQ7	DQ3	DQ1
2M		1	VREFB2MNO	IO		LVD52M_24n	Yes		N35	DQ15	DQ7	DQ3	DQ1
2M		0	VREFB2MNO	IO		LVD52M_24p	Yes		M35	DQ15	DQ7	DQ3	DQ1
2L		47	VREFB2LNO	IO		LVD52L_1n	No		A32	DQ16	DQ8	DQ4	DQ2
2L		46	VREFB2LNO	IO		LVD52L_1p	No		B32	DQ16	DQ8	DQ4	DQ2
2L		45	VREFB2LNO	IO		LVD52L_2n	Yes		A36	DQ5n16	DQ8	DQ4	DQ2
2L		44	VREFB2LNO	IO		LVD52L_2p	Yes		B36	DQ516	DQ8	DQ4	DQ2
2L		43	VREFB2LNO	IO		LVD52L_3n	No		A31	DQ16	DQ8	DQ4	DQ2
2L		42	VREFB2LNO	IO		LVD52L_3p	No		B31	DQ16	DQ8	DQ4	DQ2
2L		41	VREFB2LNO	IO		LVD52L_4n	Yes		B35	DQ5n17	DQ5n8/CQn8	DQ4	DQ2
2L		40	VREFB2LNO	IO		LVD52L_4p	Yes		C35	DQ517	DQ58/CQ8	DQ4	DQ2
2L		39	VREFB2LNO	IO		LVD52L_5n	No		C32	DQ17	DQ8	DQ4	DQ2
2L		38	VREFB2LNO	IO		LVD52L_5p	No		C33	DQ17	DQ8	DQ4	DQ2
2L		37	VREFB2LNO	IO		LVD52L_6n	Yes		A34	DQ17	DQ8	DQ4	DQ2
2L		36	VREFB2LNO	IO		LVD52L_6p	Yes		A33	DQ17	DQ8	DQ4	DQ2

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2L		35	VREFB2LNO	IO		LVD52L 7n	No		D32	DQ18	DQ9	DQ4	DQ2
2L		34	VREFB2LNO	IO		LVD52L 7p	No		D31	DQ18	DQ9	DQ4	DQ2
2L		33	VREFB2LNO	IO		LVD52L 8n	Yes		D35	DQSn18	DQ9	DQSn4/CQn4	DQ2
2L		32	VREFB2LNO	IO		LVD52L 8p	Yes		E35	DQSn18	DQ9	DQSn4/CQ4	DQ2
2L		31	VREFB2LNO	IO		LVD52L 9n	No		E31	DQ18	DQ9	DQ4	DQ2
2L		30	VREFB2LNO	IO		LVD52L 9p	No		F31	DQ18	DQ9	DQ4	DQ2
2L		29	VREFB2LNO	IO	PLL_2L_CLKOUT1n	LVD52L 10n	Yes		B34	DQSn19	DQSn9/CQn9	DQ4	DQ2
2L		28	VREFB2LNO	IO	PLL_2L_CLKOUT1p,PLL_2L_CLKOUT1,PLL_2L_FB1	LVD52L 10p	Yes		C34	DQSn19	DQSn9/CQ9	DQ4	DQ2
2L		27	VREFB2LNO	IO		LVD52L 11n	No		E30	DQ19	DQ9	DQ4	DQ2
2L		26	VREFB2LNO	IO	RZQ_2L	LVD52L 11p	No		F29	DQ19	DQ9	DQ4	DQ2
2L		25	VREFB2LNO	IO	CLK_2L_1n	LVD52L 12n	Yes		D33	DQ19	DQ9	DQ4	DQ2
2L		24	VREFB2LNO	IO	CLK_2L_1p	LVD52L 12p	Yes		E33	DQ19	DQ9	DQ4	DQ2
2L		23	VREFB2LNO	IO	CLK_2L_0n	LVD52L 13n	No		G30	DQ20	DQ10	DQ5	DQ2
2L		22	VREFB2LNO	IO	CLK_2L_0p	LVD52L 13p	No		G31	DQ20	DQ10	DQ5	DQ2
2L		21	VREFB2LNO	IO		LVD52L 14n	Yes		G34	DQSn20	DQ10	DQ5	DQSn2/CQn2
2L		20	VREFB2LNO	IO		LVD52L 14p	Yes		G35	DQSn20	DQ10	DQ5	DQSn2/CQ2
2L		19	VREFB2LNO	IO	PLL_2L_CLKOUT0n	LVD52L 15n	No		J30	DQ20	DQ10	DQ5	DQ2
2L		18	VREFB2LNO	IO	PLL_2L_CLKOUT0p,PLL_2L_CLKOUT0,PLL_2L_FB0	LVD52L 15p	No		H30	DQ20	DQ10	DQ5	DQ2
2L		17	VREFB2LNO	IO		LVD52L 16n	Yes		E34	DQSn21	DQSn10/CQn10	DQ5	DQ2
2L		16	VREFB2LNO	IO		LVD52L 16p	Yes		F34	DQSn21	DQSn10/CQ10	DQ5	DQ2
2L		15	VREFB2LNO	IO		LVD52L 17n	No		H29	DQ21	DQ10	DQ5	DQ2
2L		14	VREFB2LNO	IO		LVD52L 17p	No		G29	DQ21	DQ10	DQ5	DQ2
2L		13	VREFB2LNO	IO		LVD52L 18n	Yes		F32	DQ21	DQ10	DQ5	DQ2
2L		12	VREFB2LNO	IO		LVD52L 18p	Yes		F33	DQ21	DQ10	DQ5	DQ2
2L		11	VREFB2LNO	IO		LVD52L 19n	No		M31	DQ22	DQ11	DQ5	DQ2
2L		10	VREFB2LNO	IO		LVD52L 19p	No		N32	DQ22	DQ11	DQ5	DQ2
2L		9	VREFB2LNO	IO		LVD52L 20n	Yes		M32	DQSn22	DQ11	DQSn5/CQn5	DQ2
2L		8	VREFB2LNO	IO		LVD52L 20p	Yes		L32	DQSn22	DQ11	DQSn5/CQ5	DQ2
2L		7	VREFB2LNO	IO		LVD52L 21n	No		M30	DQ22	DQ11	DQ5	DQ2
2L		6	VREFB2LNO	IO		LVD52L 21p	No		L31	DQ22	DQ11	DQ5	DQ2
2L		5	VREFB2LNO	IO		LVD52L 22n	Yes		H32	DQSn23	DQSn11/CQn11	DQ5	DQ2
2L		4	VREFB2LNO	IO		LVD52L 22p	Yes		G32	DQSn23	DQSn11/CQ11	DQ5	DQ2
2L		3	VREFB2LNO	IO		LVD52L 23n	No		K31	DQ23	DQ11	DQ5	DQ2
2L		2	VREFB2LNO	IO		LVD52L 23p	No		K30	DQ23	DQ11	DQ5	DQ2
2L		1	VREFB2LNO	IO		LVD52L 24n	Yes		J32	DQ23	DQ11	DQ5	DQ2
2L		0	VREFB2LNO	IO		LVD52L 24p	Yes		J31	DQ23	DQ11	DQ5	DQ2
2K		47	VREFB2KNO	IO		LVD52K 1n	No		E29	DQ24	DQ12	DQ6	DQ3
2K		46	VREFB2KNO	IO		LVD52K 1p	No		D30	DQ24	DQ12	DQ6	DQ3
2K		45	VREFB2KNO	IO		LVD52K 2n	Yes		B30	DQSn24	DQ12	DQ6	DQ3
2K		44	VREFB2KNO	IO		LVD52K 2p	Yes		C30	DQSn24	DQ12	DQ6	DQ3
2K		43	VREFB2KNO	IO		LVD52K 3n	No		C28	DQ24	DQ12	DQ6	DQ3
2K		42	VREFB2KNO	IO		LVD52K 3p	No		D28	DQ24	DQ12	DQ6	DQ3
2K		41	VREFB2KNO	IO		LVD52K 4n	Yes		B29	DQSn25	DQSn12/CQn12	DQ6	DQ3
2K		40	VREFB2KNO	IO		LVD52K 4p	Yes		C29	DQSn25	DQSn12/CQ12	DQ6	DQ3
2K		39	VREFB2KNO	IO		LVD52K 5n	No		E28	DQ25	DQ12	DQ6	DQ3
2K		38	VREFB2KNO	IO		LVD52K 5p	No		F28	DQ25	DQ12	DQ6	DQ3
2K		37	VREFB2KNO	IO		LVD52K 6n	Yes		A28	DQ25	DQ12	DQ6	DQ3
2K		36	VREFB2KNO	IO		LVD52K 6p	Yes		A29	DQ25	DQ12	DQ6	DQ3
2F		11	VREFB2FNO	IO		LVD52F 19n	No		BE28	DQ38	DQ19	DQ9	DQ4
2F		10	VREFB2FNO	IO		LVD52F 19p	No		BD28	DQ38	DQ19	DQ9	DQ4
2F		9	VREFB2FNO	IO		LVD52F 20n	Yes		BB25	DQSn38	DQ19	DQSn9/CQn9	DQ4
2F		8	VREFB2FNO	IO		LVD52F 20p	Yes		BB26	DQSn38	DQ19	DQSn9/CQ9	DQ4
2F		7	VREFB2FNO	IO		LVD52F 21n	No		BC27	DQ38	DQ19	DQ9	DQ4
2F		6	VREFB2FNO	IO		LVD52F 21p	No		BC28	DQ38	DQ19	DQ9	DQ4
2F		5	VREFB2FNO	IO		LVD52F 22n	Yes		BB27	DQSn39	DQSn19/CQn19	DQ9	DQ4
2F		4	VREFB2FNO	IO		LVD52F 22p	Yes		BA27	DQSn39	DQSn19/CQ19	DQ9	DQ4
2F		3	VREFB2FNO	IO		LVD52F 23n	No		BA28	DQ39	DQ19	DQ9	DQ4
2F		2	VREFB2FNO	IO		LVD52F 23p	No		AY28	DQ39	DQ19	DQ9	DQ4
2F		1	VREFB2FNO	IO		LVD52F 24n	Yes		BD26	DQ39	DQ19	DQ9	DQ4
2F		0	VREFB2FNO	IO		LVD52F 24p	Yes		BD27	DQ39	DQ19	DQ9	DQ4
2C		47	VREFB2CNO	IO		LVD52C 1n	No		BK31	DQ40	DQ20	DQ10	DQ5
2C		46	VREFB2CNO	IO		LVD52C 1p	No		BJ30	DQ40	DQ20	DQ10	DQ5
2C		45	VREFB2CNO	IO		LVD52C 2n	Yes		BJ28	DQSn40	DQ20	DQ10	DQ5
2C		44	VREFB2CNO	IO		LVD52C 2p	Yes		BK29	DQSn40	DQ20	DQ10	DQ5
2C		43	VREFB2CNO	IO		LVD52C 3n	No		BL31	DQ40	DQ20	DQ10	DQ5
2C		42	VREFB2CNO	IO		LVD52C 3p	No		BL32	DQ40	DQ20	DQ10	DQ5
2C		41	VREFB2CNO	IO		LVD52C 4n	Yes		BK28	DQSn41	DQSn20/CQn20	DQ10	DQ5
2C		40	VREFB2CNO	IO		LVD52C 4p	Yes		BL28	DQSn41	DQSn20/CQ20	DQ10	DQ5
2C		39	VREFB2CNO	IO		LVD52C 5n	No		BJ32	DQ41	DQ20	DQ10	DQ5
2C		38	VREFB2CNO	IO		LVD52C 5p	No		BJ31	DQ41	DQ20	DQ10	DQ5
2C		37	VREFB2CNO	IO		LVD52C 6n	Yes		BK30	DQ41	DQ20	DQ10	DQ5
2C		36	VREFB2CNO	IO		LVD52C 6p	Yes		BL29	DQ41	DQ20	DQ10	DQ5
2C		35	VREFB2CNO	IO		LVD52C 7n	No		BH30	DQ42	DQ21	DQ10	DQ5
2C		34	VREFB2CNO	IO		LVD52C 7p	No		BG30	DQ42	DQ21	DQ10	DQ5
2C		33	VREFB2CNO	IO		LVD52C 8n	Yes		BH28	DQSn42	DQ21	DQSn10/CQn10	DQ5
2C		32	VREFB2CNO	IO		LVD52C 8p	Yes		BH29	DQSn42	DQ21	DQSn10/CQ10	DQ5
2C		31	VREFB2CNO	IO		LVD52C 9n	No		BH32	DQ42	DQ21	DQ10	DQ5
2C		30	VREFB2CNO	IO		LVD52C 9p	No		BG32	DQ42	DQ21	DQ10	DQ5
2C		29	VREFB2CNO	IO	PLL_2C_CLKOUT1n	LVD52C 10n	Yes		BF27	DQSn43	DQSn21/CQn21	DQ10	DQ5



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2C		28	VREFB2CNO	IO	PLL_2C_CLKOUT1p,PLL_2C_CLKOUT1,PLL_2C_FB1	LVD52C_10p	Yes		BG27	DQS43	DQS21/CQ21	DQ10	DQ5
2C		27	VREFB2CNO	IO		LVD52C_11n	No		BG31	DQ43	DQ21	DQ10	DQ5
2C		26	VREFB2CNO	IO	RZQ_2C	LVD52C_11p	No		BF32	DQ43	DQ21	DQ10	DQ5
2C		25	VREFB2CNO	IO	CLK_2C_1n	LVD52C_12n	Yes		BF28	DQ43	DQ21	DQ10	DQ5
2C		24	VREFB2CNO	IO	CLK_2C_1p	LVD52C_12p	Yes		BG29	DQ43	DQ21	DQ10	DQ5
2C		23	VREFB2CNO	IO	CLK_2C_0n	LVD52C_13n	No		BB31	DQ44	DQ22	DQ11	DQ5
2C		22	VREFB2CNO	IO	CLK_2C_0p	LVD52C_13p	No		BB30	DQ44	DQ22	DQ11	DQ5
2C		21	VREFB2CNO	IO		LVD52C_14n	Yes		BC30	DQSn44	DQ22	DQ11	DQSn5/CQn5
2C		20	VREFB2CNO	IO		LVD52C_14p	Yes		BC29	DQSn44	DQ22	DQ11	DQSn5/CQn5
2C		19	VREFB2CNO	IO	PLL_2C_CLKOUT0n	LVD52C_15n	No		BD32	DQ44	DQ22	DQ11	DQ5
2C		18	VREFB2CNO	IO	PLL_2C_CLKOUT0p,PLL_2C_CLKOUT0,PLL_2C_FB0	LVD52C_15p	No		BD31	DQ44	DQ22	DQ11	DQ5
2C		17	VREFB2CNO	IO		LVD52C_16n	Yes		BE30	DQSn45	DQSn22/CQn22	DQ11	DQ5
2C		16	VREFB2CNO	IO		LVD52C_16p	Yes		BD30	DQSn45	DQSn22/CQn22	DQ11	DQ5
2C		15	VREFB2CNO	IO		LVD52C_17n	No		BF31	DQ45	DQ22	DQ11	DQ5
2C		14	VREFB2CNO	IO		LVD52C_17p	No		BE31	DQ45	DQ22	DQ11	DQ5
2C		13	VREFB2CNO	IO		LVD52C_18n	Yes		BF29	DQ45	DQ22	DQ11	DQ5
2C		12	VREFB2CNO	IO		LVD52C_18p	Yes		BE29	DQ45	DQ22	DQ11	DQ5
2C		11	VREFB2CNO	IO		LVD52C_19n	No		AY29	DQ46	DQ23	DQ11	DQ5
2C		10	VREFB2CNO	IO		LVD52C_19p	No		AY30	DQ46	DQ23	DQ11	DQ5
2C		9	VREFB2CNO	IO		LVD52C_20n	Yes		AW28	DQSn46	DQ23	DQSn11/CQn11	DQ5
2C		8	VREFB2CNO	IO		LVD52C_20p	Yes		AV28	DQSn46	DQ23	DQSn11/CQn11	DQ5
2C		7	VREFB2CNO	IO		LVD52C_21n	No		AW30	DQ46	DQ23	DQ11	DQ5
2C		6	VREFB2CNO	IO		LVD52C_21p	No		AV30	DQ46	DQ23	DQ11	DQ5
2C		5	VREFB2CNO	IO		LVD52C_22n	Yes		BA29	DQSn47	DQSn23/CQn23	DQ11	DQ5
2C		4	VREFB2CNO	IO		LVD52C_22p	Yes		BB29	DQSn47	DQSn23/CQn23	DQ11	DQ5
2C		3	VREFB2CNO	IO		LVD52C_23n	No		AU29	DQ47	DQ23	DQ11	DQ5
2C		2	VREFB2CNO	IO		LVD52C_23p	No		AT29	DQ47	DQ23	DQ11	DQ5
2C		1	VREFB2CNO	IO		LVD52C_24n	Yes		AV29	DQ47	DQ23	DQ11	DQ5
2C		0	VREFB2CNO	IO		LVD52C_24p	Yes		AU30	DQ47	DQ23	DQ11	DQ5
2B		47	VREFB2BNO	IO		LVD52B_1n	No		BA33	DQ48	DQ24	DQ12	DQ6
2B		46	VREFB2BNO	IO		LVD52B_1p	No		AY33	DQ48	DQ24	DQ12	DQ6
2B		45	VREFB2BNO	IO		LVD52B_2n	Yes		AV32	DQSn48	DQ24	DQ12	DQ6
2B		44	VREFB2BNO	IO		LVD52B_2p	Yes		AU32	DQSn48	DQ24	DQ12	DQ6
2B		43	VREFB2BNO	IO		LVD52B_3n	No		AW33	DQ48	DQ24	DQ12	DQ6
2B		42	VREFB2BNO	IO		LVD52B_3p	No		AV33	DQ48	DQ24	DQ12	DQ6
2B		41	VREFB2BNO	IO		LVD52B_4n	Yes		AU31	DQSn49	DQSn24/CQn24	DQ12	DQ6
2B		40	VREFB2BNO	IO		LVD52B_4p	Yes		AT31	DQSn49	DQSn24/CQn24	DQ12	DQ6
2B		39	VREFB2BNO	IO		LVD52B_5n	No		AT32	DQ49	DQ24	DQ12	DQ6
2B		38	VREFB2BNO	IO		LVD52B_5p	No		AT33	DQ49	DQ24	DQ12	DQ6
2B		37	VREFB2BNO	IO		LVD52B_6n	Yes		AW32	DQ49	DQ24	DQ12	DQ6
2B		36	VREFB2BNO	IO		LVD52B_6p	Yes		AW31	DQ49	DQ24	DQ12	DQ6
2B		35	VREFB2BNO	IO		LVD52B_7n	No		BD33	DQ50	DQ25	DQ12	DQ6
2B		34	VREFB2BNO	IO		LVD52B_7p	No		BE33	DQ50	DQ25	DQ12	DQ6
2B		33	VREFB2BNO	IO		LVD52B_8n	Yes		AY31	DQSn50	DQ25	DQSn12/CQn12	DQ6
2B		32	VREFB2BNO	IO		LVD52B_8p	Yes		BA31	DQSn50	DQ25	DQSn12/CQn12	DQ6
2B		31	VREFB2BNO	IO		LVD52B_9n	No		BE34	DQ50	DQ25	DQ12	DQ6
2B		30	VREFB2BNO	IO		LVD52B_9p	No		BE35	DQ50	DQ25	DQ12	DQ6
2B		29	VREFB2BNO	IO	PLL_2B_CLKOUT1n	LVD52B_10n	Yes		BB32	DQSn51	DQSn25/CQn25	DQ12	DQ6
2B		28	VREFB2BNO	IO	PLL_2B_CLKOUT1p,PLL_2B_CLKOUT1,PLL_2B_FB1	LVD52B_10p	Yes		BA32	DQSn51	DQSn25/CQn25	DQ12	DQ6
2B		27	VREFB2BNO	IO		LVD52B_11n	No		BC34	DQ51	DQ25	DQ12	DQ6
2B		26	VREFB2BNO	IO	RZQ_2B	LVD52B_11p	No		BB34	DQ51	DQ25	DQ12	DQ6
2B		25	VREFB2BNO	IO	CLK_2B_1n	LVD52B_12n	Yes		BC32	DQ51	DQ25	DQ12	DQ6
2B		24	VREFB2BNO	IO	CLK_2B_1p	LVD52B_12p	Yes		BC33	DQ51	DQ25	DQ12	DQ6
2B		23	VREFB2BNO	IO	CLK_2B_0n	LVD52B_13n	No		BG36	DQ52	DQ26	DQ13	DQ6
2B		22	VREFB2BNO	IO	CLK_2B_0p	LVD52B_13p	No		BG35	DQ52	DQ26	DQ13	DQ6
2B		21	VREFB2BNO	IO		LVD52B_14n	Yes		BH33	DQSn52	DQ26	DQ13	DQSn6/CQn6
2B		20	VREFB2BNO	IO		LVD52B_14p	Yes		BJ33	DQSn52	DQ26	DQ13	DQSn6/CQn6
2B		19	VREFB2BNO	IO	PLL_2B_CLKOUT0n	LVD52B_15n	No		BG37	DQ52	DQ26	DQ13	DQ6
2B		18	VREFB2BNO	IO	PLL_2B_CLKOUT0p,PLL_2B_CLKOUT0,PLL_2B_FB0	LVD52B_15p	No		BH37	DQ52	DQ26	DQ13	DQ6
2B		17	VREFB2BNO	IO		LVD52B_16n	Yes		BG34	DQSn53	DQSn26/CQn26	DQ13	DQ6
2B		16	VREFB2BNO	IO		LVD52B_16p	Yes		BH34	DQSn53	DQSn26/CQn26	DQ13	DQ6
2B		15	VREFB2BNO	IO		LVD52B_17n	No		BF37	DQ53	DQ26	DQ13	DQ6
2B		14	VREFB2BNO	IO		LVD52B_17p	No		BF36	DQ53	DQ26	DQ13	DQ6
2B		13	VREFB2BNO	IO		LVD52B_18n	Yes		BF34	DQ53	DQ26	DQ13	DQ6
2B		12	VREFB2BNO	IO		LVD52B_18p	Yes		BF33	DQ53	DQ26	DQ13	DQ6
2B		11	VREFB2BNO	IO		LVD52B_19n	No		BH35	DQ54	DQ27	DQ13	DQ6
2B		10	VREFB2BNO	IO		LVD52B_19p	No		BJ36	DQ54	DQ27	DQ13	DQ6
2B		9	VREFB2BNO	IO		LVD52B_20n	Yes		BK33	DQSn54	DQ27	DQSn13/CQn13	DQ6
2B		8	VREFB2BNO	IO		LVD52B_20p	Yes		BL33	DQSn54	DQ27	DQSn13/CQn13	DQ6
2B		7	VREFB2BNO	IO		LVD52B_21n	No		BJ37	DQ54	DQ27	DQ13	DQ6
2B		6	VREFB2BNO	IO		LVD52B_21p	No		BK36	DQ54	DQ27	DQ13	DQ6
2B		5	VREFB2BNO	IO		LVD52B_22n	Yes		BK34	DQSn55	DQSn27/CQn27	DQ13	DQ6
2B		4	VREFB2BNO	IO		LVD52B_22p	Yes		BL34	DQSn55	DQSn27/CQn27	DQ13	DQ6
2B		3	VREFB2BNO	IO		LVD52B_23n	No		BL36	DQ55	DQ27	DQ13	DQ6
2B		2	VREFB2BNO	IO		LVD52B_23p	No		BL37	DQ55	DQ27	DQ13	DQ6
2B		1	VREFB2BNO	IO		LVD52B_24n	Yes		BJ35	DQ55	DQ27	DQ13	DQ6
2A		0	VREFB2BNO	IO		LVD52B_24p	Yes		BK35	DQ55	DQ27	DQ13	DQ6
2A		47	VREFB2ANO	IO		LVD52A_1n	No		AU35	DQ56	DQ28	DQ14	DQ7
2A		46	VREFB2ANO	IO		LVD52A_1p	No		AT34	DQ56	DQ28	DQ14	DQ7

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2A	45	VREFB2ANO	IO			LVD52A_2n	Yes		BA36	DQSn56	DQ28	DQ14	DQ7
2A	44	VREFB2ANO	IO			LVD52A_2p	Yes		AY36	DQSn56	DQ28	DQ14	DQ7
2A	43	VREFB2ANO	IO			LVD52A_3n	No		AU34	DQ56	DQ28	DQ14	DQ7
2A	42	VREFB2ANO	IO			LVD52A_3p	No		AV34	DQ56	DQ28	DQ14	DQ7
2A	41	VREFB2ANO	IO			LVD52A_4n	Yes		AY35	DQSn57	DQSn28/CQn28	DQ14	DQ7
2A	40	VREFB2ANO	IO			LVD52A_4p	Yes		AW35	DQSn57	DQSn28/CQn28	DQ14	DQ7
2A	39	VREFB2ANO	IO			LVD52A_5n	No		BA34	DQ57	DQ28	DQ14	DQ7
2A	38	VREFB2ANO	IO			LVD52A_5p	No		AY34	DQ57	DQ28	DQ14	DQ7
2A	37	VREFB2ANO	IO			LVD52A_6n	Yes		AW36	DQ57	DQ28	DQ14	DQ7
2A	36	VREFB2ANO	IO			LVD52A_6p	Yes		AV35	DQ57	DQ28	DQ14	DQ7
2A	35	VREFB2ANO	IO			LVD52A_7n	No		BD36	DQ58	DQ29	DQ14	DQ7
2A	34	VREFB2ANO	IO			LVD52A_7p	No		BE36	DQ58	DQ29	DQ14	DQ7
2A	33	VREFB2ANO	IO			LVD52A_8n	Yes		BE38	DQSn58	DQ29	DQSn14/CQn14	DQ7
2A	32	VREFB2ANO	IO			LVD52A_8p	Yes		BD38	DQSn58	DQ29	DQSn14/CQn14	DQ7
2A	31	VREFB2ANO	IO			LVD52A_9n	No		BB36	DQ58	DQ29	DQ14	DQ7
2A	30	VREFB2ANO	IO			LVD52A_9p	No		BB35	DQ58	DQ29	DQ14	DQ7
2A	29	VREFB2ANO	IO	PLL_2A_CLKOUT1n		LVD52A_10n	Yes		BD37	DQSn59	DQSn29/CQn29	DQ14	DQ7
2A	28	VREFB2ANO	IO	PLL_2A_CLKOUT1p,PLL_2A_CLKOUT1,PLL_2A_FB1		LVD52A_10p	Yes		BC37	DQSn59	DQSn29/CQn29	DQ14	DQ7
2A	27	VREFB2ANO	IO			LVD52A_11n	No		BD35	DQ59	DQ29	DQ14	DQ7
2A	26	VREFB2ANO	IO	RZQ_2A		LVD52A_11p	No		BC35	DQ59	DQ29	DQ14	DQ7
2A	25	VREFB2ANO	IO	CLK_2A_1n		LVD52A_12n	Yes		BC38	DQ59	DQ29	DQ14	DQ7
2A	24	VREFB2ANO	IO	CLK_2A_1p		LVD52A_12p	Yes		BB37	DQ59	DQ29	DQ14	DQ7
2A	23	VREFB2ANO	IO	CLK_2A_0n		LVD52A_13n	No		BD40	DQ60	DQ30	DQ15	DQ7
2A	22	VREFB2ANO	IO	CLK_2A_0p		LVD52A_13p	No		BE40	DQ60	DQ30	DQ15	DQ7
2A	21	VREFB2ANO	IO			LVD52A_14n	Yes		BE41	DQSn60	DQ30	DQ15	DQSn7/CQn7
2A	20	VREFB2ANO	IO			LVD52A_14p	Yes		BD41	DQSn60	DQ30	DQ15	DQSn7/CQ7
2A	19	VREFB2ANO	IO	PLL_2A_CLKOUT0n		LVD52A_15n	No		BE39	DQ60	DQ30	DQ15	DQ7
2A	18	VREFB2ANO	IO	PLL_2A_CLKOUT0p,PLL_2A_CLKOUT0,PLL_2A_FB0		LVD52A_15p	No		BF38	DQ60	DQ30	DQ15	DQ7
2A	17	VREFB2ANO	IO			LVD52A_16n	Yes		BG41	DQSn61	DQSn30/CQn30	DQ15	DQ7
2A	16	VREFB2ANO	IO			LVD52A_16p	Yes		BF41	DQSn61	DQSn30/CQn30	DQ15	DQ7
2A	15	VREFB2ANO	IO			LVD52A_17n	No		BG40	DQ61	DQ30	DQ15	DQ7
2A	14	VREFB2ANO	IO			LVD52A_17p	No		BH39	DQ61	DQ30	DQ15	DQ7
2A	13	VREFB2ANO	IO			LVD52A_18n	Yes		BG39	DQ61	DQ30	DQ15	DQ7
2A	12	VREFB2ANO	IO			LVD52A_18p	Yes		BF39	DQ61	DQ30	DQ15	DQ7
2A	11	VREFB2ANO	IO			LVD52A_19n	No		BK39	DQ62	DQ31	DQ15	DQ7
2A	10	VREFB2ANO	IO			LVD52A_19p	No		BL39	DQ62	DQ31	DQ15	DQ7
2A	9	VREFB2ANO	IO			LVD52A_20n	Yes		BH40	DQSn62	DQ31	DQSn15/CQn15	DQ7
2A	8	VREFB2ANO	IO			LVD52A_20p	Yes		BJ41	DQSn62	DQ31	DQSn15/CQ15	DQ7
2A	7	VREFB2ANO	IO			LVD52A_21n	No		BH38	DQ62	DQ31	DQ15	DQ7
2A	6	VREFB2ANO	IO			LVD52A_21p	No		BJ38	DQ62	DQ31	DQ15	DQ7
2A	5	VREFB2ANO	IO			LVD52A_22n	Yes		BJ40	DQSn63	DQSn31/CQn31	DQ15	DQ7
2A	4	VREFB2ANO	IO			LVD52A_22p	Yes		BK40	DQSn63	DQSn31/CQ31	DQ15	DQ7
2A	3	VREFB2ANO	IO			LVD52A_23n	No		BK38	DQ63	DQ31	DQ15	DQ7
2A	2	VREFB2ANO	IO			LVD52A_23p	No		BL38	DQ63	DQ31	DQ15	DQ7
2A	1	VREFB2ANO	IO			LVD52A_24n	Yes		BK41	DQ63	DQ31	DQ15	DQ7
2A	0	VREFB2ANO	IO			LVD52A_24p	Yes		BL41	DQ63	DQ31	DQ15	DQ7
3L	47	VREFB3LNO	IO			LVD53L_1n	No		K20	DQ64	DQ32	DQ16	DQ8
3L	46	VREFB3LNO	IO			LVD53L_1p	No		J20	DQ64	DQ32	DQ16	DQ8
3L	45	VREFB3LNO	IO			LVD53L_2n	Yes		P20	DQSn64	DQ32	DQ16	DQ8
3L	44	VREFB3LNO	IO			LVD53L_2p	Yes		N19	DQSn64	DQ32	DQ16	DQ8
3L	43	VREFB3LNO	IO			LVD53L_3n	No		J21	DQ64	DQ32	DQ16	DQ8
3L	42	VREFB3LNO	IO			LVD53L_3p	No		H20	DQ64	DQ32	DQ16	DQ8
3L	41	VREFB3LNO	IO			LVD53L_4n	Yes		N20	DQSn65	DQSn32/CQn32	DQ16	DQ8
3L	40	VREFB3LNO	IO			LVD53L_4p	Yes		M20	DQSn65	DQSn32/CQ32	DQ16	DQ8
3L	39	VREFB3LNO	IO			LVD53L_5n	No		H22	DQ65	DQ32	DQ16	DQ8
3L	38	VREFB3LNO	IO			LVD53L_5p	No		J22	DQ65	DQ32	DQ16	DQ8
3L	37	VREFB3LNO	IO			LVD53L_6n	Yes		K21	DQ65	DQ32	DQ16	DQ8
3L	36	VREFB3LNO	IO			LVD53L_6p	Yes		L21	DQ65	DQ32	DQ16	DQ8
3L	35	VREFB3LNO	IO			LVD53L_7n	No		K24	DQ66	DQ33	DQ16	DQ8
3L	34	VREFB3LNO	IO			LVD53L_7p	No		K23	DQ66	DQ33	DQ16	DQ8
3L	33	VREFB3LNO	IO			LVD53L_8n	Yes		J23	DQSn66	DQ33	DQSn16/CQn16	DQ8
3L	32	VREFB3LNO	IO			LVD53L_8p	Yes		H23	DQSn66	DQ33	DQSn16/CQ16	DQ8
3L	31	VREFB3LNO	IO			LVD53L_9n	No		K25	DQ66	DQ33	DQ16	DQ8
3L	30	VREFB3LNO	IO			LVD53L_9p	No		K26	DQ66	DQ33	DQ16	DQ8
3L	29	VREFB3LNO	IO	PLL_3L_CLKOUT1n		LVD53L_10n	Yes		G24	DQSn67	DQSn33/CQn33	DQ16	DQ8
3L	28	VREFB3LNO	IO	PLL_3L_CLKOUT1p,PLL_3L_CLKOUT1,PLL_3L_FB1		LVD53L_10p	Yes		H24	DQSn67	DQSn33/CQ33	DQ16	DQ8
3L	27	VREFB3LNO	IO			LVD53L_11n	No		J27	DQ67	DQ33	DQ16	DQ8
3L	26	VREFB3LNO	IO	RZQ_3L		LVD53L_11p	No		J26	DQ67	DQ33	DQ16	DQ8
3L	25	VREFB3LNO	IO	CLK_3L_1n		LVD53L_12n	Yes		H25	DQ67	DQ33	DQ16	DQ8
3L	24	VREFB3LNO	IO	CLK_3L_1p		LVD53L_12p	Yes		J25	DQ67	DQ33	DQ16	DQ8
3L	23	VREFB3LNO	IO	CLK_3L_0n		LVD53L_13n	No		E25	DQ68	DQ34	DQ17	DQ8
3L	22	VREFB3LNO	IO	CLK_3L_0p		LVD53L_13p	No		D26	DQ68	DQ34	DQ17	DQ8
3L	21	VREFB3LNO	IO			LVD53L_14n	Yes		G25	DQSn68	DQ34	DQ17	DQSn8/CQn8
3L	20	VREFB3LNO	IO			LVD53L_14p	Yes		F24	DQSn68	DQ34	DQ17	DQSn8/CQ8
3L	19	VREFB3LNO	IO	PLL_3L_CLKOUT0n		LVD53L_15n	No		E26	DQ68	DQ34	DQ17	DQ8
3L	18	VREFB3LNO	IO	PLL_3L_CLKOUT0p,PLL_3L_CLKOUT0,PLL_3L_FB0		LVD53L_15p	No		F27	DQ68	DQ34	DQ17	DQ8
3L	17	VREFB3LNO	IO			LVD53L_16n	Yes		G26	DQSn69	DQSn34/CQn34	DQ17	DQ8
3L	16	VREFB3LNO	IO			LVD53L_16p	Yes		F26	DQSn69	DQSn34/CQ34	DQ17	DQ8
3L	15	VREFB3LNO	IO			LVD53L_17n	No		H27	DQ69	DQ34	DQ17	DQ8

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3L		14	VREFB3LNO	IO		LVD53L_17p	No		G27	DQ69	DQ34	DQ17	DQ8
3L		13	VREFB3LNO	IO		LVD53L_18n	Yes		E24	DQ69	DQ34	DQ17	DQ8
3L		12	VREFB3LNO	IO		LVD53L_18p	Yes		F23	DQ69	DQ34	DQ17	DQ8
3L		11	VREFB3LNO	IO		LVD53L_19n	No		B26	DQ70	DQ35	DQ17	DQ8
3L		10	VREFB3LNO	IO		LVD53L_19p	No		A26	DQ70	DQ35	DQ17	DQ8
3L		9	VREFB3LNO	IO		LVD53L_20n	Yes		C24	DQSn70	DQ35	DQSn17/CQn17	DQ8
3L		8	VREFB3LNO	IO		LVD53L_20p	Yes		D25	DQ570	DQ35	DQSn17/CQ17	DQ8
3L		7	VREFB3LNO	IO		LVD53L_21n	No		D27	DQ70	DQ35	DQ17	DQ8
3L		6	VREFB3LNO	IO		LVD53L_21p	No		C27	DQ70	DQ35	DQ17	DQ8
3L		5	VREFB3LNO	IO		LVD53L_22n	Yes		C25	DQSn71	DQSn35/CQn35	DQ17	DQ8
3L		4	VREFB3LNO	IO		LVD53L_22p	Yes		B25	DQ571	DQSn35/CQ35	DQ17	DQ8
3L		3	VREFB3LNO	IO		LVD53L_23n	No		B27	DQ71	DQ35	DQ17	DQ8
3L		2	VREFB3LNO	IO		LVD53L_23p	No		A27	DQ71	DQ35	DQ17	DQ8
3L		1	VREFB3LNO	IO		LVD53L_24n	Yes		B24	DQ71	DQ35	DQ17	DQ8
3L		0	VREFB3LNO	IO		LVD53L_24p	Yes		A24	DQ71	DQ35	DQ17	DQ8
3K		47	VREFB3KNO	IO		LVD53K_1n	No		A19	DQ72	DQ36	DQ18	DQ9
3K		46	VREFB3KNO	IO		LVD53K_1p	No		A18	DQ72	DQ36	DQ18	DQ9
3K		45	VREFB3KNO	IO		LVD53K_2n	Yes		A23	DQSn72	DQ36	DQ18	DQ9
3K		44	VREFB3KNO	IO		LVD53K_2p	Yes		A22	DQ572	DQ36	DQ18	DQ9
3K		43	VREFB3KNO	IO		LVD53K_3n	No		A17	DQ72	DQ36	DQ18	DQ9
3K		42	VREFB3KNO	IO		LVD53K_3p	No		B17	DQ72	DQ36	DQ18	DQ9
3K		41	VREFB3KNO	IO		LVD53K_4n	Yes		B22	DQSn73	DQSn36/CQn36	DQ18	DQ9
3K		40	VREFB3KNO	IO		LVD53K_4p	Yes		C22	DQ573	DQSn36/CQ36	DQ18	DQ9
3K		39	VREFB3KNO	IO		LVD53K_5n	No		D17	DQ73	DQ36	DQ18	DQ9
3K		38	VREFB3KNO	IO		LVD53K_5p	No		C17	DQ73	DQ36	DQ18	DQ9
3K		37	VREFB3KNO	IO		LVD53K_6n	Yes		B21	DQ73	DQ36	DQ18	DQ9
3K		36	VREFB3KNO	IO		LVD53K_6p	Yes		A21	DQ73	DQ36	DQ18	DQ9
3K		35	VREFB3KNO	IO		LVD53K_7n	No		C20	DQ74	DQ37	DQ18	DQ9
3K		34	VREFB3KNO	IO		LVD53K_7p	No		B20	DQ74	DQ37	DQ18	DQ9
3K		33	VREFB3KNO	IO		LVD53K_8n	Yes		C23	DQSn74	DQ37	DQSn18/CQn18	DQ9
3K		32	VREFB3KNO	IO		LVD53K_8p	Yes		D22	DQ574	DQ37	DQSn18/CQ18	DQ9
3K		31	VREFB3KNO	IO		LVD53K_9n	No		B19	DQ74	DQ37	DQ18	DQ9
3K		30	VREFB3KNO	IO		LVD53K_9p	No		C19	DQ74	DQ37	DQ18	DQ9
3K		29	VREFB3KNO	IO	PLL_3K_CLKOUT1n	LVD53K_10n	Yes		E23	DQSn75	DQSn37/CQn37	DQ18	DQ9
3K		28	VREFB3KNO	IO	PLL_3K_CLKOUT1p,PLL_3K_CLKOUT1,PLL_3K_FB1	LVD53K_10p	Yes		D23	DQ575	DQSn37/CQ37	DQ18	DQ9
3K		27	VREFB3KNO	IO		LVD53K_11n	No		C18	DQ75	DQ37	DQ18	DQ9
3K		26	VREFB3KNO	IO	RZQ_3K	LVD53K_11p	No		D18	DQ75	DQ37	DQ18	DQ9
3K		25	VREFB3KNO	IO	CLK_3K_1n	LVD53K_12n	Yes		D21	DQ75	DQ37	DQ18	DQ9
3K		24	VREFB3KNO	IO	CLK_3K_1p	LVD53K_12p	Yes		D20	DQ75	DQ37	DQ18	DQ9
3K		23	VREFB3KNO	IO	CLK_3K_0n	LVD53K_13n	No		E20	DQ76	DQ38	DQ19	DQ9
3K		22	VREFB3KNO	IO	CLK_3K_0p	LVD53K_13p	No		F19	DQ76	DQ38	DQ19	DQ9
3K		21	VREFB3KNO	IO		LVD53K_14n	Yes		G21	DQSn76	DQ38	DQ19	DQSn9/CQn9
3K		20	VREFB3KNO	IO		LVD53K_14p	Yes		G20	DQ576	DQ38	DQ19	DQSn9/CQ9
3K		19	VREFB3KNO	IO	PLL_3K_CLKOUT0n	LVD53K_15n	No		E18	DQ76	DQ38	DQ19	DQ9
3K		18	VREFB3KNO	IO	PLL_3K_CLKOUT0p,PLL_3K_CLKOUT0,PLL_3K_FB0	LVD53K_15p	No		E19	DQ76	DQ38	DQ19	DQ9
3K		17	VREFB3KNO	IO		LVD53K_16n	Yes		F22	DQSn77	DQSn38/CQn38	DQ19	DQ9
3K		16	VREFB3KNO	IO		LVD53K_16p	Yes		G22	DQ577	DQSn38/CQ38	DQ19	DQ9
3K		15	VREFB3KNO	IO		LVD53K_17n	No		F17	DQ77	DQ38	DQ19	DQ9
3K		14	VREFB3KNO	IO		LVD53K_17p	No		F18	DQ77	DQ38	DQ19	DQ9
3K		13	VREFB3KNO	IO		LVD53K_18n	Yes		E21	DQ77	DQ38	DQ19	DQ9
3K		12	VREFB3KNO	IO		LVD53K_18p	Yes		F21	DQ77	DQ38	DQ19	DQ9
3K		11	VREFB3KNO	IO		LVD53K_19n	No		G17	DQ78	DQ39	DQ19	DQ9
3K		10	VREFB3KNO	IO		LVD53K_19p	No		H17	DQ78	DQ39	DQ19	DQ9
3K		9	VREFB3KNO	IO		LVD53K_20n	Yes		L19	DQSn78	DQ39	DQSn19/CQn19	DQ9
3K		8	VREFB3KNO	IO		LVD53K_20p	Yes		K19	DQ578	DQ39	DQSn19/CQ19	DQ9
3K		7	VREFB3KNO	IO		LVD53K_21n	No		H18	DQ78	DQ39	DQ19	DQ9
3K		6	VREFB3KNO	IO		LVD53K_21p	No		J18	DQ78	DQ39	DQ19	DQ9
3K		5	VREFB3KNO	IO		LVD53K_22n	Yes		H19	DQSn79	DQSn39/CQn39	DQ19	DQ9
3K		4	VREFB3KNO	IO		LVD53K_22p	Yes		G19	DQ579	DQSn39/CQ39	DQ19	DQ9
3K		3	VREFB3KNO	IO		LVD53K_23n	No		K18	DQ79	DQ39	DQ19	DQ9
3K		2	VREFB3KNO	IO		LVD53K_23p	No		L18	DQ79	DQ39	DQ19	DQ9
3K		1	VREFB3KNO	IO		LVD53K_24n	Yes		M19	DQ79	DQ39	DQ19	DQ9
3K		0	VREFB3KNO	IO		LVD53K_24p	Yes		N18	DQ79	DQ39	DQ19	DQ9
3J		47	VREFB3JNO	IO		LVD53J_1n	No		A13	DQ80	DQ40	DQ20	DQ10
3J		46	VREFB3JNO	IO		LVD53J_1p	No		A12	DQ80	DQ40	DQ20	DQ10
3J		45	VREFB3JNO	IO		LVD53J_2n	Yes		A16	DQSn80	DQ40	DQ20	DQ10
3J		44	VREFB3JNO	IO		LVD53J_2p	Yes		B16	DQSn80	DQ40	DQ20	DQ10
3J		43	VREFB3JNO	IO		LVD53J_3n	No		B12	DQ80	DQ40	DQ20	DQ10
3J		42	VREFB3JNO	IO		LVD53J_3p	No		C12	DQ80	DQ40	DQ20	DQ10
3J		41	VREFB3JNO	IO		LVD53J_4n	Yes		A14	DQSn81	DQSn40/CQn40	DQ20	DQ10
3J		40	VREFB3JNO	IO		LVD53J_4p	Yes		B14	DQSn81	DQSn40/CQ40	DQ20	DQ10
3J		39	VREFB3JNO	IO		LVD53J_5n	No		D12	DQ81	DQ40	DQ20	DQ10
3J		38	VREFB3JNO	IO		LVD53J_5p	No		C13	DQ81	DQ40	DQ20	DQ10
3J		37	VREFB3JNO	IO		LVD53J_6n	Yes		C14	DQ81	DQ40	DQ20	DQ10
3J		36	VREFB3JNO	IO		LVD53J_6p	Yes		B15	DQ81	DQ40	DQ20	DQ10
3J		35	VREFB3JNO	IO		LVD53J_7n	No		E14	DQ82	DQ41	DQ20	DQ10
3J		34	VREFB3JNO	IO		LVD53J_7p	No		F14	DQ82	DQ41	DQ20	DQ10
3J		33	VREFB3JNO	IO		LVD53J_8n	Yes		D16	DQSn82	DQ41	DQSn20/CQn20	DQ10
3J		32	VREFB3JNO	IO		LVD53J_8p	Yes		E16	DQSn82	DQ41	DQSn20/CQ20	DQ10

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3J	31	VREFB3I0	IO			LVD53J_9n	No		D13	DQ82	DQ41	DQ20	DQ10
3J	30	VREFB3I0	IO			LVD53J_9p	No		E13	DQ82	DQ41	DQ20	DQ10
3J	29	VREFB3I0	IO	PLL_3J_CLKOUT1n		LVD53J_10n	Yes		C15	DQSn83	DQSn41/CQn41	DQ20	DQ10
3J	28	VREFB3I0	IO	PLL_3J_CLKOUT1p,PLL_3J_CLKOUT1,PLL_3J_FB1		LVD53J_10p	Yes		D15	DQSn83	DQSn41/CQ41	DQ20	DQ10
3J	27	VREFB3I0	IO			LVD53J_11n	No		F13	DQ83	DQ41	DQ20	DQ10
3J	26	VREFB3I0	IO	RZQ_3J		LVD53J_11p	No		F12	DQ83	DQ41	DQ20	DQ10
3J	25	VREFB3I0	IO	CLK_3J_1n		LVD53J_12n	Yes		F16	DQ83	DQ41	DQ20	DQ10
3J	24	VREFB3I0	IO	CLK_3J_1p		LVD53J_12p	Yes		E15	DQ83	DQ41	DQ20	DQ10
3J	23	VREFB3I0	IO	CLK_3J_0n		LVD53J_13n	No		H14	DQ84	DQ42	DQ21	DQ10
3J	22	VREFB3I0	IO	CLK_3J_0p		LVD53J_13p	No		G14	DQ84	DQ42	DQ21	DQ10
3J	21	VREFB3I0	IO			LVD53J_14n	Yes		G15	DQSn84	DQ42	DQ21	DQSn10/CQn10
3J	20	VREFB3I0	IO			LVD53J_14p	Yes		G16	DQSn84	DQ42	DQ21	DQSn10/CQ10
3J	19	VREFB3I0	IO	PLL_3J_CLKOUT0n		LVD53J_15n	No		J13	DQ84	DQ42	DQ21	DQ10
3J	18	VREFB3I0	IO	PLL_3J_CLKOUT0p,PLL_3J_CLKOUT0,PLL_3J_FB0		LVD53J_15p	No		H13	DQ84	DQ42	DQ21	DQ10
3J	17	VREFB3I0	IO			LVD53J_16n	Yes		J15	DQSn85	DQSn42/CQn42	DQ21	DQ10
3J	16	VREFB3I0	IO			LVD53J_16p	Yes		H15	DQSn85	DQSn42/CQ42	DQ21	DQ10
3J	15	VREFB3I0	IO			LVD53J_17n	No		H12	DQ85	DQ42	DQ21	DQ10
3J	14	VREFB3I0	IO			LVD53J_17p	No		G12	DQ85	DQ42	DQ21	DQ10
3J	13	VREFB3I0	IO			LVD53J_18n	Yes		J16	DQ85	DQ42	DQ21	DQ10
3J	12	VREFB3I0	IO			LVD53J_18p	Yes		J17	DQ85	DQ42	DQ21	DQ10
3J	11	VREFB3I0	IO			LVD53J_19n	No		P17	DQ86	DQ43	DQ21	DQ10
3J	10	VREFB3I0	IO			LVD53J_19p	No		N17	DQ86	DQ43	DQ21	DQ10
3J	9	VREFB3I0	IO			LVD53J_20n	Yes		M17	DQSn86	DQ43	DQSn21/CQn21	DQ10
3J	8	VREFB3I0	IO			LVD53J_20p	Yes		L17	DQSn86	DQ43	DQSn21/CQ21	DQ10
3J	7	VREFB3I0	IO			LVD53J_21n	No		K14	DQ86	DQ43	DQ21	DQ10
3J	6	VREFB3I0	IO			LVD53J_21p	No		K13	DQ86	DQ43	DQ21	DQ10
3J	5	VREFB3I0	IO			LVD53J_22n	Yes		L16	DQSn87	DQSn43/CQn43	DQ21	DQ10
3J	4	VREFB3I0	IO			LVD53J_22p	Yes		M16	DQSn87	DQSn43/CQ43	DQ21	DQ10
3J	3	VREFB3I0	IO			LVD53J_23n	No		L14	DQ87	DQ43	DQ21	DQ10
3J	2	VREFB3I0	IO			LVD53J_23p	No		M15	DQ87	DQ43	DQ21	DQ10
3J	1	VREFB3I0	IO			LVD53J_24n	Yes		K16	DQ87	DQ43	DQ21	DQ10
3J	0	VREFB3I0	IO			LVD53J_24p	Yes		K15	DQ87	DQ43	DQ21	DQ10
3I	47	VREFB3I0	IO			LVD53I_1n	No		D10	DQ88	DQ44	DQ22	DQ11
3I	46	VREFB3I0	IO			LVD53I_1p	No		E10	DQ88	DQ44	DQ22	DQ11
3I	45	VREFB3I0	IO			LVD53I_2n	Yes		A11	DQSn88	DQ44	DQ22	DQ11
3I	44	VREFB3I0	IO			LVD53I_2p	Yes		B11	DQSn88	DQ44	DQ22	DQ11
3I	43	VREFB3I0	IO			LVD53I_3n	No		F11	DQ88	DQ44	DQ22	DQ11
3I	42	VREFB3I0	IO			LVD53I_3p	No		G11	DQ88	DQ44	DQ22	DQ11
3I	41	VREFB3I0	IO			LVD53I_4n	Yes		B10	DQSn89	DQSn44/CQn44	DQ22	DQ11
3I	40	VREFB3I0	IO			LVD53I_4p	Yes		C10	DQSn89	DQSn44/CQ44	DQ22	DQ11
3I	39	VREFB3I0	IO			LVD53I_5n	No		H10	DQ89	DQ44	DQ22	DQ11
3I	38	VREFB3I0	IO			LVD53I_5p	No		G10	DQ89	DQ44	DQ22	DQ11
3I	37	VREFB3I0	IO			LVD53I_6n	Yes		E11	DQ89	DQ44	DQ22	DQ11
3I	36	VREFB3I0	IO			LVD53I_6p	Yes		D11	DQ89	DQ44	DQ22	DQ11
3C	47	VREFB3C0	IO			LVD53C_1n	No		AY13	DQ104	DQ52	DQ26	DQ13
3C	46	VREFB3C0	IO			LVD53C_1p	No		BA13	DQ104	DQ52	DQ26	DQ13
3C	45	VREFB3C0	IO			LVD53C_2n	Yes		AU15	DQSn104	DQ52	DQ26	DQ13
3C	44	VREFB3C0	IO			LVD53C_2p	Yes		AU16	DQSn104	DQ52	DQ26	DQ13
3C	43	VREFB3C0	IO			LVD53C_3n	No		AY14	DQ104	DQ52	DQ26	DQ13
3C	42	VREFB3C0	IO			LVD53C_3p	No		BA14	DQ104	DQ52	DQ26	DQ13
3C	41	VREFB3C0	IO			LVD53C_4n	Yes		BA16	DQSn105	DQSn52/CQn52	DQ26	DQ13
3C	40	VREFB3C0	IO			LVD53C_4p	Yes		AY16	DQSn105	DQSn52/CQ52	DQ26	DQ13
3C	39	VREFB3C0	IO			LVD53C_5n	No		AW15	DQ105	DQ52	DQ26	DQ13
3C	38	VREFB3C0	IO			LVD53C_5p	No		AY15	DQ105	DQ52	DQ26	DQ13
3C	37	VREFB3C0	IO			LVD53C_6n	Yes		AW16	DQ105	DQ52	DQ26	DQ13
3C	36	VREFB3C0	IO			LVD53C_6p	Yes		AV15	DQ105	DQ52	DQ26	DQ13
3C	35	VREFB3C0	IO			LVD53C_7n	No		BC13	DQ106	DQ53	DQ26	DQ13
3C	34	VREFB3C0	IO			LVD53C_7p	No		BD13	DQ106	DQ53	DQ26	DQ13
3C	33	VREFB3C0	IO			LVD53C_8n	Yes		BB15	DQSn106	DQ53	DQSn26/CQn26	DQ13
3C	32	VREFB3C0	IO			LVD53C_8p	Yes		BB16	DQSn106	DQ53	DQSn26/CQ26	DQ13
3C	31	VREFB3C0	IO			LVD53C_9n	No		BC14	DQ106	DQ53	DQ26	DQ13
3C	30	VREFB3C0	IO			LVD53C_9p	No		BB14	DQ106	DQ53	DQ26	DQ13
3C	29	VREFB3C0	IO	PLL_3C_CLKOUT1n		LVD53C_10n	Yes		BC15	DQSn107	DQSn53/CQn53	DQ26	DQ13
3C	28	VREFB3C0	IO	PLL_3C_CLKOUT1p,PLL_3C_CLKOUT1,PLL_3C_FB1		LVD53C_10p	Yes		BD15	DQSn107	DQSn53/CQ53	DQ26	DQ13
3C	27	VREFB3C0	IO			LVD53C_11n	No		BE14	DQ107	DQ53	DQ26	DQ13
3C	26	VREFB3C0	IO	RZQ_3C		LVD53C_11p	No		BE15	DQ107	DQ53	DQ26	DQ13
3C	25	VREFB3C0	IO	CLK_3C_1n		LVD53C_12n	Yes		BE16	DQ107	DQ53	DQ26	DQ13
3C	24	VREFB3C0	IO	CLK_3C_1p		LVD53C_12p	Yes		BD16	DQ107	DQ53	DQ26	DQ13
3C	23	VREFB3C0	IO	CLK_3C_0n		LVD53C_13n	No		BF13	DQ108	DQ54	DQ27	DQ13
3C	22	VREFB3C0	IO	CLK_3C_0p		LVD53C_13p	No		BE13	DQ108	DQ54	DQ27	DQ13
3C	21	VREFB3C0	IO			LVD53C_14n	Yes		BG16	DQSn108	DQ54	DQ27	DQSn13/CQn13
3C	20	VREFB3C0	IO			LVD53C_14p	Yes		BF16	DQSn108	DQ54	DQ27	DQSn13/CQ13
3C	19	VREFB3C0	IO	PLL_3C_CLKOUT0n		LVD53C_15n	No		BG14	DQ108	DQ54	DQ27	DQ13
3C	18	VREFB3C0	IO	PLL_3C_CLKOUT0p,PLL_3C_CLKOUT0,PLL_3C_FB0		LVD53C_15p	No		BF14	DQ108	DQ54	DQ27	DQ13
3C	17	VREFB3C0	IO			LVD53C_16n	Yes		BJ15	DQSn109	DQSn54/CQn54	DQ27	DQ13
3C	16	VREFB3C0	IO			LVD53C_16p	Yes		BK15	DQSn109	DQSn54/CQ54	DQ27	DQ13
3C	15	VREFB3C0	IO			LVD53C_17n	No		BH14	DQ109	DQ54	DQ27	DQ13
3C	14	VREFB3C0	IO			LVD53C_17p	No		BG15	DQ109	DQ54	DQ27	DQ13
3C	13	VREFB3C0	IO			LVD53C_18n	Yes		BJ16	DQ109	DQ54	DQ27	DQ13

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3C	12	VREFB3CNO	IO			LVD53C_18p	Yes		BH15	DQ109	DQ54	DQ27	DQ13
3C	11	VREFB3CNO	IO			LVD53C_19n	No		BH13	DQ110	DQ55	DQ27	DQ13
3C	10	VREFB3CNO	IO			LVD53C_19p	No		BJ13	DQ110	DQ55	DQ27	DQ13
3C	9	VREFB3CNO	IO			LVD53C_20n	Yes		BK16	DQSn110	DQ55	DQSn27/CQn27	DQ13
3C	8	VREFB3CNO	IO			LVD53C_20p	Yes		BJ17	DQSn110	DQ55	DQSn27/CQ27	DQ13
3C	7	VREFB3CNO	IO			LVD53C_21n	No		BK13	DQ110	DQ55	DQ27	DQ13
3C	6	VREFB3CNO	IO			LVD53C_21p	No		BL13	DQ110	DQ55	DQ27	DQ13
3C	5	VREFB3CNO	IO			LVD53C_22n	Yes		BG17	DQSn111	DQSn55/CQn55	DQ27	DQ13
3C	4	VREFB3CNO	IO			LVD53C_22p	Yes		BH17	DQSn111	DQSn55/CQ55	DQ27	DQ13
3C	3	VREFB3CNO	IO			LVD53C_23n	No		BK14	DQ111	DQ55	DQ27	DQ13
3C	2	VREFB3CNO	IO			LVD53C_23p	No		BL14	DQ111	DQ55	DQ27	DQ13
3C	1	VREFB3CNO	IO			LVD53C_24n	Yes		BL16	DQ111	DQ55	DQ27	DQ13
3C	0	VREFB3CNO	IO			LVD53C_24p	Yes		BL17	DQ111	DQ55	DQ27	DQ13
3B	47	VREFB3BNO	IO			LVD53B_1n	No		AT17	DQ112	DQ56	DQ28	DQ14
3B	46	VREFB3BNO	IO			LVD53B_1p	No		AU17	DQ112	DQ56	DQ28	DQ14
3B	45	VREFB3BNO	IO			LVD53B_2n	Yes		BA18	DQSn112	DQ56	DQ28	DQ14
3B	44	VREFB3BNO	IO			LVD53B_2p	Yes		AY18	DQSn112	DQ56	DQ28	DQ14
3B	43	VREFB3BNO	IO			LVD53B_3n	No		AV17	DQ112	DQ56	DQ28	DQ14
3B	42	VREFB3BNO	IO			LVD53B_3p	No		AW17	DQ112	DQ56	DQ28	DQ14
3B	41	VREFB3BNO	IO			LVD53B_4n	Yes		AW18	DQSn113	DQSn56/CQn56	DQ28	DQ14
3B	40	VREFB3BNO	IO			LVD53B_4p	Yes		AV18	DQSn113	DQSn56/CQ56	DQ28	DQ14
3B	39	VREFB3BNO	IO			LVD53B_5n	No		BB17	DQ113	DQ56	DQ28	DQ14
3B	38	VREFB3BNO	IO			LVD53B_5p	No		BA17	DQ113	DQ56	DQ28	DQ14
3B	37	VREFB3BNO	IO			LVD53B_6n	Yes		BC18	DQ113	DQ56	DQ28	DQ14
3B	36	VREFB3BNO	IO			LVD53B_6p	Yes		BC17	DQ113	DQ56	DQ28	DQ14
3B	35	VREFB3BNO	IO			LVD53B_7n	No		BF17	DQ114	DQ57	DQ28	DQ14
3B	34	VREFB3BNO	IO			LVD53B_7p	No		BE18	DQ114	DQ57	DQ28	DQ14
3B	33	VREFB3BNO	IO			LVD53B_8n	Yes		BF21	DQSn114	DQ57	DQSn28/CQn28	DQ14
3B	32	VREFB3BNO	IO			LVD53B_8p	Yes		BE21	DQSn114	DQ57	DQSn28/CQ28	DQ14
3B	31	VREFB3BNO	IO			LVD53B_9n	No		BF19	DQ114	DQ57	DQ28	DQ14
3B	30	VREFB3BNO	IO			LVD53B_9p	No		BE19	DQ114	DQ57	DQ28	DQ14
3B	29	VREFB3BNO	IO	PLL_3B_CLKOUT1n		LVD53B_10n	Yes		BE20	DQSn115	DQSn57/CQn57	DQ28	DQ14
3B	28	VREFB3BNO	IO	PLL_3B_CLKOUT1p,PLL_3B_CLKOUT1,PLL_3B_FB1		LVD53B_10p	Yes		BD20	DQSn115	DQSn57/CQ57	DQ28	DQ14
3B	27	VREFB3BNO	IO			LVD53B_11n	No		BD17	DQ115	DQ57	DQ28	DQ14
3B	26	VREFB3BNO	IO	RZQ_3B		LVD53B_11p	No		BD18	DQ115	DQ57	DQ28	DQ14
3B	25	VREFB3BNO	IO	CLK_3B_1n		LVD53B_12n	Yes		BD22	DQ115	DQ57	DQ28	DQ14
3B	24	VREFB3BNO	IO	CLK_3B_1p		LVD53B_12p	Yes		BD21	DQ115	DQ57	DQ28	DQ14
3B	23	VREFB3BNO	IO	CLK_3B_0n		LVD53B_13n	No		BG19	DQ116	DQ58	DQ29	DQ14
3B	22	VREFB3BNO	IO	CLK_3B_0p		LVD53B_13p	No		BF18	DQ116	DQ58	DQ29	DQ14
3B	21	VREFB3BNO	IO			LVD53B_14n	Yes		BG21	DQSn116	DQ58	DQ29	DQSn14/CQn14
3B	20	VREFB3BNO	IO			LVD53B_14p	Yes		BG20	DQSn116	DQ58	DQ29	DQSn14/CQ14
3B	19	VREFB3BNO	IO	PLL_3B_CLKOUT0n		LVD53B_15n	No		BH19	DQ116	DQ58	DQ29	DQ14
3B	18	VREFB3BNO	IO	PLL_3B_CLKOUT0p,PLL_3B_CLKOUT0,PLL_3B_FB0		LVD53B_15p	No		BH18	DQ116	DQ58	DQ29	DQ14
3B	17	VREFB3BNO	IO			LVD53B_16n	Yes		BH22	DQSn117	DQSn58/CQn58	DQ29	DQ14
3B	16	VREFB3BNO	IO			LVD53B_16p	Yes		BJ22	DQSn117	DQSn58/CQ58	DQ29	DQ14
3B	15	VREFB3BNO	IO			LVD53B_17n	No		BJ20	DQ117	DQ58	DQ29	DQ14
3B	14	VREFB3BNO	IO			LVD53B_17p	No		BH20	DQ117	DQ58	DQ29	DQ14
3B	13	VREFB3BNO	IO			LVD53B_18n	Yes		BF22	DQ117	DQ58	DQ29	DQ14
3B	12	VREFB3BNO	IO			LVD53B_18p	Yes		BG22	DQ117	DQ58	DQ29	DQ14
3B	11	VREFB3BNO	IO			LVD53B_19n	No		BJ18	DQ118	DQ59	DQ29	DQ14
3B	10	VREFB3BNO	IO			LVD53B_19p	No		BK18	DQ118	DQ59	DQ29	DQ14
3B	9	VREFB3BNO	IO			LVD53B_20n	Yes		BL21	DQSn118	DQ59	DQSn29/CQn29	DQ14
3B	8	VREFB3BNO	IO			LVD53B_20p	Yes		BL22	DQSn118	DQ59	DQSn29/CQ29	DQ14
3B	7	VREFB3BNO	IO			LVD53B_21n	No		BL18	DQ118	DQ59	DQ29	DQ14
3B	6	VREFB3BNO	IO			LVD53B_21p	No		BL19	DQ118	DQ59	DQ29	DQ14
3B	5	VREFB3BNO	IO			LVD53B_22n	Yes		BJ21	DQSn119	DQSn59/CQn59	DQ29	DQ14
3B	4	VREFB3BNO	IO			LVD53B_22p	Yes		BK21	DQSn119	DQSn59/CQ59	DQ29	DQ14
3B	3	VREFB3BNO	IO			LVD53B_23n	No		BK19	DQ119	DQ59	DQ29	DQ14
3B	2	VREFB3BNO	IO			LVD53B_23p	No		BK20	DQ119	DQ59	DQ29	DQ14
3B	1	VREFB3BNO	IO			LVD53B_24n	Yes		BL23	DQ119	DQ59	DQ29	DQ14
3B	0	VREFB3BNO	IO			LVD53B_24p	Yes		BK23	DQ119	DQ59	DQ29	DQ14
3A	47	VREFB3ANO	IO		AVST_DATA0	LVD53A_1n	No		AU21	DQ120	DQ60	DQ30	DQ15
3A	46	VREFB3ANO	IO		AVST_DATA1	LVD53A_1p	No		AV20	DQ120	DQ60	DQ30	DQ15
3A	45	VREFB3ANO	IO		AVST_DATA2	LVD53A_2n	Yes		AU20	DQSn120	DQ60	DQ30	DQ15
3A	44	VREFB3ANO	IO		AVST_DATA3	LVD53A_2p	Yes		AV19	DQSn120	DQ60	DQ30	DQ15
3A	43	VREFB3ANO	IO		AVST_DATA4	LVD53A_3n	No		AW20	DQ120	DQ60	DQ30	DQ15
3A	42	VREFB3ANO	IO		AVST_DATA5	LVD53A_3p	No		AY20	DQ120	DQ60	DQ30	DQ15
3A	41	VREFB3ANO	IO		AVST_DATA6	LVD53A_4n	Yes		AT19	DQSn121	DQSn60/CQn60	DQ30	DQ15
3A	40	VREFB3ANO	IO		AVST_DATA7	LVD53A_4p	Yes		AU19	DQSn121	DQSn60/CQ60	DQ30	DQ15
3A	39	VREFB3ANO	IO		AVST_DATA8	LVD53A_5n	No		BC19	DQ121	DQ60	DQ30	DQ15
3A	38	VREFB3ANO	IO		AVST_DATA9	LVD53A_5p	No		BB19	DQ121	DQ60	DQ30	DQ15
3A	37	VREFB3ANO	IO		AVST_DATA10	LVD53A_6n	Yes		BA19	DQ121	DQ60	DQ30	DQ15
3A	36	VREFB3ANO	IO		AVST_DATA11	LVD53A_6p	Yes		AY19	DQ121	DQ60	DQ30	DQ15
3A	35	VREFB3ANO	IO		AVST_DATA12	LVD53A_7n	No		BD23	DQ122	DQ61	DQ30	DQ15
3A	34	VREFB3ANO	IO		AVST_DATA13	LVD53A_7p	No		BC23	DQ122	DQ61	DQ30	DQ15
3A	33	VREFB3ANO	IO		AVST_DATA14	LVD53A_8n	Yes		BB20	DQSn122	DQ61	DQSn30/CQn30	DQ15
3A	32	VREFB3ANO	IO		AVST_DATA15	LVD53A_8p	Yes		BC20	DQSn122	DQ61	DQSn30/CQ30	DQ15
3A	31	VREFB3ANO	IO		AVST_DATA16	LVD53A_9n	No		BC24	DQ122	DQ61	DQ30	DQ15
3A	30	VREFB3ANO	IO		AVST_DATA17	LVD53A_9p	No		BB24	DQ122	DQ61	DQ30	DQ15

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36	
3A		29	VREFB3A0	IO	PLL_3A_CLKOUT1n	AVST_DATA18	LVD53A_10n	Yes		BA21	DQSn123	DQSn61/CQn61	DQ30	DQ15
3A		28	VREFB3A0	IO	PLL_3A_CLKOUT1p,PLL_3A_CLKOUT1,PLL_3A_FB1	AVST_DATA19	LVD53A_10p	Yes		BB21	DQSn123	DQSn61/CQn61	DQ30	DQ15
3A		27	VREFB3A0	IO			LVD53A_11n	No		BD25	DQ123	DQ61	DQ30	DQ15
3A		26	VREFB3A0	IO	RZQ_3A	AVST_VALID	LVD53A_11p	No		BC25	DQ123	DQ61	DQ30	DQ15
3A		25	VREFB3A0	IO	CLK_3A_1n	AVST_DATA20	LVD53A_12n	Yes		BB22	DQ123	DQ61	DQ30	DQ15
3A		24	VREFB3A0	IO	CLK_3A_1p	AVST_DATA21	LVD53A_12p	Yes		BC22	DQ123	DQ61	DQ30	DQ15
3A		23	VREFB3A0	IO	CLK_3A_0n	AVST_DATA22	LVD53A_13n	No		BH27	DQ124	DQ62	DQ31	DQ15
3A		22	VREFB3A0	IO	CLK_3A_0p	AVST_DATA23	LVD53A_13p	No		BJ27	DQ124	DQ62	DQ31	DQ15
3A		21	VREFB3A0	IO		AVST_DATA24	LVD53A_14n	Yes		BF23	DQSn124	DQ62	DQ31	DQSn15/CQn15
3A		20	VREFB3A0	IO		AVST_DATA25	LVD53A_14p	Yes		BE23	DQSn124	DQ62	DQ31	DQSn15/CQ15
3A		19	VREFB3A0	IO	PLL_3A_CLKOUT0n	AVST_DATA26	LVD53A_15n	No		BG26	DQ124	DQ62	DQ31	DQ15
3A		18	VREFB3A0	IO	PLL_3A_CLKOUT0p,PLL_3A_CLKOUT0,PLL_3A_FB0	AVST_DATA27	LVD53A_15p	No		BG25	DQ124	DQ62	DQ31	DQ15
3A		17	VREFB3A0	IO		AVST_DATA28	LVD53A_16n	Yes		BF24	DQSn125	DQSn62/CQn62	DQ31	DQ15
3A		16	VREFB3A0	IO		AVST_DATA29	LVD53A_16p	Yes		BG24	DQSn125	DQSn62/CQ62	DQ31	DQ15
3A		15	VREFB3A0	IO		AVST_DATA30	LVD53A_17n	No		BE26	DQ125	DQ62	DQ31	DQ15
3A		14	VREFB3A0	IO		AVST_DATA31	LVD53A_17p	No		BF26	DQ125	DQ62	DQ31	DQ15
3A		13	VREFB3A0	IO			LVD53A_18n	Yes		BE25	DQ125	DQ62	DQ31	DQ15
3A		12	VREFB3A0	IO			LVD53A_18p	Yes		BE24	DQ125	DQ62	DQ31	DQ15
3A		11	VREFB3A0	IO			LVD53A_19n	No		BJ25	DQ126	DQ63	DQ31	DQ15
3A		10	VREFB3A0	IO			LVD53A_19p	No		BK25	DQ126	DQ63	DQ31	DQ15
3A		9	VREFB3A0	IO			LVD53A_20n	Yes		BH23	DQSn126	DQ63	DQSn31/CQn31	DQ15
3A		8	VREFB3A0	IO			LVD53A_20p	Yes		BJ23	DQSn126	DQ63	DQSn31/CQ31	DQ15
3A		7	VREFB3A0	IO			LVD53A_21n	No		BJ26	DQ126	DQ63	DQ31	DQ15
3A		6	VREFB3A0	IO			LVD53A_21p	No		BK26	DQ126	DQ63	DQ31	DQ15
3A		5	VREFB3A0	IO			LVD53A_22n	Yes		BK24	DQSn127	DQSn63/CQn63	DQ31	DQ15
3A		4	VREFB3A0	IO			LVD53A_22p	Yes		BL24	DQSn127	DQSn63/CQ63	DQ31	DQ15
3A		3	VREFB3A0	IO			LVD53A_23n	No		BL26	DQ127	DQ63	DQ31	DQ15
3A		2	VREFB3A0	IO			LVD53A_23p	No		BL27	DQ127	DQ63	DQ31	DQ15
3A		1	VREFB3A0	IO			LVD53A_24n	Yes		BH24	DQ127	DQ63	DQ31	DQ15
3A		0	VREFB3A0	IO		AVST_CLK	LVD53A_24p	Yes		BH25	DQ127	DQ63	DQ31	DQ15
ESRAM0				CLK_eSRAM_0n						AN35				
ESRAM0				CLK_eSRAM_0p						AM35				
ESRAM0				RREF_eSRAM_0						AP35				
ESRAM1				CLK_eSRAM_1n						V30				
ESRAM1				CLK_eSRAM_1p						V29				
ESRAM1				RREF_eSRAM_1						U31				
UIB00				UIB_PLL_REF_CLK_00_n						AU26				
UIB00				UIB_PLL_REF_CLK_00_p						AT26				
UIB00				UIB_RREF_00						AW23				
UIB01				UIB_PLL_REF_CLK_01_n						N27				
UIB01				UIB_PLL_REF_CLK_01_p						P27				
UIB01				UIB_RREF_01						N23				
SDM				TDO						BF43				
SDM				TMS						BE43				
SDM				TCK						BE44				
SDM				TDI						BB39				
SDM				OSC_CLK_1						BB40				
SDM				SDM_IO0	INIT_DONE_PWRMGT_PWM0_PWRMGT_SCL					BC39				
SDM				SDM_IO1	AVSTx8_DATA2_AS_DATA1_SDMMMC_CFG_DATA1_NAND_RE_N					BC43				
SDM				SDM_IO5	INIT_DONE_AS_nCS00_SDMMMC_CFG_CCLK_NAND_WE_N_MSEL0_CONF_DONE					AY38				
SDM				SDM_IO3	AVSTx8_DATA3_AS_DATA3_SDMMMC_CFG_DATA2_NAND_ADQ2					BC42				
SDM				nCONFIG						BC40				
SDM				SDM_IO4	AVSTx8_DATA1_AS_DATA0_SDMMMC_CFG_CMD_NAND_ADQ1					BB41				
SDM				SDM_IO2	AVSTx8_DATA0_AS_CLK_SDMMMC_CFG_DATA0_NAND_ADQ0					BC44				
SDM				SDM_IO7	AS_nCS02_NAND_ALE_MSEL1					AW37				
SDM				SDM_IO11	AVSTx8_VALID_PWRMGT_SDA_NAND_ADQ6					BA39				
SDM				nSTATUS						AY39				
SDM				SDM_IO16	INIT_DONE_CONF_DONE_PWRMGT_SDA					AV38				
SDM				SDM_IO13	AVSTx8_DATA5_SDMMMC_CFG_DATA5_NAND_CE_N					AU37				
SDM				SDM_IO9	AS_nCS01_NAND_CLE_MSEL2					AW38				
SDM				SDM_IO6	AVSTx8_DATA4_AS_DATA3_SDMMMC_CFG_DATA3_NAND_ADQ3					BB42				
SDM				SDM_IO10	AVSTx8_DATA7_SDMMMC_CFG_DATA7_NAND_ADQ5					BD43				
SDM				SDM_IO8	AVST_READY_AS_nCS03_SDMMMC_CFG_DATA4_NAND_RB					BF42				
SDM				SDM_IO12	PWRMGT_PWM0_PWRMGT_SDA_NAND_WP_N					BA37				
SDM				SDM_IO15	AVSTx8_DATA6_SDMMMC_CFG_DATA6_NAND_ADQ4					BA38				
SDM				SDM_IO14	AVSTx8_CLK_PWRMGT_SCL_NAND_ADQ7					BD42				
SDM				RREF_SDM						BF44				
SDM				VSIGP_0						BL44				
SDM				VSIGN_0						BK44				
SDM				VSIGP_1						BH44				
SDM				VSIGN_1						BH43				
10A				REFCLK_GXPL10A_CH0n						AP43				
10A				REFCLK_GXPL10A_CH0p						AP44				
10A				REFCLK_GXPL10A_CH2n						AM43				
10A				REFCLK_GXPL10A_CH2p						AM44				
10C				REFCLK_GXPL10C_CH0n						T43				
10C				REFCLK_GXPL10C_CH0p						T44				
10C				REFCLK_GXPL10C_CH2n						P43				
10C				REFCLK_GXPL10C_CH2p						P44				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
11C			REFCLK_GXPR11C_CH0n						AA9				
11C			REFCLK_GXPR11C_CH0p						AA8				
11C			REFCLK_GXPR11C_CH2n						W9				
11C			REFCLK_GXPR11C_CH2p						W8				
			GND						BK43				
			GND						BJ43				
			GND						AN34				
			GND						U32				
			GND						Y9				
			GND						Y8				
			GND						Y7				
			GND						Y6				
			GND						Y51				
			GND						Y50				
			GND						Y5				
			GND						Y47				
			GND						Y46				
			GND						Y43				
			GND						Y41				
			GND						Y39				
			GND						Y37				
			GND						Y32				
			GND						Y27				
			GND						Y22				
			GND						Y2				
			GND						Y17				
			GND						Y14				
			GND						Y12				
			GND						Y1				
			GND						W7				
			GND						W49				
			GND						W48				
			GND						W45				
			GND						W44				
			GND						W43				
			GND						W40				
			GND						W4				
			GND						W38				
			GND						W34				
			GND						W3				
			GND						W29				
			GND						W24				
			GND						W19				
			GND						W13				
			GND						W11				
			GND						V9				
			GND						V8				
			GND						V7				
			GND						V6				
			GND						V51				
			GND						V50				
			GND						V5				
			GND						V47				
			GND						V46				
			GND						V43				
			GND						V41				
			GND						V39				
			GND						V36				
			GND						V31				
			GND						V26				
			GND						V21				
			GND						V2				
			GND						V16				
			GND						V14				
			GND						V12				
			GND						V1				
			GND						U9				
			GND						U8				
			GND						U7				
			GND						U49				
			GND						U48				
			GND						U45				
			GND						U44				
			GND						U43				
			GND						U42				
			GND						U40				
			GND						U4				
			GND						U38				
			GND						U33				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						U3				
			GND						U28				
			GND						U23				
			GND						U18				
			GND						U13				
			GND						U11				
			GND						T9				
			GND						T6				
			GND						T51				
			GND						T50				
			GND						T5				
			GND						T47				
			GND						T46				
			GND						T45				
			GND						T42				
			GND						T40				
			GND						T35				
			GND						T30				
			GND						T25				
			GND						T20				
			GND						T2				
			GND						T15				
			GND						T12				
			GND						T10				
			GND						T1				
			GND						R9				
			GND						R8				
			GND						R7				
			GND						R49				
			GND						R48				
			GND						R45				
			GND						R44				
			GND						R43				
			GND						R42				
			GND						R4				
			GND						R37				
			GND						R32				
			GND						R3				
			GND						R27				
			GND						R22				
			GND						R17				
			GND						R12				
			GND						P9				
			GND						P6				
			GND						P51				
			GND						P50				
			GND						P5				
			GND						P47				
			GND						P46				
			GND						P45				
			GND						P42				
			GND						P39				
			GND						P34				
			GND						P29				
			GND						P24				
			GND						P2				
			GND						P19				
			GND						P14				
			GND						P1				
			GND						N9				
			GND						N8				
			GND						N7				
			GND						N49				
			GND						N48				
			GND						N45				
			GND						N44				
			GND						N43				
			GND						N42				
			GND						N41				
			GND						N4				
			GND						N3				
			GND						N26				
			GND						N21				
			GND						N16				
			GND						N11				
			GND						M9				
			GND						M6				
			GND						M51				
			GND						M50				



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						M5				
			GND						M47				
			GND						M46				
			GND						M45				
			GND						M43				
			GND						M28				
			GND						M23				
			GND						M2				
			GND						M13				
			GND						M1				
			GND						L9				
			GND						L8				
			GND						L7				
			GND						L49				
			GND						L48				
			GND						L45				
			GND						L40				
			GND						L4				
			GND						L3				
			GND						L25				
			GND						L20				
			GND						L10				
			GND						K9				
			GND						K6				
			GND						K51				
			GND						K50				
			GND						K5				
			GND						K47				
			GND						K46				
			GND						K45				
			GND						K42				
			GND						K37				
			GND						K22				
			GND						K2				
			GND						K12				
			GND						K1				
			GND						J9				
			GND						J8				
			GND						J7				
			GND						J49				
			GND						J48				
			GND						J45				
			GND						J44				
			GND						J4				
			GND						J3				
			GND						J29				
			GND						H9				
			GND						H6				
			GND						H51				
			GND						H50				
			GND						H5				
			GND						H47				
			GND						H46				
			GND						H45				
			GND						H41				
			GND						H36				
			GND						H31				
			GND						H21				
			GND						H2				
			GND						H16				
			GND						H11				
			GND						H1				
			GND						G9				
			GND						G8				
			GND						G7				
			GND						G49				
			GND						G48				
			GND						G45				
			GND						G43				
			GND						G4				
			GND						G38				
			GND						G33				
			GND						G3				
			GND						G28				
			GND						G23				
			GND						G13				
			GND						F9				
			GND						F6				
			GND						F51				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						F50				
			GND						F5				
			GND						F47				
			GND						F46				
			GND						F45				
			GND						F40				
			GND						F35				
			GND						F30				
			GND						F25				
			GND						F20				
			GND						F2				
			GND						F15				
			GND						F10				
			GND						F1				
			GND						E9				
			GND						E8				
			GND						E7				
			GND						E49				
			GND						E48				
			GND						E45				
			GND						E42				
			GND						E4				
			GND						E37				
			GND						E32				
			GND						E3				
			GND						E27				
			GND						E22				
			GND						E17				
			GND						E12				
			GND						D9				
			GND						D6				
			GND						D51				
			GND						D50				
			GND						D5				
			GND						D47				
			GND						D46				
			GND						D45				
			GND						D44				
			GND						D39				
			GND						D34				
			GND						D29				
			GND						D24				
			GND						D2				
			GND						D19				
			GND						D14				
			GND						D1				
			GND						C9				
			GND						C8				
			GND						C7				
			GND						C50				
			GND						C49				
			GND						C48				
			GND						C45				
			GND						C41				
			GND						C4				
			GND						C36				
			GND						C31				
			GND						C3				
			GND						C26				
			GND						C21				
			GND						C2				
			GND						C16				
			GND						C11				
			GND						BL9				
			GND						BL6				
			GND						BL50				
			GND						BL5				
			GND						BL49				
			GND						BL48				
			GND						BL45				
			GND						BL40				
			GND						BL4				
			GND						BL35				
			GND						BL30				
			GND						BL3				
			GND						BL25				
			GND						BL20				
			GND						BL2				
			GND						BL15				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BL12				
			GND						BL11				
			GND						BL10				
			GND						BK9				
			GND						BK8				
			GND						BK7				
			GND						BK6				
			GND						BK51				
			GND						BK50				
			GND						BK47				
			GND						BK46				
			GND						BK45				
			GND						BK42				
			GND						BK37				
			GND						BK32				
			GND						BK3				
			GND						BK27				
			GND						BK22				
			GND						BK17				
			GND						BK12				
			GND						BK1				
			GND						BJ9				
			GND						BJ6				
			GND						BJ51				
			GND						BJ50				
			GND						BJ5				
			GND						BJ49				
			GND						BJ48				
			GND						BJ45				
			GND						BJ44				
			GND						BJ4				
			GND						BJ39				
			GND						BJ34				
			GND						BJ3				
			GND						BJ29				
			GND						BJ24				
			GND						BJ19				
			GND						BJ14				
			GND						BJ12				
			GND						BJ11				
			GND						BJ10				
			GND						BJ1				
			GND						BH9				
			GND						BH8				
			GND						BH7				
			GND						BH6				
			GND						BH51				
			GND						BH50				
			GND						BH47				
			GND						BH46				
			GND						BH45				
			GND						BH41				
			GND						BH36				
			GND						BH31				
			GND						BH3				
			GND						BH26				
			GND						BH21				
			GND						BH2				
			GND						BH16				
			GND						BH12				
			GND						BH1				
			GND						BG9				
			GND						BG6				
			GND						BG5				
			GND						BG49				
			GND						BG48				
			GND						BG45				
			GND						BG43				
			GND						BG4				
			GND						BG38				
			GND						BG33				
			GND						BG3				
			GND						BG28				
			GND						BG23				
			GND						BG18				
			GND						BG13				
			GND						BG12				
			GND						BG11				
			GND						BG10				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BF9				
			GND						BF8				
			GND						BF7				
			GND						BF6				
			GND						BF51				
			GND						BF50				
			GND						BF47				
			GND						BF46				
			GND						BF45				
			GND						BF40				
			GND						BF35				
			GND						BF30				
			GND						BF3				
			GND						BF25				
			GND						BF20				
			GND						BF2				
			GND						BF15				
			GND						BF12				
			GND						BF1				
			GND						BE9				
			GND						BE6				
			GND						BE5				
			GND						BE49				
			GND						BE48				
			GND						BE45				
			GND						BE42				
			GND						BE4				
			GND						BE37				
			GND						BE32				
			GND						BE3				
			GND						BE22				
			GND						BE12				
			GND						BE11				
			GND						BE10				
			GND						BD9				
			GND						BD8				
			GND						BD7				
			GND						BD6				
			GND						BD51				
			GND						BD50				
			GND						BD47				
			GND						BD46				
			GND						BD45				
			GND						BD44				
			GND						BD39				
			GND						BD34				
			GND						BD3				
			GND						BD2				
			GND						BD19				
			GND						BD14				
			GND						BD12				
			GND						BD1				
			GND						BC9				
			GND						BC6				
			GND						BC5				
			GND						BC49				
			GND						BC48				
			GND						BC45				
			GND						BC41				
			GND						BC4				
			GND						BC36				
			GND						BC31				
			GND						BC3				
			GND						BC16				
			GND						BC12				
			GND						BC11				
			GND						BC10				
			GND						BB9				
			GND						BB8				
			GND						BB7				
			GND						BB6				
			GND						BB51				
			GND						BB50				
			GND						BB47				
			GND						BB46				
			GND						BB45				
			GND						BB43				
			GND						BB38				
			GND						BB33				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BB3				
			GND						BB23				
			GND						BB2				
			GND						BB12				
			GND						BB1				
			GND						BA9				
			GND						BA6				
			GND						BA5				
			GND						BA49				
			GND						BA48				
			GND						BA45				
			GND						BA40				
			GND						BA4				
			GND						BA3				
			GND						BA25				
			GND						BA12				
			GND						BA11				
			GND						BA10				
			GND						B9				
			GND						B6				
			GND						B51				
			GND						B50				
			GND						B5				
			GND						B47				
			GND						B46				
			GND						B45				
			GND						B43				
			GND						B38				
			GND						B33				
			GND						B28				
			GND						B23				
			GND						B2				
			GND						B18				
			GND						B13				
			GND						B1				
			GND						AY9				
			GND						AY8				
			GND						AY7				
			GND						AY6				
			GND						AY51				
			GND						AY50				
			GND						AY47				
			GND						AY46				
			GND						AY45				
			GND						AY42				
			GND						AY37				
			GND						AY3				
			GND						AY27				
			GND						AY22				
			GND						AY2				
			GND						AY12				
			GND						AY1				
			GND						AW9				
			GND						AW6				
			GND						AW5				
			GND						AW49				
			GND						AW48				
			GND						AW45				
			GND						AW44				
			GND						AW4				
			GND						AW39				
			GND						AW3				
			GND						AW24				
			GND						AW19				
			GND						AW14				
			GND						AW13				
			GND						AW12				
			GND						AW11				
			GND						AW10				
			GND						AV8				
			GND						AV7				
			GND						AV6				
			GND						AV51				
			GND						AV50				
			GND						AV47				
			GND						AV46				
			GND						AV45				
			GND						AV41				
			GND						AV37				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AV3				
			GND						AV26				
			GND						AV21				
			GND						AV2				
			GND						AV14				
			GND						AV1				
			GND						AU9				
			GND						AU6				
			GND						AU5				
			GND						AU49				
			GND						AU48				
			GND						AU45				
			GND						AU43				
			GND						AU4				
			GND						AU38				
			GND						AU3				
			GND						AU28				
			GND						AU23				
			GND						AU18				
			GND						AU14				
			GND						AU12				
			GND						AT8				
			GND						AT7				
			GND						AT6				
			GND						AT51				
			GND						AT50				
			GND						AT47				
			GND						AT46				
			GND						AT45				
			GND						AT40				
			GND						AT35				
			GND						AT30				
			GND						AT3				
			GND						AT25				
			GND						AT20				
			GND						AT2				
			GND						AT15				
			GND						AT14				
			GND						AT1				
			GND						AR9				
			GND						AR6				
			GND						AR5				
			GND						AR49				
			GND						AR48				
			GND						AR45				
			GND						AR44				
			GND						AR43				
			GND						AR42				
			GND						AR40				
			GND						AR4				
			GND						AR37				
			GND						AR32				
			GND						AR3				
			GND						AR27				
			GND						AR22				
			GND						AR17				
			GND						AR12				
			GND						AP8				
			GND						AP7				
			GND						AP6				
			GND						AP51				
			GND						AP50				
			GND						AP47				
			GND						AP46				
			GND						AP45				
			GND						AP41				
			GND						AP39				
			GND						AP34				
			GND						AP3				
			GND						AP29				
			GND						AP24				
			GND						AP2				
			GND						AP19				
			GND						AP14				
			GND						AP13				
			GND						AP11				
			GND						AP10				
			GND						AP1				
			GND						AN9				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AN6				
			GND						AN5				
			GND						AN49				
			GND						AN48				
			GND						AN45				
			GND						AN44				
			GND						AN43				
			GND						AN40				
			GND						AN4				
			GND						AN38				
			GND						AN36				
			GND						AN31				
			GND						AN3				
			GND						AN26				
			GND						AN21				
			GND						AN16				
			GND						AN13				
			GND						AN12				
			GND						AM9				
			GND						AM8				
			GND						AM7				
			GND						AM6				
			GND						AM51				
			GND						AM50				
			GND						AM47				
			GND						AM46				
			GND						AM45				
			GND						AM41				
			GND						AM39				
			GND						AM37				
			GND						AM33				
			GND						AM3				
			GND						AM28				
			GND						AM23				
			GND						AM2				
			GND						AM18				
			GND						AM14				
			GND						AM12				
			GND						AM1				
			GND						AL9				
			GND						AL6				
			GND						AL5				
			GND						AL49				
			GND						AL48				
			GND						AL45				
			GND						AL44				
			GND						AL43				
			GND						AL40				
			GND						AL4				
			GND						AL38				
			GND						AL35				
			GND						AL30				
			GND						AL3				
			GND						AL25				
			GND						AL20				
			GND						AL15				
			GND						AL14				
			GND						AL12				
			GND						AK9				
			GND						AK8				
			GND						AK7				
			GND						AK6				
			GND						AK51				
			GND						AK50				
			GND						AK47				
			GND						AK46				
			GND						AK43				
			GND						AK41				
			GND						AK39				
			GND						AK37				
			GND						AK32				
			GND						AK3				
			GND						AK27				
			GND						AK22				
			GND						AK2				
			GND						AK17				
			GND						AK13				
			GND						AK11				
			GND						AK1				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AJ9				
			GND						AJ6				
			GND						AJ5				
			GND						AJ49				
			GND						AJ48				
			GND						AJ45				
			GND						AJ44				
			GND						AJ43				
			GND						AJ40				
			GND						AJ4				
			GND						AJ38				
			GND						AJ34				
			GND						AJ3				
			GND						AJ29				
			GND						AJ24				
			GND						AJ19				
			GND						AJ14				
			GND						AJ12				
			GND						AH9				
			GND						AH8				
			GND						AH7				
			GND						AH6				
			GND						AH51				
			GND						AH50				
			GND						AH47				
			GND						AH46				
			GND						AH43				
			GND						AH41				
			GND						AH39				
			GND						AH36				
			GND						AH31				
			GND						AH3				
			GND						AH26				
			GND						AH21				
			GND						AH2				
			GND						AH16				
			GND						AH13				
			GND						AH11				
			GND						AH1				
			GND						AG9				
			GND						AG6				
			GND						AG5				
			GND						AG49				
			GND						AG48				
			GND						AG45				
			GND						AG44				
			GND						AG43				
			GND						AG42				
			GND						AG40				
			GND						AG4				
			GND						AG38				
			GND						AG33				
			GND						AG3				
			GND						AG28				
			GND						AG23				
			GND						AG18				
			GND						AG14				
			GND						AG12				
			GND						AF9				
			GND						AF8				
			GND						AF7				
			GND						AF6				
			GND						AF51				
			GND						AF50				
			GND						AF47				
			GND						AF46				
			GND						AF43				
			GND						AF39				
			GND						AF35				
			GND						AF30				
			GND						AF3				
			GND						AF25				
			GND						AF20				
			GND						AF2				
			GND						AF15				
			GND						AF14				
			GND						AF12				
			GND						AF1				
			GND						AE9				



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AE6				
			GND						AE5				
			GND						AE49				
			GND						AE48				
			GND						AE45				
			GND						AE44				
			GND						AE43				
			GND						AE42				
			GND						AE40				
			GND						AE4				
			GND						AE37				
			GND						AE32				
			GND						AE3				
			GND						AE27				
			GND						AE22				
			GND						AE17				
			GND						AE14				
			GND						AE13				
			GND						AE11				
			GND						AE10				
			GND						AD9				
			GND						AD8				
			GND						AD7				
			GND						AD6				
			GND						AD51				
			GND						AD50				
			GND						AD47				
			GND						AD46				
			GND						AD43				
			GND						AD41				
			GND						AD39				
			GND						AD34				
			GND						AD3				
			GND						AD29				
			GND						AD24				
			GND						AD2				
			GND						AD19				
			GND						AD15				
			GND						AD12				
			GND						AD10				
			GND						AD1				
			GND						AC9				
			GND						AC6				
			GND						AC5				
			GND						AC49				
			GND						AC48				
			GND						AC45				
			GND						AC44				
			GND						AC43				
			GND						AC40				
			GND						AC4				
			GND						AC38				
			GND						AC36				
			GND						AC31				
			GND						AC3				
			GND						AC26				
			GND						AC21				
			GND						AC16				
			GND						AC13				
			GND						AC11				
			GND						AB9				
			GND						AB8				
			GND						AB7				
			GND						AB6				
			GND						AB51				
			GND						AB50				
			GND						AB5				
			GND						AB47				
			GND						AB46				
			GND						AB43				
			GND						AB41				
			GND						AB39				
			GND						AB37				
			GND						AB33				
			GND						AB28				
			GND						AB23				
			GND						AB2				
			GND						AB18				
			GND						AB14				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AB12				
			GND						AB1				
			GND						AA7				
			GND						AA49				
			GND						AA48				
			GND						AA45				
			GND						AA44				
			GND						AA43				
			GND						AA40				
			GND						AA4				
			GND						AA38				
			GND						AA35				
			GND						AA30				
			GND						AA3				
			GND						AA25				
			GND						AA20				
			GND						AA15				
			GND						AA13				
			GND						AA11				
			GND						A9				
			GND						A8				
			GND						A7				
			GND						A50				
			GND						A49				
			GND						A48				
			GND						A45				
			GND						A40				
			GND						A4				
			GND						A35				
			GND						A30				
			GND						A3				
			GND						A25				
			GND						A20				
			GND						A2				
			GND						A15				
			GND						A10				
			GNDSENSE						AF24				
			VCC						Y36				
			VCC						Y35				
			VCC						Y34				
			VCC						Y33				
			VCC						Y31				
			VCC						Y30				
			VCC						Y29				
			VCC						Y28				
			VCC						Y26				
			VCC						Y25				
			VCC						Y24				
			VCC						Y21				
			VCC						Y20				
			VCC						Y19				
			VCC						Y18				
			VCC						Y16				
			VCC						W35				
			VCC						W33				
			VCC						W32				
			VCC						W31				
			VCC						W30				
			VCC						W28				
			VCC						W27				
			VCC						W26				
			VCC						W25				
			VCC						W23				
			VCC						W22				
			VCC						W21				
			VCC						W20				
			VCC						W18				
			VCC						W17				
			VCC						V34				
			VCC						V33				
			VCC						V19				
			VCC						AM27				
			VCC						AM26				
			VCC						AM25				
			VCC						AM20				
			VCC						AM19				
			VCC						AL33				
			VCC						AL31				
			VCC						AL29				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC						AL28				
			VCC						AL27				
			VCC						AL26				
			VCC						AL24				
			VCC						AL22				
			VCC						AL21				
			VCC						AL19				
			VCC						AL18				
			VCC						AL17				
			VCC						AK35				
			VCC						AK34				
			VCC						AK33				
			VCC						AK31				
			VCC						AK30				
			VCC						AK29				
			VCC						AK28				
			VCC						AK26				
			VCC						AK25				
			VCC						AK24				
			VCC						AK21				
			VCC						AK20				
			VCC						AK19				
			VCC						AK18				
			VCC						AJ36				
			VCC						AJ35				
			VCC						AJ33				
			VCC						AJ31				
			VCC						AJ30				
			VCC						AJ28				
			VCC						AJ27				
			VCC						AJ26				
			VCC						AJ25				
			VCC						AJ22				
			VCC						AJ21				
			VCC						AJ20				
			VCC						AJ18				
			VCC						AJ17				
			VCC						AH35				
			VCC						AH34				
			VCC						AH33				
			VCC						AH30				
			VCC						AH29				
			VCC						AH28				
			VCC						AH27				
			VCC						AH25				
			VCC						AH24				
			VCC						AH23				
			VCC						AH22				
			VCC						AH20				
			VCC						AH19				
			VCC						AH18				
			VCC						AH17				
			VCC						AG36				
			VCC						AG35				
			VCC						AG34				
			VCC						AG27				
			VCC						AG20				
			VCC						AG19				
			VCC						AG17				
			VCC						AF36				
			VCC						AF34				
			VCC						AF33				
			VCC						AF19				
			VCC						AF18				
			VCC						AF17				
			VCC						AE36				
			VCC						AE35				
			VCC						AE34				
			VCC						AE33				
			VCC						AE30				
			VCC						AE19				
			VCC						AE18				
			VCC						AE16				
			VCC						AD36				
			VCC						AD35				
			VCC						AD33				
			VCC						AD32				
			VCC						AD31				
			VCC						AD30				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC						AD28				
			VCC						AD27				
			VCC						AD26				
			VCC						AD25				
			VCC						AD22				
			VCC						AD21				
			VCC						AD20				
			VCC						AD18				
			VCC						AD17				
			VCC						AD16				
			VCC						AC35				
			VCC						AC34				
			VCC						AC33				
			VCC						AC30				
			VCC						AC29				
			VCC						AC28				
			VCC						AC27				
			VCC						AC25				
			VCC						AC24				
			VCC						AC22				
			VCC						AC20				
			VCC						AC19				
			VCC						AC18				
			VCC						AC17				
			VCC						AB36				
			VCC						AB35				
			VCC						AB34				
			VCC						AB31				
			VCC						AB30				
			VCC						AB29				
			VCC						AB27				
			VCC						AB26				
			VCC						AB25				
			VCC						AB24				
			VCC						AB22				
			VCC						AB21				
			VCC						AB20				
			VCC						AB19				
			VCC						AB17				
			VCC						AB16				
			VCC						AA36				
			VCC						AA34				
			VCC						AA33				
			VCC						AA31				
			VCC						AA29				
			VCC						AA28				
			VCC						AA27				
			VCC						AA26				
			VCC						AA24				
			VCC						AA22				
			VCC						AA21				
			VCC						AA19				
			VCC						AA18				
			VCC						AA17				
			VCC						AA16				
			VCCPT						AG32				
			VCCPT						AG31				
			VCCPT						AG30				
			VCCPT						AG29				
			VCCPT						AG26				
			VCCPT						AG25				
			VCCPT						AG24				
			VCCPT						AG22				
			VCCPT						AG21				
			VCCPT						AF32				
			VCCPT						AF31				
			VCCPT						AF22				
			VCCPT						AF21				
			VCCPT						AE31				
			VCCPT						AE29				
			VCCPT						AE28				
			VCCPT						AE26				
			VCCPT						AE25				
			VCCPT						AE24				
			VCCPT						AE23				
			VCCPT						AE21				
			VCCPT						AE20				
			DNU						AK14				
			DNU						AG15				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			DNU						AK15				
			DNU						AN14				
			DNU						AG41				
			DNU						AF38				
			DNU						AT44				
			DNU						AT43				
			DNU						AU44				
			DNU						AY40				
			DNU						AW40				
			DNU						BA43				
			DNU						BB44				
			DNU						AU40				
			DNU						AT39				
			DNU						BA44				
			DNU						AY44				
			DNU						AW41				
			DNU						AW42				
			DNU						AU41				
			DNU						AT41				
			DNU						BA41				
			DNU						AW43				
			DNU						AV43				
			DNU						AV42				
			DNU						AU42				
			DNU						AY41				
			DNU						AT38				
			DNU						AU39				
			DNU						AV39				
			DNU						AV40				
			DNU						BA42				
			DNU						AY43				
			DNU						AV44				
			DNU						C51				
			DNU						M42				
			DNU						AF41				
			DNU						AB38				
			DNU						Y38				
			DNU						T36				
			DNU						R36				
			DNU						J42				
			DNU						J43				
			DNU						K43				
			DNU						L43				
			DNU						M41				
			DNU						P40				
			DNU						T38				
			DNU						R39				
			DNU						K44				
			DNU						L44				
			DNU						U35				
			DNU						M44				
			DNU						L42				
			DNU						T39				
			DNU						R40				
			DNU						U36				
			DNU						K41				
			DNU						L41				
			DNU						R38				
			DNU						T37				
			DNU						M40				
			DNU						N40				
			DNU						AF42				
			DNU						C1				
			DNU						T13				
			DNU						AD11				
			DNU						P10				
			DNU						P11				
			DNU						R16				
			DNU						N15				
			DNU						L12				
			DNU						J12				
			DNU						J11				
			DNU						J10				
			DNU						P13				
			DNU						P12				
			DNU						R14				
			DNU						R13				
			DNU						M11				
			DNU						L11				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			DNU						M14				
			DNU						N10				
			DNU						M10				
			DNU						K11				
			DNU						K10				
			DNU						L13				
			DNU						N14				
			DNU						N13				
			DNU						P15				
			DNU						R15				
			DNU						M12				
			DNU						N12				
			DNU						AE12				
			DNU						AR36				
			DNU						AP36				
			DNU						AR35				
			DNU						AT37				
			DNU						U34				
			DNU						T34				
			DNU						T32				
			DNU						U30				
			DNU						T33				
			DNU						T31				
			DNU						AW27				
			DNU						AV27				
			DNU						AT27				
			DNU						AU27				
			DNU						T26				
			DNU						R26				
			DNU						T27				
			DNU						R28				
			DNU						AT36				
			DNU						AU36				
			DNU						T18				
			DNU						T17				
			DNU						BL42				
			DNU						BL43				
			DNU						BG42				
			DNU						BG44				
			DNU						AN28				
			DNU						AN29				
			DNU						AP30				
			DNU						AR30				
			DNU						AR24				
			DNU						AR26				
			DNU						AR25				
			DNU						AP25				
			DNU						AP27				
			DNU						AN25				
			DNU						AT24				
			DNU						AN24				
			DNU						AN27				
			DNU						AR23				
			DNU						AP26				
			DNU						AT23				
			DNU						AP23				
			DNU						AN23				
			DNU						AT22				
			DNU						AP22				
			DNU						AN22				
			DNU						AR29				
			DNU						AP21				
			DNU						AR21				
			DNU						AP20				
			DNU						AP16				
			DNU						AR16				
			DNU						AP17				
			DNU						AR28				
			DNU						AP18				
			DNU						AN20				
			DNU						AR20				
			DNU						AN19				
			DNU						AN17				
			DNU						AR19				
			DNU						AN18				
			DNU						AR18				
			DNU						AN30				
			DNU						AP28				
			DNU						U20				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			DNU						L27				
			DNU						V20				
			DNU						U19				
			DNU						U21				
			DNU						T19				
			DNU						T21				
			DNU						R21				
			DNU						K28				
			DNU						T22				
			DNU						U22				
			DNU						T23				
			DNU						H28				
			DNU						T24				
			DNU						L26				
			DNU						U24				
			DNU						V24				
			DNU						V22				
			DNU						V23				
			DNU						V25				
			DNU						R31				
			DNU						R19				
			DNU						M29				
			DNU						K29				
			DNU						L29				
			DNU						J28				
			DNU						P31				
			DNU						N29				
			DNU						R18				
			DNU						P28				
			DNU						N30				
			DNU						N28				
			DNU						P30				
			DNU						R30				
			DNU						U29				
			DNU						R29				
			DNU						T29				
			DNU						L28				
			DNU						M27				
			TEMPDIODE0n						BH42				
			TEMPDIODE0p						BJ42				
			TEMPDIODE1n						AG39				
			TEMPDIODE1p						AF40				
			TEMPDIODE3n						T41				
			TEMPDIODE3p						U41				
			TEMPDIODE4n						AH15				
			TEMPDIODE4p						AH14				
			TEMPDIODE6n						R11				
			TEMPDIODE6p						R10				
			VCCBAT						AP33				
			VCCA_PLL						AF29				
			VCCA_PLL						AF28				
			VCCA_PLL						AF27				
			VCCA_PLL						AF26				
			VCCIO2A						BA35				
			VCCIO2A						AW34				
			VCCIO2A						AV36				
			VCCIO2B						AY32				
			VCCIO2B						AV31				
			VCCIO2B						AU33				
			VCCIO2C						BD29				
			VCCIO2C						BA30				
			VCCIO2C						AW29				
			VCCIO2F						BE27				
			VCCIO2F						BC26				
			VCCIO2F						BB28				
			VCCIO2K						U27				
			VCCIO2K						U26				
			VCCIO2K						U25				
			VCCIO2L						N31				
			VCCIO2L						L30				
			VCCIO2L						K32				
			VCCIO2M						M33				
			VCCIO2M						L35				
			VCCIO2M						J34				
			VCCIO2N						N36				
			VCCIO2N						M38				
			VCCIO2N						J39				
			VCCIO3A						BD24				
			VCCIO3A						BC21				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCIO3A						BA20				
			VCCIO3B						BE17				
			VCCIO3B						BB18				
			VCCIO3B						AY17				
			VCCIO3C						BB13				
			VCCIO3C						BA15				
			VCCIO3C						AV16				
			VCCIO3I						V18				
			VCCIO3I						V17				
			VCCIO3I						U17				
			VCCIO3J						L15				
			VCCIO3J						K17				
			VCCIO3J						J14				
			VCCIO3K						M18				
			VCCIO3K						J19				
			VCCIO3K						G18				
			VCCIO3L						K27				
			VCCIO3L						J24				
			VCCIO3L						H26				
			VCCIO_SDM						AP31				
			VCCIO_U1B_BL						AY26				
			VCCIO_U1B_BL						AY25				
			VCCIO_U1B_BL						AY24				
			VCCIO_U1B_BL						AY23				
			VCCIO_U1B_BL						AY21				
			VCCIO_U1B_BL						AW26				
			VCCIO_U1B_BL						AW25				
			VCCIO_U1B_BL						AW22				
			VCCIO_U1B_BL						AW21				
			VCCIO_U1B_BL						AV25				
			VCCIO_U1B_BL						AV24				
			VCCIO_U1B_BL						AV23				
			VCCIO_U1B_BL						AV22				
			VCCIO_U1B_BL						AU25				
			VCCIO_U1B_BL						AU24				
			VCCIO_U1B_BL						AU22				
			VCCIO_U1B_TL						R25				
			VCCIO_U1B_TL						R24				
			VCCIO_U1B_TL						R23				
			VCCIO_U1B_TL						P26				
			VCCIO_U1B_TL						P25				
			VCCIO_U1B_TL						P23				
			VCCIO_U1B_TL						P22				
			VCCIO_U1B_TL						P21				
			VCCIO_U1B_TL						N25				
			VCCIO_U1B_TL						N24				
			VCCIO_U1B_TL						N22				
			VCCIO_U1B_TL						M26				
			VCCIO_U1B_TL						M25				
			VCCIO_U1B_TL						M24				
			VCCIO_U1B_TL						M22				
			VCCIO_U1B_TL						M21				
2A		VREFB2AN0	VREFB2AN0						AR34				
2B		VREFB2BN0	VREFB2BN0						AR33				
2C		VREFB2CN0	VREFB2CN0						AT28				
2F		VREFB2FN0	VREFB2FN0						BA26				
2K		VREFB2KN0	VREFB2KN0						T28				
2L		VREFB2LN0	VREFB2LN0						P32				
2M		VREFB2MN0	VREFB2MN0						R34				
2N		VREFB2NN0	VREFB2NN0						P38				
3A		VREFB3AN0	VREFB3AN0						AT21				
3B		VREFB3BN0	VREFB3BN0						AT18				
3C		VREFB3CN0	VREFB3CN0						AT16				
3I		VREFB3IN0	VREFB3IN0						T16				
3J		VREFB3JN0	VREFB3JN0						P16				
3K		VREFB3KN0	VREFB3KN0						P18				
3L		VREFB3LN0	VREFB3LN0						R20				
			VCCRTPLL_GXER1						AK12				
			VCCRTPLL_GXER1						AH12				
			VCCRT_GXER1						AN11				
			VCCRT_GXER1						AN10				
			VCCRT_GXER1						AM11				
			VCCRT_GXER1						AM10				
			VCCRT_GXER1						AL11				
			VCCRT_GXER1						AL10				
			VCCRT_GXER1						AK10				
			VCCRT_GXER1						AJ11				
			VCCRT_GXER1						AJ10				
			VCCRT_GXER1						AH10				



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCRT_GXER1						AG11				
			VCCRT_GXER1						AG10				
			VCCRT_GXER1						AF11				
			VCCRT_GXER1						AF10				
			VCCRT_GXPL1						AP42				
			VCCRT_GXPL1						AN42				
			VCCRT_GXPL1						AN41				
			VCCRT_GXPL1						AM42				
			VCCRT_GXPL1						AL42				
			VCCRT_GXPL1						AL41				
			VCCRT_GXPL1						AK42				
			VCCRT_GXPL1						AJ42				
			VCCRT_GXPL1						AJ41				
			VCCRT_GXPL1						AH42				
			VCCRT_GXPL3						Y42				
			VCCRT_GXPL3						W42				
			VCCRT_GXPL3						W41				
			VCCRT_GXPL3						V42				
			VCCRT_GXPL3						AD42				
			VCCRT_GXPL3						AC42				
			VCCRT_GXPL3						AC41				
			VCCRT_GXPL3						AB42				
			VCCRT_GXPL3						AA42				
			VCCRT_GXPL3						AA41				
			VCCRT_GXPR3						Y11				
			VCCRT_GXPR3						Y10				
			VCCRT_GXPR3						W10				
			VCCRT_GXPR3						V11				
			VCCRT_GXPR3						V10				
			VCCRT_GXPR3						U10				
			VCCRT_GXPR3						AC10				
			VCCRT_GXPR3						AB11				
			VCCRT_GXPR3						AB10				
			VCCRT_GXPR3						AA10				
			VCCRT_GXPR3						AP38				
			IO_AUX_RREF10_P						AD38				
			IO_AUX_RREF12_P						AJ15				
			IO_AUX_RREF20						AC14				
			IO_AUX_RREF22_P						AR31				
			VCCADC						AM15				
			VCCCLK_GXER1						AR39				
			VCCCLK_GXPL1						AR38				
			VCCCLK_GXPL1						AE39				
			VCCCLK_GXPL3						AE38				
			VCCCLK_GXPL3						AD14				
			VCCCLK_GXPR3						AD13				
			VCCCLK_GXPR3						W36				
			VCCERAM						V35				
			VCCERAM						V32				
			VCCERAM						V28				
			VCCERAM						V27				
			VCCERAM						U16				
			VCCERAM						AR15				
			VCCERAM						AR14				
			VCCERAM						AP15				
			VCCERAM						AN15				
			VCCERAM						AM34				
			VCCERAM						AM31				
			VCCERAM						AM30				
			VCCERAM						AM29				
			VCCERAM						AM24				
			VCCERAM						AM22				
			VCCERAM						AM21				
			VCCERAM						AM17				
			VCCERAM						AM16				
			VCCERAM						AL34				
			VCCERAM						AL16				
			VCCERAM						AK16				
			VCCERAM						AJ16				
			VCCERAM						AG16				
			VCCERAM						AF16				
			VCCERAM						AM36				
			VCCERAM						AL37				
			VCCERAM						AL36				
			VCCERAM						AK36				
			VCCERAM						AJ37				
			VCCERAM						AH37				
			VCCERAM						AG37				
			VCCERAM						W37				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	TF53	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCERAM						V37				
			VCCERAM						U37				
			VCCERAM						AF37				
			VCCERAM						AD37				
			VCCERAM						AC37				
			VCCERAM						AA37				
			VCCERAM						Y15				
			VCCERAM						W16				
			VCCERAM						W15				
			VCCERAM						V15				
			VCCERAM						U15				
			VCCERAM						AC15				
			VCCERAM						AB15				
			VCCFUSEWR_SDM						AP32				
			VCCFUSE_GXP						AP37				
			VCCFUSE_GXP						AN37				
			VCCFUSE_GXP						AE15				
			VCCH_GXER1						AM13				
			VCCH_GXER1						AL13				
			VCCH_GXER1						AJ13				
			VCCH_GXER1						AG13				
			VCCH_GXER1						AF13				
			VCCH_GXPL1						AP40				
			VCCH_GXPL1						AN39				
			VCCH_GXPL1						AM40				
			VCCH_GXPL1						AL39				
			VCCH_GXPL1						AK40				
			VCCH_GXPL1						AJ39				
			VCCH_GXPL1						AH40				
			VCCH_GXPL3						Y40				
			VCCH_GXPL3						W39				
			VCCH_GXPL3						V40				
			VCCH_GXPL3						AD40				
			VCCH_GXPL3						AC39				
			VCCH_GXPL3						AB40				
			VCCH_GXPL3						AA39				
			VCCH_GXPR3						Y13				
			VCCH_GXPR3						W12				
			VCCH_GXPR3						V13				
			VCCH_GXPR3						U12				
			VCCH_GXPR3						AC12				
			VCCH_GXPR3						AB13				
			VCCH_GXPR3						AA12				
			VCCLSENSE						AF23				
			VCCM_WORD_BL						BA24				
			VCCM_WORD_BL						BA23				
			VCCM_WORD_BL						BA22				
			VCCM_WORD_TL						L24				
			VCCM_WORD_TL						L23				
			VCCM_WORD_TL						L22				
			VCCP						Y23				
			VCCP						AM32				
			VCCP						AL32				
			VCCP						AL23				
			VCCP						AK23				
			VCCP						AJ32				
			VCCP						AJ23				
			VCCP						AH32				
			VCCP						AD23				
			VCCP						AC32				
			VCCP						AC23				
			VCCP						AB32				
			VCCP						AA32				
			VCCP						AA23				
			VCCPLLDIG_SDM						AN32				
			VCCPLL_SDM						AN33				
			U10_P_IO_RESREF_0						AR41				
			U12_P_IO_RESREF_0						AE41				
			U22_P_IO_RESREF_0						T11				

Date	Version	Changes
August 2019	2019.08.30	Initial release.

(1) For more information about pin definition and pin connection guidelines, refer to the [Intel® Stratix® 10 Device Family Pin Connection Guidelines](#)