

TYPE	BANK	JF43 Package
Transceiver I/O	10A	68
LVDS I/O	2A	48
LVDS I/O	2B	48
HPS shared LVDS I/O	2M	48
HPS shared LVDS I/O	2N	48
LVDS I/O	3A	48
LVDS I/O	3B	48
LVDS I/O	3C	48
LVDS I/O	3D	24
LVDS I/O	3J	48
LVDS I/O	3J	48
LVDS I/O	3K	48
LVDS I/O	3L	24
Transceiver I/O	8C	82
HPS shared LVDS I/O	HPS	48
SDM shared LVDS I/O	SDM	29
Transceiver I/O	U10_WHR	3

- i. Total LVDS channels per bank supporting SERDES Non-DPA and DPA mode is equivalent to (LVDS I/O per bank)/2, inclusive of clock pair. Please refer to Dedicated Tx/Rx Channel column in the pin-out table for the channel availability.
- ii. Total LVDS channels supporting SERDES Soft-CDR mode is 12 pairs per bank. Please refer to Soft CDR column in the pin out table for the channel availability.

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
8C			GXEL8C_TX_CH0p					Yes	U42				
8C			GXEL8C_TX_CH1p					Yes	R42				
8C			GXEL8C_TX_CH2p					Yes	N42				
8C			GXEL8C_TX_CH3p					Yes	L42				
8C			GXEL8C_TX_CH8p					Yes	J42				
8C			GXEL8C_TX_CH9p					Yes	H39				
8C			GXEL8C_TX_CH10p					Yes	G42				
8C			GXEL8C_TX_CH11p					Yes	F39				
8C			GXEL8C_TX_CH12p					Yes	E42				
8C			GXEL8C_TX_CH13p					Yes	D39				
8C			GXEL8C_TX_CH14p					Yes	C42				
8C			GXEL8C_TX_CH15p					Yes	B39				
8C			GXEL8C_TX_CH20p					Yes	C36				
8C			GXEL8C_TX_CH21p					Yes	A36				
8C			GXEL8C_TX_CH22p					Yes	B33				
8C			GXEL8C_TX_CH23p					Yes	A30				
8C			GXEL8C_TX_CH0n					Yes	U41				
8C			GXEL8C_TX_CH1n					Yes	R41				
8C			GXEL8C_TX_CH2n					Yes	N41				
8C			GXEL8C_TX_CH3n					Yes	L41				
8C			GXEL8C_TX_CH8n					Yes	J41				
8C			GXEL8C_TX_CH9n					Yes	H38				
8C			GXEL8C_TX_CH10n					Yes	G41				
8C			GXEL8C_TX_CH11n					Yes	F38				
8C			GXEL8C_TX_CH12n					Yes	E41				
8C			GXEL8C_TX_CH13n					Yes	D38				
8C			GXEL8C_TX_CH14n					Yes	C41				
8C			GXEL8C_TX_CH15n					Yes	B38				
8C			GXEL8C_TX_CH20n					Yes	C35				
8C			GXEL8C_TX_CH21n					Yes	A35				
8C			GXEL8C_TX_CH22n					Yes	B32				
8C			GXEL8C_TX_CH23n					Yes	A29				
8C			GXEL8C_RX_CH0p					Yes	W36				
8C			GXEL8C_RX_CH1p					Yes	V39				
8C			GXEL8C_RX_CH2p					Yes	U36				
8C			GXEL8C_RX_CH3p					Yes	T39				
8C			GXEL8C_RX_CH8p					Yes	R36				
8C			GXEL8C_RX_CH9p					Yes	P39				
8C			GXEL8C_RX_CH10p					Yes	N36				
8C			GXEL8C_RX_CH11p					Yes	M39				
8C			GXEL8C_RX_CH12p					Yes	L36				
8C			GXEL8C_RX_CH13p					Yes	K39				
8C			GXEL8C_RX_CH14p					Yes	J36				
8C			GXEL8C_RX_CH15p					Yes	G36				
8C			GXEL8C_RX_CH20p					Yes	E36				
8C			GXEL8C_RX_CH21p					Yes	D33				
8C			GXEL8C_RX_CH22p					Yes	F33				
8C			GXEL8C_RX_CH23p					Yes	C30				
8C			GXEL8C_RX_CH0n					Yes	W35				
8C			GXEL8C_RX_CH1n					Yes	V38				
8C			GXEL8C_RX_CH2n					Yes	U35				
8C			GXEL8C_RX_CH3n					Yes	T38				
8C			GXEL8C_RX_CH8n					Yes	R35				
8C			GXEL8C_RX_CH9n					Yes	P38				
8C			GXEL8C_RX_CH10n					Yes	N35				
8C			GXEL8C_RX_CH11n					Yes	M38				
8C			GXEL8C_RX_CH12n					Yes	L35				
8C			GXEL8C_RX_CH13n					Yes	K38				
8C			GXEL8C_RX_CH14n					Yes	J35				
8C			GXEL8C_RX_CH15n					Yes	G35				
8C			GXEL8C_RX_CH20n					Yes	E35				
8C			GXEL8C_RX_CH21n					Yes	D32				
8C			GXEL8C_RX_CH22n					Yes	F32				
8C			GXEL8C_RX_CH23n					Yes	C29				
8C			REFCLK_GXEL8C_CH0p						T34				
8C			REFCLK_GXEL8C_CH0n						U33				
8C			REFCLK_GXEL8C_CH1p						V34				
8C			REFCLK_GXEL8C_CH1n						V33				
8C			REFCLK_GXEL8C_CH2p						T30				
8C			REFCLK_GXEL8C_CH2n						T31				
8C			REFCLK_GXEL8C_CH3p						N28				
8C			REFCLK_GXEL8C_CH3n						P28				
8C			REFCLK_GXEL8C_CH4p						W30				
8C			REFCLK_GXEL8C_CH4n						W29				
8C			REFCLK_GXEL8C_CH5p						U32				
8C			REFCLK_GXEL8C_CH5n						V32				
8C			REFCLK_GXEL8C_CH6p						U28				
8C			REFCLK_GXEL8C_CH6n						T28				
8C			REFCLK_GXEL8C_CH7p						V30				
8C			REFCLK_GXEL8C_CH7n						V31				
8C			REFCLK_GXEL8C_CH8p						T29				
8C			REFCLK_GXEL8C_CH8n						U29				
10A			GXPL10A_TX_CH0p						AT36				
10A			GXPL10A_TX_CH1p						AR38				
10A			GXPL10A_TX_CH2p						AP36				
10A			GXPL10A_TX_CH3p						AN38				
10A			GXPL10A_TX_CH4p						AM36				
10A			GXPL10A_TX_CH5p						AL38				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
10A			GXPL10A_TX_CH6p						AK36				
10A			GXPL10A_TX_CH7p						AJ38				
10A			GXPL10A_TX_CH8p						AH36				
10A			GXPL10A_TX_CH9p						AG38				
10A			GXPL10A_TX_CH10p						AF36				
10A			GXPL10A_TX_CH11p						AE38				
10A			GXPL10A_TX_CH12p						AC38				
10A			GXPL10A_TX_CH13p						AB40				
10A			GXPL10A_TX_CH14p						AA38				
10A			GXPL10A_TX_CH15p						Y40				
10A			GXPL10A_TX_CH0n						AT35				
10A			GXPL10A_TX_CH1n						AR37				
10A			GXPL10A_TX_CH2n						AP35				
10A			GXPL10A_TX_CH3n						AN37				
10A			GXPL10A_TX_CH4n						AM35				
10A			GXPL10A_TX_CH5n						AL37				
10A			GXPL10A_TX_CH6n						AK35				
10A			GXPL10A_TX_CH7n						AJ37				
10A			GXPL10A_TX_CH8n						AH35				
10A			GXPL10A_TX_CH9n						AG37				
10A			GXPL10A_TX_CH10n						AF35				
10A			GXPL10A_TX_CH11n						AE37				
10A			GXPL10A_TX_CH12n						AC37				
10A			GXPL10A_TX_CH13n						AB39				
10A			GXPL10A_TX_CH14n						AA37				
10A			GXPL10A_TX_CH15n						Y39				
10A			GXPL10A_RX_CH0p						AT40				
10A			GXPL10A_RX_CH1p						AR42				
10A			GXPL10A_RX_CH2p						AP40				
10A			GXPL10A_RX_CH3p						AN42				
10A			GXPL10A_RX_CH4p						AM40				
10A			GXPL10A_RX_CH5p						AL42				
10A			GXPL10A_RX_CH6p						AK40				
10A			GXPL10A_RX_CH7p						AJ42				
10A			GXPL10A_RX_CH8p						AH40				
10A			GXPL10A_RX_CH9p						AG42				
10A			GXPL10A_RX_CH10p						AF40				
10A			GXPL10A_RX_CH11p						AE42				
10A			GXPL10A_RX_CH12p						AD40				
10A			GXPL10A_RX_CH13p						AC42				
10A			GXPL10A_RX_CH14p						AA42				
10A			GXPL10A_RX_CH15p						W42				
10A			GXPL10A_RX_CH0n						AT39				
10A			GXPL10A_RX_CH1n						AR41				
10A			GXPL10A_RX_CH2n						AP39				
10A			GXPL10A_RX_CH3n						AN41				
10A			GXPL10A_RX_CH4n						AM39				
10A			GXPL10A_RX_CH5n						AL41				
10A			GXPL10A_RX_CH6n						AK39				
10A			GXPL10A_RX_CH7n						AJ41				
10A			GXPL10A_RX_CH8n						AH39				
10A			GXPL10A_RX_CH9n						AG41				
10A			GXPL10A_RX_CH10n						AF39				
10A			GXPL10A_RX_CH11n						AE41				
10A			GXPL10A_RX_CH12n						AD39				
10A			GXPL10A_RX_CH13n						AC41				
10A			GXPL10A_RX_CH14n						AA41				
10A			GXPL10A_RX_CH15n						W41				
U10_WHR			I_PIN_PERST_A10_P						AG38				
U10_WHR			NODE_ID010_P						AJ32				
U10_WHR			NODE_ID110_P						AK32				
U10_WHR			S_STRAP10_P						AL33				
2N	47	VREFB2NND	IO			LVDS2N_1n	No		B19	DQ0	DQ0	DQ0	DQ0
2N	46	VREFB2NND	IO			LVDS2N_1p	No		A19	DQ0	DQ0	DQ0	DQ0
2N	45	VREFB2NND	IO			LVDS2N_2n	Yes		A21	DQ5n0	DQ0	DQ0	DQ0
2N	44	VREFB2NND	IO			LVDS2N_2p	Yes		A22	DQ50	DQ0	DQ0	DQ0
2N	43	VREFB2NND	IO			LVDS2N_3n	No		B20	DQ0	DQ0	DQ0	DQ0
2N	42	VREFB2NND	IO			LVDS2N_3p	No		B21	DQ0	DQ0	DQ0	DQ0
2N	41	VREFB2NND	IO			LVDS2N_4n	Yes		D22	DQ5n1	DQ5n0/CQn0	DQ0	DQ0
2N	40	VREFB2NND	IO			LVDS2N_4p	Yes		E22	DQ51	DQ50/CQ0	DQ0	DQ0
2N	39	VREFB2NND	IO			LVDS2N_5n	No		C22	DQ1	DQ0	DQ0	DQ0
2N	38	VREFB2NND	IO			LVDS2N_5p	No		C21	DQ1	DQ0	DQ0	DQ0
2N	37	VREFB2NND	IO			LVDS2N_6n	Yes		D23	DQ1	DQ0	DQ0	DQ0
2N	36	VREFB2NND	IO			LVDS2N_6p	Yes		C23	DQ1	DQ0	DQ0	DQ0
2N	35	VREFB2NND	IO			LVDS2N_7n	No		F22	DQ2	DQ1	DQ0	DQ0
2N	34	VREFB2NND	IO			LVDS2N_7p	No		F23	DQ2	DQ1	DQ0	DQ0
2N	33	VREFB2NND	IO			LVDS2N_8n	Yes		H25	DQ5n2	DQ1	DQ5n0/CQn0	DQ0
2N	32	VREFB2NND	IO			LVDS2N_8p	Yes		G25	DQ52	DQ1	DQ50/CQ0	DQ0
2N	31	VREFB2NND	IO			LVDS2N_9n	No		E24	DQ2	DQ1	DQ0	DQ0
2N	30	VREFB2NND	IO			LVDS2N_9p	No		D24	DQ2	DQ1	DQ0	DQ0
2N	29	VREFB2NND	IO	PLL_2N_CLKOUT1n		LVDS2N_10n	Yes		G24	DQ5n3	DQ5n1/CQn1	DQ0	DQ0
2N	28	VREFB2NND	IO	PLL_2N_CLKOUT1p,PLL_2N_CLKOUT1,PLL_2N_FB1		LVDS2N_10p	Yes		F24	DQ53	DQ51/CQ1	DQ0	DQ0
2N	27	VREFB2NND	IO			LVDS2N_11n	No		G23	DQ3	DQ1	DQ0	DQ0
2N	26	VREFB2NND	IO	RZQ_2N		LVDS2N_11p	No		H23	DQ3	DQ1	DQ0	DQ0
2N	25	VREFB2NND	IO	CLK_2N_1n		LVDS2N_12n	Yes		D25	DQ3	DQ1	DQ0	DQ0
2N	24	VREFB2NND	IO	CLK_2N_1p		LVDS2N_12p	Yes		E25	DQ3	DQ1	DQ0	DQ0
2N	23	VREFB2NND	IO	CLK_2N_0n		LVDS2N_13n	No		B23	DQ4	DQ2	DQ1	DQ0
2N	22	VREFB2NND	IO	CLK_2N_0p		LVDS2N_13p	No		A23	DQ4	DQ2	DQ1	DQ0

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2N	21	VREFB2NND	IO			LVDS2N_14n	Yes		A27	DQ5n4	DQ2	DQ1	DQ5n0/CQn0
2N	20	VREFB2NND	IO			LVDS2N_14p	Yes		A26	DQ5A	DQ2	DQ1	DQ50/CQ0
2N	19	VREFB2NND	IO	PLL_2N_CLKOUT0n		LVDS2N_15n	No		A24	DQ4	DQ2	DQ1	DQ0
2N	18	VREFB2NND	IO	PLL_2N_CLKOUT0p,PLL_2N_CLKOUT0,PLL_2N_F80		LVDS2N_15p	No		B24	DQ4	DQ2	DQ1	DQ0
2N	17	VREFB2NND	IO			LVDS2N_16n	Yes		C26	DQ5n5	DQ5n2/CQn2	DQ1	DQ0
2N	16	VREFB2NND	IO			LVDS2N_16p	Yes		B26	DQ55	DQ52/CQ2	DQ1	DQ0
2N	15	VREFB2NND	IO			LVDS2N_17n	No		B25	DQ5	DQ2	DQ1	DQ0
2N	14	VREFB2NND	IO			LVDS2N_17p	No		C25	DQ5	DQ2	DQ1	DQ0
2N	13	VREFB2NND	IO			LVDS2N_18n	Yes		D27	DQ5	DQ2	DQ1	DQ0
2N	12	VREFB2NND	IO			LVDS2N_18p	Yes		C27	DQ5	DQ2	DQ1	DQ0
2N	11	VREFB2NND	IO			LVDS2N_19n	No		E26	DQ6	DQ3	DQ1	DQ0
2N	10	VREFB2NND	IO			LVDS2N_19p	No		F26	DQ6	DQ3	DQ1	DQ0
2N	9	VREFB2NND	IO			LVDS2N_20n	Yes		E29	DQ5n6	DQ3	DQ5n1/CQn1	DQ0
2N	8	VREFB2NND	IO			LVDS2N_20p	Yes		F29	DQ56	DQ3	DQ51/CQ1	DQ0
2N	7	VREFB2NND	IO			LVDS2N_21n	No		G26	DQ6	DQ3	DQ1	DQ0
2N	6	VREFB2NND	IO			LVDS2N_21p	No		H26	DQ6	DQ3	DQ1	DQ0
2N	5	VREFB2NND	IO			LVDS2N_22n	Yes		F28	DQ5n7	DQ5n3/CQn3	DQ1	DQ0
2N	4	VREFB2NND	IO			LVDS2N_22p	Yes		G28	DQ57	DQ53/CQ3	DQ1	DQ0
2M	3	VREFB2MND	IO			LVDS2M_23n	No		E27	DQ7	DQ3	DQ1	DQ0
2M	2	VREFB2MND	IO			LVDS2M_23p	No		F27	DQ7	DQ3	DQ1	DQ0
2N	1	VREFB2NND	IO			LVDS2N_24n	Yes		E30	DQ7	DQ3	DQ1	DQ0
2N	0	VREFB2NND	IO			LVDS2N_24p	Yes		F30	DQ7	DQ3	DQ1	DQ0
2M	47	VREFB2MND	IO			LVDS2M_1n	No		G16	DQ8	DQ4	DQ2	DQ1
2M	46	VREFB2MND	IO			LVDS2M_1p	No		G15	DQ8	DQ4	DQ2	DQ1
2M	45	VREFB2MND	IO			LVDS2M_2n	Yes		E12	DQ5n8	DQ4	DQ2	DQ1
2M	44	VREFB2MND	IO			LVDS2M_2p	Yes		F11	DQ58	DQ4	DQ2	DQ1
2M	43	VREFB2MND	IO			LVDS2M_3n	No		F14	DQ8	DQ4	DQ2	DQ1
2M	42	VREFB2MND	IO			LVDS2M_3p	No		G14	DQ8	DQ4	DQ2	DQ1
2M	41	VREFB2MND	IO			LVDS2M_4n	Yes		F13	DQ5n9	DQ5n4/CQn4	DQ2	DQ1
2M	40	VREFB2MND	IO			LVDS2M_4p	Yes		G13	DQ59	DQ54/CQ4	DQ2	DQ1
2M	39	VREFB2MND	IO			LVDS2M_5n	No		F12	DQ9	DQ4	DQ2	DQ1
2M	38	VREFB2MND	IO			LVDS2M_5p	No		F11	DQ9	DQ4	DQ2	DQ1
2M	37	VREFB2MND	IO			LVDS2M_6n	Yes		G10	DQ9	DQ4	DQ2	DQ1
2M	36	VREFB2MND	IO			LVDS2M_6p	Yes		G11	DQ9	DQ4	DQ2	DQ1
2M	35	VREFB2MND	IO			LVDS2M_7n	No		C8	DQ10	DQ5	DQ2	DQ1
2M	34	VREFB2MND	IO			LVDS2M_7p	No		D8	DQ10	DQ5	DQ2	DQ1
2M	33	VREFB2MND	IO			LVDS2M_8n	Yes		D10	DQ5n10	DQ5	DQ5n2/CQn2	DQ1
2M	32	VREFB2MND	IO			LVDS2M_8p	Yes		E10	DQ510	DQ5	DQ52/CQ2	DQ1
2M	31	VREFB2MND	IO			LVDS2M_9n	No		F9	DQ10	DQ5	DQ2	DQ1
2M	30	VREFB2MND	IO			LVDS2M_9p	No		F8	DQ10	DQ5	DQ2	DQ1
2M	29	VREFB2MND	IO	PLL_2M_CLKOUT1n		LVDS2M_10n	Yes		D9	DQ5n11	DQ5n5/CQn5	DQ2	DQ1
2M	28	VREFB2MND	IO	PLL_2M_CLKOUT1p,PLL_2M_CLKOUT1,PLL_2M_F81		LVDS2M_10p	Yes		E9	DQ511	DQ55/CQ5	DQ2	DQ1
2M	27	VREFB2MND	IO			LVDS2M_11n	No		G9	DQ11	DQ5	DQ2	DQ1
2M	26	VREFB2MND	IO	RZQ_2M		LVDS2M_11p	No		G8	DQ11	DQ5	DQ2	DQ1
2M	25	VREFB2MND	IO	CLK_2M_1n		LVDS2M_12n	Yes		C7	DQ11	DQ5	DQ2	DQ1
2M	24	VREFB2MND	IO	CLK_2M_1p		LVDS2M_12p	Yes		D7	DQ11	DQ5	DQ2	DQ1
2M	23	VREFB2MND	IO	CLK_2M_0n		LVDS2M_13n	No		C5	DQ12	DQ6	DQ3	DQ1
2M	22	VREFB2MND	IO	CLK_2M_0p		LVDS2M_13p	No		C6	DQ12	DQ6	DQ3	DQ1
2M	21	VREFB2MND	IO			LVDS2M_14n	Yes		D4	DQ5n12	DQ6	DQ3	DQ5n1/CQn1
2M	20	VREFB2MND	IO			LVDS2M_14p	Yes		D5	DQ512	DQ6	DQ3	DQ51/CQ1
2M	19	VREFB2MND	IO	PLL_2M_CLKOUT0n		LVDS2M_15n	No		B5	DQ12	DQ6	DQ3	DQ1
2M	18	VREFB2MND	IO	PLL_2M_CLKOUT0p,PLL_2M_CLKOUT0,PLL_2M_F80		LVDS2M_15p	No		B6	DQ12	DQ6	DQ3	DQ1
2M	17	VREFB2MND	IO			LVDS2M_16n	Yes		A4	DQ5n13	DQ5n6/CQn6	DQ3	DQ1
2M	16	VREFB2MND	IO			LVDS2M_16p	Yes		B4	DQ513	DQ56/CQ6	DQ3	DQ1
2M	15	VREFB2MND	IO			LVDS2M_17n	No		B2	DQ13	DQ6	DQ3	DQ1
2M	14	VREFB2MND	IO			LVDS2M_17p	No		B3	DQ13	DQ6	DQ3	DQ1
2M	13	VREFB2MND	IO			LVDS2M_18n	Yes		C2	DQ13	DQ6	DQ3	DQ1
2M	12	VREFB2MND	IO			LVDS2M_18p	Yes		C3	DQ13	DQ6	DQ3	DQ1
2M	11	VREFB2MND	IO			LVDS2M_19n	No		E7	DQ14	DQ7	DQ3	DQ1
2M	10	VREFB2MND	IO			LVDS2M_19p	No		E6	DQ14	DQ7	DQ3	DQ1
2M	9	VREFB2MND	IO			LVDS2M_20n	Yes		D3	DQ5n14	DQ7	DQ5n3/CQn3	DQ1
2M	8	VREFB2MND	IO			LVDS2M_20p	Yes		D2	DQ514	DQ7	DQ53/CQ3	DQ1
2M	7	VREFB2MND	IO			LVDS2M_21n	No		E5	DQ14	DQ7	DQ3	DQ1
2M	6	VREFB2MND	IO			LVDS2M_21p	No		E4	DQ14	DQ7	DQ3	DQ1
2M	5	VREFB2MND	IO			LVDS2M_22n	Yes		E2	DQ5n15	DQ5n7/CQn7	DQ3	DQ1
2M	4	VREFB2MND	IO			LVDS2M_22p	Yes		F1	DQ515	DQ57/CQ7	DQ3	DQ1
2M	3	VREFB2MND	IO			LVDS2M_23n	No		F7	DQ15	DQ7	DQ3	DQ1
2M	2	VREFB2MND	IO			LVDS2M_23p	No		F6	DQ15	DQ7	DQ3	DQ1
2M	1	VREFB2MND	IO			LVDS2M_24n	Yes		F4	DQ15	DQ7	DQ3	DQ1
2M	0	VREFB2MND	IO			LVDS2M_24p	Yes		F3	DQ15	DQ7	DQ3	DQ1
2B	47	VREFB2BND	IO			LVDS2B_1n	No		AK26	DQ48	DQ24	DQ12	DQ6
2B	46	VREFB2BND	IO			LVDS2B_1p	No		AL26	DQ48	DQ24	DQ12	DQ6
2B	45	VREFB2BND	IO			LVDS2B_2n	Yes		AJ28	DQ5n48	DQ24	DQ12	DQ6
2B	44	VREFB2BND	IO			LVDS2B_2p	Yes		AJ27	DQ548	DQ24	DQ12	DQ6
2B	43	VREFB2BND	IO			LVDS2B_3n	No		AJ30	DQ48	DQ24	DQ12	DQ6
2B	42	VREFB2BND	IO			LVDS2B_3p	No		AK30	DQ48	DQ24	DQ12	DQ6
2B	41	VREFB2BND	IO			LVDS2B_4n	Yes		AJ29	DQ5n49	DQ5n24/CQn24	DQ12	DQ6
2B	40	VREFB2BND	IO			LVDS2B_4p	Yes		AK29	DQ549	DQ524/CQ24	DQ12	DQ6
2B	39	VREFB2BND	IO			LVDS2B_5n	No		AM31	DQ49	DQ24	DQ12	DQ6
2B	38	VREFB2BND	IO			LVDS2B_5p	No		AL31	DQ49	DQ24	DQ12	DQ6
2B	37	VREFB2BND	IO			LVDS2B_6n	Yes		AL27	DQ49	DQ24	DQ12	DQ6
2B	36	VREFB2BND	IO			LVDS2B_6p	Yes		AK27	DQ49	DQ24	DQ12	DQ6
2B	35	VREFB2BND	IO			LVDS2B_7n	No		AP32	DQ50	DQ25	DQ12	DQ6
2B	34	VREFB2BND	IO			LVDS2B_7p	No		AP33	DQ50	DQ25	DQ12	DQ6
2B	33	VREFB2BND	IO			LVDS2B_8n	Yes		AM33	DQ5n50	DQ25	DQ5n12/CQn12	DQ6
2B	32	VREFB2BND	IO			LVDS2B_8p	Yes		AN33	DQ550	DQ25	DQ512/CQ12	DQ6
2B	31	VREFB2BND	IO			LVDS2B_9n	No		AR31	DQ50	DQ25	DQ12	DQ6
2B	30	VREFB2BND	IO			LVDS2B_9p	No		AT31	DQ50	DQ25	DQ12	DQ6

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2B	29	VREFB2BNO	IO	PLL_2B_CLKOUT1n		LVDS2B_10n	No		AR32	DQ5n51	DQ5n25/CQn25	DQ12	DQ6
2B	28	VREFB2BNO	IO	PLL_2B_CLKOUT1p,PLL_2B_CLKOUT1,PLL_2B_FB1		LVDS2B_10p	Yes		AT32	DQ551	DQ525/CQ25	DQ12	DQ6
2B	27	VREFB2BNO	IO			LVDS2B_11n	No		AT33	DQ51	DQ25	DQ12	DQ6
2B	26	VREFB2BNO	IO	RZQ_2B		LVDS2B_11p	No		AU33	DQ51	DQ25	DQ12	DQ6
2B	25	VREFB2BNO	IO	CLK_2B_1n		LVDS2B_12n	Yes		AN31	DQ51	DQ25	DQ12	DQ6
2B	24	VREFB2BNO	IO	CLK_2B_1p		LVDS2B_12p	Yes		AN32	DQ51	DQ25	DQ12	DQ6
2B	23	VREFB2BNO	IO	CLK_2B_0n		LVDS2B_13n	No		AM28	DQ52	DQ26	DQ13	DQ6
2B	22	VREFB2BNO	IO	CLK_2B_0p		LVDS2B_13p	No		AL28	DQ52	DQ26	DQ13	DQ6
2B	21	VREFB2BNO	IO			LVDS2B_14n	Yes		AN30	DQ5n52	DQ26	DQ13	DQ5n5/CQn6
2B	20	VREFB2BNO	IO			LVDS2B_14p	Yes		AM30	DQ552	DQ26	DQ13	DQ56/CQ6
2B	19	VREFB2BNO	IO	PLL_2B_CLKOUT0n		LVDS2B_15n	No		AN28	DQ52	DQ26	DQ13	DQ6
2B	18	VREFB2BNO	IO	PLL_2B_CLKOUT0p,PLL_2B_CLKOUT0,PLL_2B_FB0		LVDS2B_15p	No		AP28	DQ52	DQ26	DQ13	DQ6
2B	17	VREFB2BNO	IO			LVDS2B_16n	Yes		AM29	DQ5n53	DQ5n26/CQn26	DQ13	DQ6
2B	16	VREFB2BNO	IO			LVDS2B_16p	Yes		AL29	DQ553	DQ526/CQ26	DQ13	DQ6
2B	15	VREFB2BNO	IO			LVDS2B_17n	No		AP29	DQ53	DQ26	DQ13	DQ6
2B	14	VREFB2BNO	IO			LVDS2B_17p	No		AR29	DQ53	DQ26	DQ13	DQ6
2B	13	VREFB2BNO	IO			LVDS2B_18n	Yes		AR30	DQ53	DQ26	DQ13	DQ6
2B	12	VREFB2BNO	IO			LVDS2B_18p	Yes		AP30	DQ53	DQ26	DQ13	DQ6
2B	11	VREFB2BNO	IO			LVDS2B_19n	No		AW34	DQ54	DQ27	DQ13	DQ6
2B	10	VREFB2BNO	IO			LVDS2B_19p	No		AY34	DQ54	DQ27	DQ13	DQ6
2B	9	VREFB2BNO	IO			LVDS2B_20n	Yes		AU31	DQ5n54	DQ27	DQ5n13/CQn13	DQ6
2B	8	VREFB2BNO	IO			LVDS2B_20p	Yes		AV31	DQ554	DQ27	DQ513/CQ13	DQ6
2B	7	VREFB2BNO	IO			LVDS2B_21n	No		AW35	DQ54	DQ27	DQ13	DQ6
2B	6	VREFB2BNO	IO			LVDS2B_21p	No		AY35	DQ54	DQ27	DQ13	DQ6
2B	5	VREFB2BNO	IO			LVDS2B_22n	Yes		AV33	DQ5n55	DQ5n27/CQn27	DQ13	DQ6
2B	4	VREFB2BNO	IO			LVDS2B_22p	Yes		AW33	DQ555	DQ527/CQ27	DQ13	DQ6
2B	3	VREFB2BNO	IO			LVDS2B_23n	No		AY36	DQ55	DQ27	DQ13	DQ6
2B	2	VREFB2BNO	IO			LVDS2B_23p	No		BA36	DQ55	DQ27	DQ13	DQ6
2B	1	VREFB2BNO	IO			LVDS2B_24n	Yes		AV32	DQ55	DQ27	DQ13	DQ6
2B	0	VREFB2BNO	IO			LVDS2B_24p	Yes		AW32	DQ55	DQ27	DQ13	DQ6
2A	47	VREFB2ANO	IO			LVDS2A_1n	No		AN26	DQ56	DQ28	DQ14	DQ7
2A	46	VREFB2ANO	IO			LVDS2A_1p	No		AM26	DQ56	DQ28	DQ14	DQ7
2A	45	VREFB2ANO	IO			LVDS2A_2n	Yes		AJ25	DQ5n56	DQ28	DQ14	DQ7
2A	44	VREFB2ANO	IO			LVDS2A_2p	Yes		AK25	DQ556	DQ28	DQ14	DQ7
2A	43	VREFB2ANO	IO			LVDS2A_3n	No		AN27	DQ56	DQ28	DQ14	DQ7
2A	42	VREFB2ANO	IO			LVDS2A_3p	No		AP27	DQ56	DQ28	DQ14	DQ7
2A	41	VREFB2ANO	IO			LVDS2A_4n	Yes		AM25	DQ5n57	DQ5n28/CQn28	DQ14	DQ7
2A	40	VREFB2ANO	IO			LVDS2A_4p	Yes		AN25	DQ557	DQ528/CQ28	DQ14	DQ7
2A	39	VREFB2ANO	IO			LVDS2A_5n	Yes		AL23	DQ57	DQ28	DQ14	DQ7
2A	38	VREFB2ANO	IO			LVDS2A_5p	No		AK24	DQ57	DQ28	DQ14	DQ7
2A	37	VREFB2ANO	IO			LVDS2A_6n	Yes		AL24	DQ57	DQ28	DQ14	DQ7
2A	36	VREFB2ANO	IO			LVDS2A_6p	Yes		AM24	DQ57	DQ28	DQ14	DQ7
2A	35	VREFB2ANO	IO			LVDS2A_7n	No		AV26	DQ58	DQ29	DQ14	DQ7
2A	34	VREFB2ANO	IO			LVDS2A_7p	No		AU26	DQ58	DQ29	DQ14	DQ7
2A	33	VREFB2ANO	IO			LVDS2A_8n	Yes		AT29	DQ5n58	DQ29	DQ5n14/CQn14	DQ7
2A	32	VREFB2ANO	IO			LVDS2A_8p	Yes		AU29	DQ558	DQ29	DQ514/CQ14	DQ7
2A	31	VREFB2ANO	IO			LVDS2A_9n	No		AR26	DQ58	DQ29	DQ14	DQ7
2A	30	VREFB2ANO	IO			LVDS2A_9p	No		AT26	DQ58	DQ29	DQ14	DQ7
2A	29	VREFB2ANO	IO	PLL_2A_CLKOUT1n		LVDS2A_10n	Yes		AR27	DQ5n59	DQ5n29/CQn29	DQ14	DQ7
2A	28	VREFB2ANO	IO	PLL_2A_CLKOUT1p,PLL_2A_CLKOUT1,PLL_2A_FB1		LVDS2A_10p	Yes		AT27	DQ559	DQ529/CQ29	DQ14	DQ7
2A	27	VREFB2ANO	IO			LVDS2A_11n	No		AR25	DQ59	DQ29	DQ14	DQ7
2A	26	VREFB2ANO	IO	RZQ_2A		LVDS2A_11p	No		AP25	DQ59	DQ29	DQ14	DQ7
2A	25	VREFB2ANO	IO	CLK_2A_1n		LVDS2A_12n	Yes		AT28	DQ59	DQ29	DQ14	DQ7
2A	24	VREFB2ANO	IO	CLK_2A_1p		LVDS2A_12p	Yes		AU28	DQ59	DQ29	DQ14	DQ7
2A	23	VREFB2ANO	IO	CLK_2A_0n		LVDS2A_13n	No		AV28	DQ60	DQ30	DQ15	DQ7
2A	22	VREFB2ANO	IO	CLK_2A_0p		LVDS2A_13p	No		AW28	DQ60	DQ30	DQ15	DQ7
2A	21	VREFB2ANO	IO			LVDS2A_14n	Yes		AV30	DQ5n60	DQ30	DQ15	DQ5n7/CQn7
2A	20	VREFB2ANO	IO			LVDS2A_14p	Yes		AU30	DQ560	DQ30	DQ15	DQ57/CQ7
2A	19	VREFB2ANO	IO	PLL_2A_CLKOUT0n		LVDS2A_15n	No		AW30	DQ60	DQ30	DQ15	DQ7
2A	18	VREFB2ANO	IO	PLL_2A_CLKOUT0p,PLL_2A_CLKOUT0,PLL_2A_FB0		LVDS2A_15p	No		AY30	DQ60	DQ30	DQ15	DQ7
2A	17	VREFB2ANO	IO			LVDS2A_16n	Yes		AY29	DQ5n61	DQ5n30/CQn30	DQ15	DQ7
2A	16	VREFB2ANO	IO			LVDS2A_16p	Yes		AW29	DQ561	DQ530/CQ30	DQ15	DQ7
2A	15	VREFB2ANO	IO			LVDS2A_17n	No		BA29	DQ61	DQ30	DQ15	DQ7
2A	14	VREFB2ANO	IO			LVDS2A_17p	No		BB29	DQ61	DQ30	DQ15	DQ7
2A	13	VREFB2ANO	IO			LVDS2A_18n	Yes		AW27	DQ61	DQ30	DQ15	DQ7
2A	12	VREFB2ANO	IO			LVDS2A_18p	Yes		AV27	DQ61	DQ30	DQ15	DQ7
2A	11	VREFB2ANO	IO			LVDS2A_19n	No		BA33	DQ62	DQ31	DQ15	DQ7
2A	10	VREFB2ANO	IO			LVDS2A_19p	No		BB33	DQ62	DQ31	DQ15	DQ7
2A	9	VREFB2ANO	IO			LVDS2A_20n	Yes		AV31	DQ5n62	DQ31	DQ5n15/CQn15	DQ7
2A	8	VREFB2ANO	IO			LVDS2A_20p	Yes		BA31	DQ562	DQ31	DQ515/CQ15	DQ7
2A	7	VREFB2ANO	IO			LVDS2A_21n	No		BA34	DQ62	DQ31	DQ15	DQ7
2A	6	VREFB2ANO	IO			LVDS2A_21p	No		BB34	DQ62	DQ31	DQ15	DQ7
2A	5	VREFB2ANO	IO			LVDS2A_22n	Yes		AY32	DQ5n63	DQ5n31/CQn31	DQ15	DQ7
2A	4	VREFB2ANO	IO			LVDS2A_22p	Yes		BA32	DQ563	DQ531/CQ31	DQ15	DQ7
2A	3	VREFB2ANO	IO			LVDS2A_23n	No		BB36	DQ63	DQ31	DQ15	DQ7
2A	2	VREFB2ANO	IO			LVDS2A_23p	No		BB35	DQ63	DQ31	DQ15	DQ7
2A	1	VREFB2ANO	IO			LVDS2A_24n	Yes		BB31	DQ63	DQ31	DQ15	DQ7
2A	0	VREFB2ANO	IO			LVDS2A_24p	Yes		BB30	DQ63	DQ31	DQ15	DQ7
3L	23	VREFB3LNO	IO	CLK_3L_0n		LVDS3L_13n	No		G6	DQ68	DQ34	DQ17	DQ8
3L	22	VREFB3LNO	IO	CLK_3L_0p		LVDS3L_13p	No		G5	DQ68	DQ34	DQ17	DQ8
3L	21	VREFB3LNO	IO			LVDS3L_14n	Yes		H7	DQ5n68	DQ34	DQ17	DQ5n8/CQn8
3L	20	VREFB3LNO	IO			LVDS3L_14p	No		H8	DQ568	DQ34	DQ17	DQ58/CQ8
3L	19	VREFB3LNO	IO	PLL_3L_CLKOUT0n		LVDS3L_15n	Yes		H12	DQ68	DQ34	DQ17	DQ8
3L	18	VREFB3LNO	IO	PLL_3L_CLKOUT0p,PLL_3L_CLKOUT0,PLL_3L_FB0		LVDS3L_15p	No		H11	DQ68	DQ34	DQ17	DQ8
3L	17	VREFB3LNO	IO			LVDS3L_16n	Yes		J8	DQ5n69	DQ5n34/CQn34	DQ17	DQ8
3L	16	VREFB3LNO	IO			LVDS3L_16p	Yes		J9	DQ569	DQ534/CQ34	DQ17	DQ8
3L	15	VREFB3LNO	IO			LVDS3L_17n	No		H6	DQ69	DQ34	DQ17	DQ8
3L	14	VREFB3LNO	IO			LVDS3L_17p	No		J7	DQ69	DQ34	DQ17	DQ8

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3L	13	VREFB3LNO	IO			LVDS3L_18n	Yes		J10	DQ69	DQ34	DQ17	DQ8
3L	12	VREFB3LNO	IO			LVDS3L_18p	Yes		H10	DQ69	DQ34	DQ17	DQ8
3L	11	VREFB3LNO	IO			LVDS3L_19n	No		G4	DQ70	DQ35	DQ17	DQ8
3L	10	VREFB3LNO	IO			LVDS3L_19p	No		G3	DQ70	DQ35	DQ17	DQ8
3L	9	VREFB3LNO	IO			LVDS3L_20n	Yes		H5	DQn70	DQ35	DQn17/CQn17	DQ8
3L	8	VREFB3LNO	IO			LVDS3L_20p	Yes		J5	DQ570	DQ35	DQn17/CQn17	DQ8
3L	7	VREFB3LNO	IO			LVDS3L_21n	No		G1	DQ70	DQ35	DQ17	DQ8
3L	6	VREFB3LNO	IO			LVDS3L_21p	No		H1	DQ70	DQ35	DQ17	DQ8
3L	5	VREFB3LNO	IO			LVDS3L_22n	Yes		H3	DQn71	DQn35/CQn35	DQ17	DQ8
3L	4	VREFB3LNO	IO			LVDS3L_22p	Yes		H2	DQ571	DQ35/CQ35	DQ17	DQ8
3L	3	VREFB3LNO	IO			LVDS3L_23n	No		J4	DQ71	DQ35	DQ17	DQ8
3L	2	VREFB3LNO	IO			LVDS3L_23p	No		J3	DQ71	DQ35	DQ17	DQ8
3L	1	VREFB3LNO	IO			LVDS3L_24n	Yes		F2	DQ71	DQ35	DQ17	DQ8
3L	0	VREFB3LNO	IO			LVDS3L_24p	Yes		F1	DQ71	DQ35	DQ17	DQ8
3K	47	VREFB3KNO	IO			LVDS3K_1n	No		K9	DQ72	DQ36	DQ18	DQ9
3K	46	VREFB3KNO	IO			LVDS3K_1p	No		K10	DQ72	DQ36	DQ18	DQ9
3K	45	VREFB3KNO	IO			LVDS3K_2n	Yes		N10	DQn72	DQ36	DQ18	DQ9
3K	44	VREFB3KNO	IO			LVDS3K_2p	Yes		M10	DQ572	DQ36	DQ18	DQ9
3K	43	VREFB3KNO	IO			LVDS3K_3n	No		K6	DQ72	DQ36	DQ18	DQ9
3K	42	VREFB3KNO	IO			LVDS3K_3p	No		K7	DQ72	DQ36	DQ18	DQ9
3K	41	VREFB3KNO	IO			LVDS3K_4n	Yes		L6	DQn73	DQn36/CQn36	DQ18	DQ9
3K	40	VREFB3KNO	IO			LVDS3K_4p	Yes		L7	DQ573	DQ36/CQ36	DQ18	DQ9
3K	39	VREFB3KNO	IO			LVDS3K_5n	No		L9	DQ73	DQ36	DQ18	DQ9
3K	38	VREFB3KNO	IO			LVDS3K_5p	No		L8	DQ73	DQ36	DQ18	DQ9
3K	37	VREFB3KNO	IO			LVDS3K_6n	Yes		M9	DQ73	DQ36	DQ18	DQ9
3K	36	VREFB3KNO	IO			LVDS3K_6p	Yes		M8	DQ73	DQ36	DQ18	DQ9
3K	35	VREFB3KNO	IO			LVDS3K_7n	No		J2	DQ74	DQ37	DQ18	DQ9
3K	34	VREFB3KNO	IO			LVDS3K_7p	No		K2	DQ74	DQ37	DQ18	DQ9
3K	33	VREFB3KNO	IO			LVDS3K_8n	Yes		K5	DQn74	DQ37	DQn18/CQn18	DQ9
3K	32	VREFB3KNO	IO			LVDS3K_8p	Yes		K4	DQ574	DQ37	DQn18/CQn18	DQ9
3K	31	VREFB3KNO	IO			LVDS3K_9n	No		L4	DQ74	DQ37	DQ18	DQ9
3K	30	VREFB3KNO	IO			LVDS3K_9p	No		M3	DQ74	DQ37	DQ18	DQ9
3K	29	VREFB3KNO	IO	PLL_3K_CLKOUT1n		LVDS3K_10n	Yes		L2	DQn75	DQn37/CQn37	DQ18	DQ9
3K	28	VREFB3KNO	IO	PLL_3K_CLKOUT1p,PLL_3K_CLKOUT1,PLL_3K_FB1		LVDS3K_10p	Yes		L3	DQ575	DQ37/CQ37	DQ18	DQ9
3K	27	VREFB3KNO	IO			LVDS3K_11n	No		M1	DQ75	DQ37	DQ18	DQ9
3K	26	VREFB3KNO	IO	RZQ_3K		LVDS3K_11p	No		N1	DQ75	DQ37	DQ18	DQ9
3K	25	VREFB3KNO	IO	CLK_3K_1n		LVDS3K_12n	Yes		K1	DQ75	DQ37	DQ18	DQ9
3K	24	VREFB3KNO	IO	CLK_3K_1p		LVDS3K_12p	Yes		L1	DQ75	DQ37	DQ18	DQ9
3K	23	VREFB3KNO	IO	CLK_3K_0n		LVDS3K_13n	No		M6	DQ76	DQ38	DQ19	DQ9
3K	22	VREFB3KNO	IO	CLK_3K_0p		LVDS3K_13p	No		M5	DQ76	DQ38	DQ19	DQ9
3K	21	VREFB3KNO	IO			LVDS3K_14n	Yes		N7	DQn76	DQ38	DQ19	DQn9/CQn9
3K	20	VREFB3KNO	IO			LVDS3K_14p	Yes		N8	DQ576	DQ38	DQ19	DQn9/CQn9
3K	19	VREFB3KNO	IO	PLL_3K_CLKOUT0n		LVDS3K_15n	No		M4	DQ76	DQ38	DQ19	DQ9
3K	18	VREFB3KNO	IO	PLL_3K_CLKOUT0p,PLL_3K_CLKOUT0,PLL_3K_FB0		LVDS3K_15p	No		N5	DQ76	DQ38	DQ19	DQ9
3K	17	VREFB3KNO	IO			LVDS3K_16n	Yes		P8	DQn77	DQn38/CQn38	DQ19	DQ9
3K	16	VREFB3KNO	IO			LVDS3K_16p	Yes		P9	DQ577	DQ38/CQ38	DQ19	DQ9
3K	15	VREFB3KNO	IO			LVDS3K_17n	No		N6	DQ77	DQ38	DQ19	DQ9
3K	14	VREFB3KNO	IO			LVDS3K_17p	No		P7	DQ77	DQ38	DQ19	DQ9
3K	13	VREFB3KNO	IO			LVDS3K_18n	No		R6	DQ77	DQ38	DQ19	DQ9
3K	12	VREFB3KNO	IO			LVDS3K_18p	Yes		R7	DQ77	DQ38	DQ19	DQ9
3K	11	VREFB3KNO	IO			LVDS3K_19n	No		R1	DQ78	DQ39	DQ19	DQ9
3K	10	VREFB3KNO	IO			LVDS3K_19p	No		R2	DQ78	DQ39	DQ19	DQ9
3K	9	VREFB3KNO	IO			LVDS3K_20n	Yes		P5	DQn78	DQ39	DQn19/CQn19	DQ9
3K	8	VREFB3KNO	IO			LVDS3K_20p	Yes		P4	DQ578	DQ39	DQn19/CQn19	DQ9
3K	7	VREFB3KNO	IO			LVDS3K_21n	No		T1	DQ78	DQ39	DQ19	DQ9
3K	6	VREFB3KNO	IO			LVDS3K_21p	No		T2	DQ78	DQ39	DQ19	DQ9
3K	5	VREFB3KNO	IO			LVDS3K_22n	Yes		P3	DQn79	DQn39/CQn39	DQ19	DQ9
3K	4	VREFB3KNO	IO			LVDS3K_22p	Yes		P2	DQ579	DQ39/CQ39	DQ19	DQ9
3K	3	VREFB3KNO	IO			LVDS3K_23n	No		R4	DQ79	DQ39	DQ19	DQ9
3K	2	VREFB3KNO	IO			LVDS3K_23p	No		R5	DQ79	DQ39	DQ19	DQ9
3K	1	VREFB3KNO	IO			LVDS3K_24n	Yes		N3	DQ79	DQ39	DQ19	DQ9
3K	0	VREFB3KNO	IO			LVDS3K_24p	Yes		N2	DQ79	DQ39	DQ19	DQ9
3J	47	VREFB3JNO	IO			LVDS3J_1n	No		T8	DQ80	DQ40	DQ20	DQ10
3J	46	VREFB3JNO	IO			LVDS3J_1p	No		T9	DQ80	DQ40	DQ20	DQ10
3J	45	VREFB3JNO	IO			LVDS3J_2n	Yes		U10	DQn80	DQ40	DQ20	DQ10
3J	44	VREFB3JNO	IO			LVDS3J_2p	Yes		V10	DQ580	DQ40	DQ20	DQ10
3J	43	VREFB3JNO	IO			LVDS3J_3n	No		R10	DQ80	DQ40	DQ20	DQ10
3J	42	VREFB3JNO	IO			LVDS3J_3p	No		R9	DQ80	DQ40	DQ20	DQ10
3J	41	VREFB3JNO	IO			LVDS3J_4n	Yes		U9	DQn81	DQn40/CQn40	DQ20	DQ10
3J	40	VREFB3JNO	IO			LVDS3J_4p	Yes		U8	DQ581	DQ40/CQ40	DQ20	DQ10
3J	39	VREFB3JNO	IO			LVDS3J_5n	No		V8	DQ81	DQ40	DQ20	DQ10
3J	38	VREFB3JNO	IO			LVDS3J_5p	No		V7	DQ81	DQ40	DQ20	DQ10
3J	37	VREFB3JNO	IO			LVDS3J_6n	Yes		W8	DQ81	DQ40	DQ20	DQ10
3J	36	VREFB3JNO	IO			LVDS3J_6p	Yes		W7	DQ81	DQ40	DQ20	DQ10
3J	35	VREFB3JNO	IO			LVDS3J_7n	No		U4	DQ82	DQ41	DQ20	DQ10
3J	34	VREFB3JNO	IO			LVDS3J_7p	No		U3	DQ82	DQ41	DQ20	DQ10
3J	33	VREFB3JNO	IO			LVDS3J_8n	Yes		T3	DQn82	DQ41	DQn20/CQn20	DQ10
3J	32	VREFB3JNO	IO			LVDS3J_8p	Yes		T4	DQ582	DQ41	DQn20/CQn20	DQ10
3J	31	VREFB3JNO	IO			LVDS3J_9n	No		U1	DQ82	DQ41	DQ20	DQ10
3J	30	VREFB3JNO	IO			LVDS3J_9p	No		V1	DQ82	DQ41	DQ20	DQ10
3J	29	VREFB3JNO	IO	PLL_3J_CLKOUT1n		LVDS3J_10n	Yes		U5	DQn83	DQn41/CQn41	DQ20	DQ10
3J	28	VREFB3JNO	IO	PLL_3J_CLKOUT1p,PLL_3J_CLKOUT1,PLL_3J_FB1		LVDS3J_10p	Yes		U6	DQ583	DQ41/CQ41	DQ20	DQ10
3J	27	VREFB3JNO	IO			LVDS3J_11n	No		V3	DQ83	DQ41	DQ20	DQ10
3J	26	VREFB3JNO	IO	RZQ_3J		LVDS3J_11p	No		V2	DQ83	DQ41	DQ20	DQ10
3J	25	VREFB3JNO	IO	CLK_3J_1n		LVDS3J_12n	Yes		T6	DQ83	DQ41	DQ20	DQ10
3J	24	VREFB3JNO	IO	CLK_3J_1p		LVDS3J_12p	Yes		T7	DQ83	DQ41	DQ20	DQ10
3J	23	VREFB3JNO	IO	CLK_3J_0n		LVDS3J_13n	No		W2	DQ84	DQ42	DQ21	DQ10
3J	22	VREFB3JNO	IO	CLK_3J_0p		LVDS3J_13p	No		W3	DQ84	DQ42	DQ21	DQ10

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3J	21	VREFB3JNO	IO			LVDS3_14n	Yes		V5	DQS84	DQ42	DQ42	DQS10/CQn10
3J	20	VREFB3JNO	IO			LVDS3_14p	Yes		V6	DQS84	DQ42	DQ21	DQS10/CQ10
3J	19	VREFB3JNO	IO	PLL_3J_CLKOUT0n		LVDS3_15n	No		V2	DQ84	DQ42	DQ21	DQ10
3J	18	VREFB3JNO	IO	PLL_3J_CLKOUT0p,PLL_3J_CLKOUT0,PLL_3J_F80		LVDS3_15p	No		Y1	DQ84	DQ42	DQ21	DQ10
3J	17	VREFB3JNO	IO			LVDS3_16n	Yes		Y5	DQS85	DQS42/CQn42	DQ21	DQ10
3J	16	VREFB3JNO	IO			LVDS3_16p	Yes		Y4	DQS85	DQS42/CQ42	DQ21	DQ10
3J	15	VREFB3JNO	IO			LVDS3_17n	No		AA3	DQ85	DQ42	DQ21	DQ10
3J	14	VREFB3JNO	IO			LVDS3_17p	No		AA4	DQ85	DQ42	DQ21	DQ10
3J	13	VREFB3JNO	IO			LVDS3_18n	Yes		W5	DQ85	DQ42	DQ21	DQ10
3J	12	VREFB3JNO	IO			LVDS3_18p	Yes		W4	DQ85	DQ42	DQ21	DQ10
3J	11	VREFB3JNO	IO			LVDS3_19n	No		AC1	DQ86	DQ43	DQ21	DQ10
3J	10	VREFB3JNO	IO			LVDS3_19p	No		AD2	DQ86	DQ43	DQ21	DQ10
3J	9	VREFB3JNO	IO			LVDS3_20n	Yes		AA1	DQS86	DQ43	DQS21/CQn21	DQ10
3J	8	VREFB3JNO	IO			LVDS3_20p	Yes		AB1	DQS86	DQ43	DQS21/CQ21	DQ10
3J	7	VREFB3JNO	IO			LVDS3_21n	No		AE1	DQ86	DQ43	DQ21	DQ10
3J	6	VREFB3JNO	IO			LVDS3_21p	No		AE2	DQ86	DQ43	DQ21	DQ10
3J	5	VREFB3JNO	IO			LVDS3_22n	Yes		AC2	DQS87	DQS43/CQn43	DQ21	DQ10
3J	4	VREFB3JNO	IO			LVDS3_22p	Yes		AC3	DQS87	DQS43/CQ43	DQ21	DQ10
3J	3	VREFB3JNO	IO			LVDS3_23n	No		AF1	DQ87	DQ43	DQ21	DQ10
3J	2	VREFB3JNO	IO			LVDS3_23p	No		AF2	DQ87	DQ43	DQ21	DQ10
3J	1	VREFB3JNO	IO			LVDS3_24n	Yes		AA2	DQ87	DQ43	DQ21	DQ10
3J	0	VREFB3JNO	IO			LVDS3_24p	Yes		AB3	DQ87	DQ43	DQ21	DQ10
3I	47	VREFB3INO	IO			LVDS3_1n	No		AA6	DQ88	DQ44	DQ22	DQ11
3I	46	VREFB3INO	IO			LVDS3_1p	No		AA7	DQ88	DQ44	DQ22	DQ11
3I	45	VREFB3INO	IO			LVDS3_2n	Yes		Y6	DQS88	DQ44	DQ22	DQ11
3I	44	VREFB3INO	IO			LVDS3_2p	Yes		Y7	DQS88	DQ44	DQ22	DQ11
3I	43	VREFB3INO	IO			LVDS3_3n	No		W10	DQ88	DQ44	DQ22	DQ11
3I	42	VREFB3INO	IO			LVDS3_3p	No		W9	DQ88	DQ44	DQ22	DQ11
3I	41	VREFB3INO	IO			LVDS3_4n	Yes		AA8	DQS89	DQS44/CQn44	DQ22	DQ11
3I	40	VREFB3INO	IO			LVDS3_4p	Yes		AA9	DQS89	DQS44/CQ44	DQ22	DQ11
3I	39	VREFB3INO	IO			LVDS3_5n	No		AB8	DQ89	DQ44	DQ22	DQ11
3I	38	VREFB3INO	IO			LVDS3_5p	No		AB9	DQ89	DQ44	DQ22	DQ11
3I	37	VREFB3INO	IO			LVDS3_6n	Yes		Y10	DQ89	DQ44	DQ22	DQ11
3I	36	VREFB3INO	IO			LVDS3_6p	Yes		Y9	DQ89	DQ44	DQ22	DQ11
3I	35	VREFB3INO	IO			LVDS3_7n	No		AC5	DQ90	DQ45	DQ22	DQ11
3I	34	VREFB3INO	IO			LVDS3_7p	No		AD5	DQ90	DQ45	DQ22	DQ11
3I	33	VREFB3INO	IO			LVDS3_8n	Yes		AB4	DQS90	DQ45	DQS22/CQn22	DQ11
3I	32	VREFB3INO	IO			LVDS3_8p	Yes		AB5	DQS90	DQ45	DQS22/CQ22	DQ11
3I	31	VREFB3INO	IO			LVDS3_9n	No		AE4	DQ90	DQ45	DQ22	DQ11
3I	30	VREFB3INO	IO			LVDS3_9p	No		AE5	DQ90	DQ45	DQ22	DQ11
3I	29	VREFB3INO	IO	PLL_3I_CLKOUT1n		LVDS3_10n	Yes		AD3	DQS91	DQS45/CQn45	DQ22	DQ11
3I	28	VREFB3INO	IO	PLL_3I_CLKOUT1p,PLL_3I_CLKOUT1,PLL_3I_F81		LVDS3_10p	Yes		AD4	DQS91	DQS45/CQ45	DQ22	DQ11
3I	27	VREFB3INO	IO			LVDS3_11n	No		AF4	DQ91	DQ45	DQ22	DQ11
3I	26	VREFB3INO	IO	RZQ_3I		LVDS3_11p	No		AG4	DQ91	DQ45	DQ22	DQ11
3I	25	VREFB3INO	IO	CLK_3I_1n		LVDS3_12n	Yes		AB6	DQ91	DQ45	DQ22	DQ11
3I	24	VREFB3INO	IO	CLK_3I_1p		LVDS3_12p	Yes		AC6	DQ91	DQ45	DQ22	DQ11
3I	23	VREFB3INO	IO	CLK_3I_0n		LVDS3_13n	No		AG1	DQ92	DQ46	DQ23	DQ11
3I	22	VREFB3INO	IO	CLK_3I_0p		LVDS3_13p	No		AH1	DQ92	DQ46	DQ23	DQ11
3I	21	VREFB3INO	IO			LVDS3_14n	Yes		AG3	DQS92	DQ46	DQ23	DQS11/CQn11
3I	20	VREFB3INO	IO			LVDS3_14p	Yes		AF3	DQS92	DQ46	DQ23	DQS11/CQ11
3I	19	VREFB3INO	IO	PLL_3I_CLKOUT0n		LVDS3_15n	No		AH2	DQ92	DQ46	DQ23	DQ11
3I	18	VREFB3INO	IO	PLL_3I_CLKOUT0p,PLL_3I_CLKOUT0,PLL_3I_F80		LVDS3_15p	No		AH3	DQ92	DQ46	DQ23	DQ11
3I	17	VREFB3INO	IO			LVDS3_16n	Yes		AJ3	DQS93	DQS46/CQn46	DQ23	DQ11
3I	16	VREFB3INO	IO			LVDS3_16p	Yes		AJ2	DQS93	DQS46/CQ46	DQ23	DQ11
3I	15	VREFB3INO	IO			LVDS3_17n	No		AK2	DQ93	DQ46	DQ23	DQ11
3I	14	VREFB3INO	IO			LVDS3_17p	No		AL2	DQ93	DQ46	DQ23	DQ11
3I	13	VREFB3INO	IO			LVDS3_18n	Yes		AK4	DQ93	DQ46	DQ23	DQ11
3I	12	VREFB3INO	IO			LVDS3_18p	Yes		AL4	DQ93	DQ46	DQ23	DQ11
3I	11	VREFB3INO	IO			LVDS3_19n	No		AM3	DQ94	DQ47	DQ23	DQ11
3I	10	VREFB3INO	IO			LVDS3_19p	No		AM3	DQ94	DQ47	DQ23	DQ11
3I	9	VREFB3INO	IO			LVDS3_20n	Yes		AK1	DQS94	DQ47	DQS23/CQn23	DQ11
3I	8	VREFB3INO	IO			LVDS3_20p	Yes		AL1	DQS94	DQ47	DQS23/CQ23	DQ11
3I	7	VREFB3INO	IO			LVDS3_21n	No		AP2	DQ94	DQ47	DQ23	DQ11
3I	6	VREFB3INO	IO			LVDS3_21p	No		AR2	DQ94	DQ47	DQ23	DQ11
3I	5	VREFB3INO	IO			LVDS3_22n	Yes		AN2	DQS95	DQS47/CQn47	DQ23	DQ11
3I	4	VREFB3INO	IO			LVDS3_22p	Yes		AN3	DQS95	DQS47/CQ47	DQ23	DQ11
3I	3	VREFB3INO	IO			LVDS3_23n	No		AR1	DQ95	DQ47	DQ23	DQ11
3I	2	VREFB3INO	IO			LVDS3_23p	No		AT1	DQ95	DQ47	DQ23	DQ11
3I	1	VREFB3INO	IO			LVDS3_24n	Yes		AM1	DQ95	DQ47	DQ23	DQ11
3I	0	VREFB3INO	IO			LVDS3_24p	Yes		AN1	DQ95	DQ47	DQ23	DQ11
3D	23	VREFB3DNO	IO	CLK_3D_0n		LVDS3D_13n	No		AE6	DQ100	DQ50	DQ25	DQ12
3D	22	VREFB3DNO	IO	CLK_3D_0p		LVDS3D_13p	No		AF6	DQ100	DQ50	DQ25	DQ12
3D	21	VREFB3DNO	IO			LVDS3D_14n	Yes		AD9	DQS100	DQ50	DQ25	DQS12/CQn12
3D	20	VREFB3DNO	IO			LVDS3D_14p	Yes		AD10	DQS100	DQ50	DQ25	DQS12/CQ12
3D	19	VREFB3DNO	IO	PLL_3D_CLKOUT0n		LVDS3D_15n	No		AE7	DQ100	DQ50	DQ25	DQ12
3D	18	VREFB3DNO	IO	PLL_3D_CLKOUT0p,PLL_3D_CLKOUT0,PLL_3D_F80		LVDS3D_15p	No		AF7	DQ100	DQ50	DQ25	DQ12
3D	17	VREFB3DNO	IO			LVDS3D_16n	Yes		AD7	DQS101	DQS50/CQn50	DQ25	DQ12
3D	16	VREFB3DNO	IO			LVDS3D_16p	Yes		AD8	DQS101	DQS50/CQ50	DQ25	DQ12
3D	15	VREFB3DNO	IO			LVDS3D_17n	No		AG6	DQ101	DQ50	DQ25	DQ12
3D	14	VREFB3DNO	IO			LVDS3D_17p	No		AH6	DQ101	DQ50	DQ25	DQ12
3D	13	VREFB3DNO	IO			LVDS3D_18n	Yes		AC7	DQ101	DQ50	DQ25	DQ12
3D	12	VREFB3DNO	IO			LVDS3D_18p	Yes		AC8	DQ101	DQ50	DQ25	DQ12
3D	11	VREFB3DNO	IO			LVDS3D_19n	No		AL4	DQ102	DQ51	DQ25	DQ12
3D	10	VREFB3DNO	IO			LVDS3D_19p	No		AM4	DQ102	DQ51	DQ25	DQ12
3D	9	VREFB3DNO	IO			LVDS3D_20n	Yes		AG5	DQS102	DQ51	DQS25/CQn25	DQ12
3D	8	VREFB3DNO	IO			LVDS3D_20p	Yes		AH5	DQS102	DQ51	DQS25/CQ25	DQ12
3D	7	VREFB3DNO	IO			LVDS3D_21n	No		AP3	DQ102	DQ51	DQ25	DQ12
3D	6	VREFB3DNO	IO			LVDS3D_21p	No		AP4	DQ102	DQ51	DQ25	DQ12

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3D	5	VREFB3DNO	IO			LVDS3D_22n	No		AL7	DQS103	DQS51/CQn51	DQ25	DQ12
3D	4	VREFB3DNO	IO			LVDS3D_22p	Yes		AL6	DQS103	DQS51/CQ51	DQ25	DQ12
3D	3	VREFB3DNO	IO			LVDS3D_23n	No		AT2	DQ103	DQ51	DQ25	DQ12
3D	2	VREFB3DNO	IO			LVDS3D_23p	No		AT3	DQ103	DQ51	DQ25	DQ12
3D	1	VREFB3DNO	IO			LVDS3D_24n	Yes		AJ5	DQ103	DQ51	DQ25	DQ12
3D	0	VREFB3DNO	IO			LVDS3D_24p	Yes		AK5	DQ103	DQ51	DQ25	DQ12
3C	47	VREFB3CNO	IO			LVDS3C_1n	No		AK7	DQ104	DQ52	DQ26	DQ13
3C	46	VREFB3CNO	IO			LVDS3C_1p	No		AK6	DQ104	DQ52	DQ26	DQ13
3C	45	VREFB3CNO	IO			LVDS3C_2n	Yes		AE9	DQS104	DQ52	DQ26	DQ13
3C	44	VREFB3CNO	IO			LVDS3C_2p	Yes		AF9	DQS104	DQ52	DQ26	DQ13
3C	43	VREFB3CNO	IO			LVDS3C_3n	No		AF8	DQ104	DQ52	DQ26	DQ13
3C	42	VREFB3CNO	IO			LVDS3C_3p	No		AG8	DQ104	DQ52	DQ26	DQ13
3C	41	VREFB3CNO	IO			LVDS3C_4n	Yes		AH7	DQS105	DQS52/CQn52	DQ26	DQ13
3C	40	VREFB3CNO	IO			LVDS3C_4p	Yes		AH8	DQS105	DQS52/CQ52	DQ26	DQ13
3C	39	VREFB3CNO	IO			LVDS3C_5n	No		AJ8	DQ105	DQ52	DQ26	DQ13
3C	38	VREFB3CNO	IO			LVDS3C_5p	No		AJ7	DQ105	DQ52	DQ26	DQ13
3C	37	VREFB3CNO	IO			LVDS3C_6n	Yes		AK10	DQ105	DQ52	DQ26	DQ13
3C	36	VREFB3CNO	IO			LVDS3C_6p	Yes		AK9	DQ105	DQ52	DQ26	DQ13
3C	35	VREFB3CNO	IO			LVDS3C_7n	No		AP5	DQ106	DQ53	DQ26	DQ13
3C	34	VREFB3CNO	IO			LVDS3C_7p	No		AR5	DQ106	DQ53	DQ26	DQ13
3C	33	VREFB3CNO	IO			LVDS3C_8n	Yes		AM5	DQS106	DQ53	DQS26/CQn26	DQ13
3C	32	VREFB3CNO	IO			LVDS3C_8p	No		AM6	DQS106	DQ53	DQS26/CQ26	DQ13
3C	31	VREFB3CNO	IO			LVDS3C_9n	Yes		AM8	DQ106	DQ53	DQ26	DQ13
3C	30	VREFB3CNO	IO			LVDS3C_9p	No		AL8	DQ106	DQ53	DQ26	DQ13
3C	29	VREFB3CNO	IO	PLL_3C_CLKOUT1n		LVDS3C_10n	Yes		AN5	DQS107	DQS53/CQn53	DQ26	DQ13
3C	28	VREFB3CNO	IO	PLL_3C_CLKOUT1p,PLL_3C_CLKOUT1,PLL_3C_FB1		LVDS3C_10p	Yes		AN6	DQS107	DQS53/CQ53	DQ26	DQ13
3C	27	VREFB3CNO	IO			LVDS3C_11n	No		AW7	DQ107	DQ53	DQ26	DQ13
3C	26	VREFB3CNO	IO	RZQ_3C		LVDS3C_11p	No		AW7	DQ107	DQ53	DQ26	DQ13
3C	25	VREFB3CNO	IO	CLK_3C_1n		LVDS3C_12n	Yes		AA4	DQ107	DQ53	DQ26	DQ13
3C	24	VREFB3CNO	IO	CLK_3C_1p		LVDS3C_12p	Yes		AT4	DQ107	DQ53	DQ26	DQ13
3C	23	VREFB3CNO	IO	CLK_3C_0n		LVDS3C_13n	No		AU3	DQ108	DQ54	DQ27	DQ13
3C	22	VREFB3CNO	IO	CLK_3C_0p		LVDS3C_13p	No		AU4	DQ108	DQ54	DQ27	DQ13
3C	21	VREFB3CNO	IO			LVDS3C_14n	Yes		AT6	DQS108	DQ54	DQ27	DQS13/CQn13
3C	20	VREFB3CNO	IO	PLL_3C_CLKOUT0n		LVDS3C_14p	Yes		AR6	DQS108	DQ54	DQ27	DQS13/CQ13
3C	19	VREFB3CNO	IO	PLL_3C_CLKOUT0p,PLL_3C_CLKOUT0,PLL_3C_FB0		LVDS3C_15n	No		AU5	DQ108	DQ54	DQ27	DQ13
3C	18	VREFB3CNO	IO	PLL_3C_CLKOUT0p,PLL_3C_CLKOUT0,PLL_3C_FB0		LVDS3C_15p	No		AV5	DQ108	DQ54	DQ27	DQ13
3C	17	VREFB3CNO	IO			LVDS3C_16n	Yes		AU6	DQS109	DQS54/CQn54	DQ27	DQ13
3C	16	VREFB3CNO	IO			LVDS3C_16p	Yes		AV6	DQS109	DQS54/CQ54	DQ27	DQ13
3C	15	VREFB3CNO	IO			LVDS3C_17n	No		AV2	DQ109	DQ54	DQ27	DQ13
3C	14	VREFB3CNO	IO			LVDS3C_17p	No		AW3	DQ109	DQ54	DQ27	DQ13
3C	13	VREFB3CNO	IO			LVDS3C_18n	Yes		AR7	DQ109	DQ54	DQ27	DQ13
3C	12	VREFB3CNO	IO			LVDS3C_18p	Yes		AT7	DQ109	DQ54	DQ27	DQ13
3C	11	VREFB3CNO	IO			LVDS3C_19n	No		AU1	DQ110	DQ55	DQ27	DQ13
3C	10	VREFB3CNO	IO			LVDS3C_19p	No		AV1	DQ110	DQ55	DQ27	DQ13
3C	9	VREFB3CNO	IO			LVDS3C_20n	Yes		AW4	DQS110	DQ55	DQS27/CQn27	DQ13
3C	8	VREFB3CNO	IO			LVDS3C_20p	Yes		AY4	DQS110	DQ55	DQS27/CQ27	DQ13
3C	7	VREFB3CNO	IO			LVDS3C_21n	No		AV2	DQ110	DQ55	DQ27	DQ13
3C	6	VREFB3CNO	IO			LVDS3C_21p	No		AW2	DQ110	DQ55	DQ27	DQ13
3C	5	VREFB3CNO	IO			LVDS3C_22n	Yes		AY2	DQS111	DQS55/CQn55	DQ27	DQ13
3C	4	VREFB3CNO	IO			LVDS3C_22p	Yes		BA2	DQS111	DQS55/CQ55	DQ27	DQ13
3C	3	VREFB3CNO	IO			LVDS3C_23n	No		AW5	DQ111	DQ55	DQ27	DQ13
3C	2	VREFB3CNO	IO			LVDS3C_23p	No		AY5	DQ111	DQ55	DQ27	DQ13
3C	1	VREFB3CNO	IO			LVDS3C_24n	Yes		BA3	DQ111	DQ55	DQ27	DQ13
3C	0	VREFB3CNO	IO			LVDS3C_24p	Yes		BA4	DQ111	DQ55	DQ27	DQ13
3B	47	VREFB3BNO	IO			LVDS3B_1n	No		AN8	DQ112	DQ56	DQ28	DQ14
3B	46	VREFB3BNO	IO			LVDS3B_1p	No		AP8	DQ112	DQ56	DQ28	DQ14
3B	45	VREFB3BNO	IO			LVDS3B_2n	Yes		AJ9	DQS112	DQ56	DQ28	DQ14
3B	44	VREFB3BNO	IO			LVDS3B_2p	Yes		AJ9	DQS112	DQ56	DQ28	DQ14
3B	43	VREFB3BNO	IO			LVDS3B_3n	No		AT8	DQ112	DQ56	DQ28	DQ14
3B	42	VREFB3BNO	IO			LVDS3B_3p	No		AU8	DQ112	DQ56	DQ28	DQ14
3B	41	VREFB3BNO	IO			LVDS3B_4n	Yes		AM9	DQS113	DQS56/CQn56	DQ28	DQ14
3B	40	VREFB3BNO	IO			LVDS3B_4p	Yes		AL9	DQS113	DQS56/CQ56	DQ28	DQ14
3B	39	VREFB3BNO	IO			LVDS3B_5n	No		AP9	DQ113	DQ56	DQ28	DQ14
3B	38	VREFB3BNO	IO			LVDS3B_5p	No		AR9	DQ113	DQ56	DQ28	DQ14
3B	37	VREFB3BNO	IO			LVDS3B_6n	Yes		AJ10	DQ113	DQ56	DQ28	DQ14
3B	36	VREFB3BNO	IO			LVDS3B_6p	Yes		AK10	DQ113	DQ56	DQ28	DQ14
3B	35	VREFB3BNO	IO			LVDS3B_7n	No		AV6	DQ114	DQ57	DQ28	DQ14
3B	34	VREFB3BNO	IO			LVDS3B_7p	No		AW7	DQ114	DQ57	DQ28	DQ14
3B	33	VREFB3BNO	IO			LVDS3B_8n	Yes		AV7	DQS114	DQ57	DQS28/CQn28	DQ14
3B	32	VREFB3BNO	IO			LVDS3B_8p	Yes		AV8	DQS114	DQ57	DQS28/CQ28	DQ14
3B	31	VREFB3BNO	IO			LVDS3B_9n	No		AW8	DQ114	DQ57	DQ28	DQ14
3B	30	VREFB3BNO	IO			LVDS3B_9p	No		AW9	DQ114	DQ57	DQ28	DQ14
3B	29	VREFB3BNO	IO	PLL_3B_CLKOUT1n		LVDS3B_10n	Yes		AT9	DQS115	DQS57/CQn57	DQ28	DQ14
3B	28	VREFB3BNO	IO	PLL_3B_CLKOUT1p,PLL_3B_CLKOUT1,PLL_3B_FB1		LVDS3B_10p	Yes		AU9	DQS115	DQS57/CQ57	DQ28	DQ14
3B	27	VREFB3BNO	IO			LVDS3B_11n	No		AY10	DQ115	DQ57	DQ28	DQ14
3B	26	VREFB3BNO	IO	RZQ_3B		LVDS3B_11p	No		AW10	DQ115	DQ57	DQ28	DQ14
3B	25	VREFB3BNO	IO	CLK_3B_1n		LVDS3B_12n	Yes		AV10	DQ115	DQ57	DQ28	DQ14
3B	24	VREFB3BNO	IO	CLK_3B_1p		LVDS3B_12p	Yes		AU10	DQ115	DQ57	DQ28	DQ14
3B	23	VREFB3BNO	IO	CLK_3B_0n		LVDS3B_13n	No		AP10	DQ116	DQ58	DQ29	DQ14
3B	22	VREFB3BNO	IO	CLK_3B_0p		LVDS3B_13p	No		AR10	DQ116	DQ58	DQ29	DQ14
3B	21	VREFB3BNO	IO			LVDS3B_14n	Yes		AN10	DQS116	DQ58	DQ29	DQS14/CQn14
3B	20	VREFB3BNO	IO			LVDS3B_14p	Yes		AM10	DQS116	DQ58	DQ29	DQS14/CQ14
3B	19	VREFB3BNO	IO	PLL_3B_CLKOUT0n		LVDS3B_15n	No		AV11	DQ116	DQ58	DQ29	DQ14
3B	18	VREFB3BNO	IO	PLL_3B_CLKOUT0p,PLL_3B_CLKOUT0,PLL_3B_FB0		LVDS3B_15p	No		AU11	DQ116	DQ58	DQ29	DQ14
3B	17	VREFB3BNO	IO			LVDS3B_16n	Yes		AM11	DQS117	DQS58/CQn58	DQ29	DQ14
3B	16	VREFB3BNO	IO			LVDS3B_16p	Yes		AN11	DQS117	DQS58/CQ58	DQ29	DQ14
3B	15	VREFB3BNO	IO			LVDS3B_17n	No		AT11	DQ117	DQ58	DQ29	DQ14
3B	14	VREFB3BNO	IO			LVDS3B_17p	No		AR11	DQ117	DQ58	DQ29	DQ14

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3B	13	VREFB3BNO	IO			LVD53B_18n	No		AK11	DQ117	DQ58	DQ29	DQ14
3B	12	VREFB3BNO	IO			LVD53B_18p	Yes		AL11	DQ117	DQ58	DQ29	DQ14
3B	11	VREFB3BNO	IO			LVD53B_19n	No		A9	DQ118	DQ59	DQ29	DQ14
3B	10	VREFB3BNO	IO			LVD53B_19p	No		BA9	DQ118	DQ59	DQ29	DQ14
3B	9	VREFB3BNO	IO			LVD53B_20n	Yes		BA6	DQ5n118	DQ59	DQ5n29/CQn29	DQ14
3B	8	VREFB3BNO	IO			LVD53B_20p	Yes		BB6	DQ5n118	DQ59	DQ5n29/CQn29	DQ14
3B	7	VREFB3BNO	IO			LVD53B_21n	No		BA8	DQ118	DQ59	DQ29	DQ14
3B	6	VREFB3BNO	IO			LVD53B_21p	No		BB8	DQ118	DQ59	DQ29	DQ14
3B	5	VREFB3BNO	IO			LVD53B_22n	Yes		AY7	DQ5n119	DQ55n59/CQn59	DQ29	DQ14
3B	4	VREFB3BNO	IO			LVD53B_22p	Yes		BA7	DQ5n119	DQ55n/CQ59	DQ29	DQ14
3B	3	VREFB3BNO	IO			LVD53B_23n	No		BB9	DQ119	DQ59	DQ29	DQ14
3B	2	VREFB3BNO	IO			LVD53B_23p	No		BB10	DQ119	DQ59	DQ29	DQ14
3B	1	VREFB3BNO	IO			LVD53B_24n	Yes		BB5	DQ119	DQ59	DQ29	DQ14
3B	0	VREFB3BNO	IO			LVD53B_24p	Yes		BB4	DQ119	DQ59	DQ29	DQ14
3A	47	VREFB3AIO	IO			LVD53A_1n	No		AM14	DQ120	DQ60	DQ30	DQ15
3A	46	VREFB3AIO	IO		AVST_DATA0	LVD53A_1p	No		AN13	DQ120	DQ60	DQ30	DQ15
3A	45	VREFB3AIO	IO		AVST_DATA2	LVD53A_2n	Yes		AK12	DQ5n120	DQ60	DQ30	DQ15
3A	44	VREFB3AIO	IO		AVST_DATA3	LVD53A_2p	Yes		AL12	DQ5n120	DQ60	DQ30	DQ15
3A	43	VREFB3AIO	IO		AVST_DATA4	LVD53A_3n	No		AN12	DQ120	DQ60	DQ30	DQ15
3A	42	VREFB3AIO	IO		AVST_DATA5	LVD53A_3p	No		AP12	DQ120	DQ60	DQ30	DQ15
3A	41	VREFB3AIO	IO		AVST_DATA6	LVD53A_4n	Yes		AL13	DQ5n121	DQ56n60/CQn60	DQ30	DQ15
3A	40	VREFB3AIO	IO		AVST_DATA7	LVD53A_4p	Yes		AM13	DQ5121	DQ560/CQ60	DQ30	DQ15
3A	39	VREFB3AIO	IO		AVST_DATA8	LVD53A_5n	No		AR12	DQ121	DQ60	DQ30	DQ15
3A	38	VREFB3AIO	IO		AVST_DATA9	LVD53A_5p	No		AP13	DQ121	DQ60	DQ30	DQ15
3A	37	VREFB3AIO	IO		AVST_DATA10	LVD53A_6n	Yes		AK14	DQ121	DQ60	DQ30	DQ15
3A	36	VREFB3AIO	IO		AVST_DATA11	LVD53A_6p	Yes		AL14	DQ121	DQ60	DQ30	DQ15
3A	35	VREFB3AIO	IO		AVST_DATA12	LVD53A_7n	No		AT12	DQ122	DQ61	DQ30	DQ15
3A	34	VREFB3AIO	IO		AVST_DATA13	LVD53A_7p	No		AT13	DQ122	DQ61	DQ30	DQ15
3A	33	VREFB3AIO	IO		AVST_DATA14	LVD53A_8n	Yes		AP14	DQ5n122	DQ61	DQ5n30/CQn30	DQ15
3A	32	VREFB3AIO	IO		AVST_DATA15	LVD53A_8p	Yes		AR14	DQ5122	DQ61	DQ5n30/CQ30	DQ15
3A	31	VREFB3AIO	IO		AVST_DATA16	LVD53A_9n	No		AV13	DQ122	DQ61	DQ30	DQ15
3A	30	VREFB3AIO	IO		AVST_DATA17	LVD53A_9p	No		AW13	DQ122	DQ61	DQ30	DQ15
3A	29	VREFB3AIO	IO	PLL_3A_CLKOUT1n	AVST_DATA18	LVD53A_10n	Yes		AT14	DQ5n123	DQ56n61/CQn61	DQ30	DQ15
3A	28	VREFB3AIO	IO	PLL_3A_CLKOUT1p, PLL_3A_CLKOUT1, PLL_3A_FB1	AVST_DATA19	LVD53A_10p	Yes		AU14	DQ5123	DQ561/CQ61	DQ30	DQ15
3A	27	VREFB3AIO	IO			LVD53A_11n	No		AU15	DQ123	DQ61	DQ30	DQ15
3A	26	VREFB3AIO	IO	RZQ_3A	AVST_VALID	LVD53A_11p	No		AV15	DQ123	DQ61	DQ30	DQ15
3A	25	VREFB3AIO	IO	CLK_3A_1n	AVST_DATA20	LVD53A_12n	Yes		AV12	DQ123	DQ61	DQ30	DQ15
3A	24	VREFB3AIO	IO	CLK_3A_1p	AVST_DATA21	LVD53A_12p	Yes		AU13	DQ123	DQ61	DQ30	DQ15
3A	23	VREFB3AIO	IO	CLK_3A_0n	AVST_DATA22	LVD53A_13n	No		AW14	DQ124	DQ62	DQ31	DQ15
3A	22	VREFB3AIO	IO	CLK_3A_0p	AVST_DATA23	LVD53A_13p	No		AV14	DQ124	DQ62	DQ31	DQ15
3A	21	VREFB3AIO	IO		AVST_DATA24	LVD53A_14n	Yes		AY12	DQ5n124	DQ62	DQ31	DQ5n15/CQn15
3A	20	VREFB3AIO	IO		AVST_DATA25	LVD53A_14p	Yes		AW12	DQ5124	DQ62	DQ31	DQ515/CQ15
3A	19	VREFB3AIO	IO	PLL_3A_CLKOUT0n	AVST_DATA26	LVD53A_15n	No		AY11	DQ124	DQ62	DQ31	DQ15
3A	18	VREFB3AIO	IO	PLL_3A_CLKOUT0p, PLL_3A_CLKOUT0, PLL_3A_FB0	AVST_DATA27	LVD53A_15p	No		BA12	DQ124	DQ62	DQ31	DQ15
3A	17	VREFB3AIO	IO		AVST_DATA28	LVD53A_16n	Yes		BB13	DQ5n125	DQ56n62/CQn62	DQ31	DQ15
3A	16	VREFB3AIO	IO		AVST_DATA29	LVD53A_16p	Yes		BA13	DQ5125	DQ562/CQ62	DQ31	DQ15
3A	15	VREFB3AIO	IO		AVST_DATA30	LVD53A_17n	No		BA14	DQ125	DQ62	DQ31	DQ15
3A	14	VREFB3AIO	IO		AVST_DATA31	LVD53A_17p	No		BB14	DQ125	DQ62	DQ31	DQ15
3A	13	VREFB3AIO	IO			LVD53A_18n	Yes		BB11	DQ125	DQ62	DQ31	DQ15
3A	12	VREFB3AIO	IO			LVD53A_18p	Yes		BA11	DQ125	DQ62	DQ31	DQ15
3A	11	VREFB3AIO	IO			LVD53A_19n	No		AU16	DQ126	DQ63	DQ31	DQ15
3A	10	VREFB3AIO	IO			LVD53A_19p	No		AV16	DQ126	DQ63	DQ31	DQ15
3A	9	VREFB3AIO	IO			LVD53A_20n	Yes		AW15	DQ5n126	DQ63	DQ5n31/CQn31	DQ15
3A	8	VREFB3AIO	IO			LVD53A_20p	Yes		AY15	DQ5126	DQ63	DQ5n31/CQ31	DQ15
3A	7	VREFB3AIO	IO			LVD53A_21n	No		AY17	DQ126	DQ63	DQ31	DQ15
3A	6	VREFB3AIO	IO			LVD53A_21p	No		BA17	DQ126	DQ63	DQ31	DQ15
3A	5	VREFB3AIO	IO			LVD53A_22n	Yes		BA16	DQ5n127	DQ56n63/CQn63	DQ31	DQ15
3A	4	VREFB3AIO	IO			LVD53A_22p	Yes		AV16	DQ5127	DQ563/CQ63	DQ31	DQ15
3A	3	VREFB3AIO	IO			LVD53A_23n	No		AV17	DQ127	DQ63	DQ31	DQ15
3A	2	VREFB3AIO	IO			LVD53A_23p	No		AW17	DQ127	DQ63	DQ31	DQ15
3A	1	VREFB3AIO	IO			LVD53A_24n	Yes		BB15	DQ127	DQ63	DQ31	DQ15
3A	0	VREFB3AIO	IO		AVST_CLK	LVD53A_24p	Yes		BB16	DQ127	DQ63	DQ31	DQ15
HPS			HPS_IDA_1	GPIO0_IO0,SPIM0_S51_N,SPIS0_CLK,UART0_CTS_N,NAND_ADQ0,USB0_CLK,SDMMC_CLK					A9				
HPS			HPS_IDA_2	GPIO0_ID1,SPIM1_S51_N,SPIS0_MOSI,UART0_RTS_N,NAND_ADQ1,USB0_STP,SDMMC_CMD					D13				
HPS			HPS_IDA_3	GPIO0_IO2,SPIS0_S50_N,UART0_TX,I2C1_SDA,NAND_WE_N,USB0_DIR,SDMMC_DATA0					A11				
HPS			HPS_IDA_4	GPIO0_IO3,SPIS0_MISO,UART0_RX,I2C1_SCL,NAND_RE_N,USB0_DATA0,SDMMC_DATA1					BB				
HPS			HPS_IDA_5	GPIO0_IO4,SPIM0_CLK,UART1_CTS_N,I2C0_SDA,NAND_WP_N,USB0_DATA1,SDMMC_DATA2					E14				
HPS			HPS_IDA_6	GPIO0_IO5,SPIM0_MOSI,UART1_RTS_N,I2C0_SCL,NAND_ADQ2,USB0_NXT,SDMMC_DATA3					C12				
HPS			HPS_IDA_7	GPIO0_IO6,SPIM0_MISO,MIDI02_MDIQ,UART1_TX,I2C1_EMAC2_SDA,NAND_ADQ3,USB0_DATA2,SDMMC_DATA4					D12				
HPS			HPS_IDA_8	GPIO0_ID7,SPIM0_S50_N,MIDI02_MDC,UART1_RX,I2C1_EMAC2_SCL,NAND_CLE,USB0_DATA3,SDMMC_DATA5					B13				
HPS			HPS_IDA_9	GPIO0_ID8,SPIM1_CLK,SPIS1_CLK,MIDI02_MDIQ,I2C1_EMAC2_SDA,NAND_ADQ4,USB0_DATA4,SDMMC_DATA6					B9				
HPS			HPS_IDA_10	GPIO0_ID9,SPIM1_MOSI,SPIS1_MOSI,MIDI02_MDC,I2C1_EMAC2_SCL,NAND_ADQ5,USB0_DATA5,SDMMC_DATA7					A13				
HPS			HPS_IDA_11	GPIO0_ID10,SPIM1_MISO,SPIS1_S50_N,MIDI02_MDIQ,I2C1_EMAC2_SDA,NAND_ADQ6,USB0_DATA6					C13				
HPS			HPS_IDA_12	GPIO0_ID11,SPIM1_S50_N,SPIS1_MISO,MIDI02_MDC,I2C1_EMAC2_SCL,NAND_ADQ7,USB0_DATA7					C10				
HPS			HPS_IDA_13	GPIO0_ID12,NAND_ALE,USB1_CLK,EMAC0_TX_CLK					B16				
HPS			HPS_IDA_14	GPIO0_ID13,NAND_RB,USB1_STP,EMAC0_TX_CTL					A12				
HPS			HPS_IDA_15	GPIO0_ID14,NAND_CE_N,USB1_DIR,EMAC0_RX_CLK					B14				
HPS			HPS_IDA_16	GPIO0_ID15,USB1_DATA0,EMAC0_RX_CTL					D15				
HPS			HPS_IDA_17	GPIO0_ID16,NAND_ADQ8,USB1_DATA1,EMAC0_TXD0					C11				
HPS			HPS_IDA_18	GPIO0_ID17,NAND_ADQ9,USB1_NXT,EMAC0_TXD1					B14				
HPS			HPS_IDA_19	GPIO0_ID18,NAND_ADQ10,USB1_DATA2,EMAC0_RXD0					C17				
HPS			HPS_IDA_20	GPIO0_ID19,SPIM1_S51_N,NAND_ADQ11,USB1_DATA3,EMAC0_RXD1					A16				
HPS			HPS_IDA_21	GPIO0_ID20,SPIM1_CLK,SPIS0_CLK,UART0_CTS_N,I2C1_SDA,NAND_ADQ12,USB1_DATA4,EMAC0_TXD2					A8				
HPS			HPS_IDA_22	GPIO0_ID21,SPIM1_MOSI,SPIS0_MOSI,UART0_RTS_N,I2C1_SCL,NAND_ADQ13,USB1_DATA5,EMAC0_TXD3					E15				
HPS			HPS_IDA_23	GPIO0_ID22,SPIM1_MISO,SPIS0_S50_N,UART0_TX,I2C0_SDA,NAND_ADQ14,USB1_DATA6,EMAC0_RXD2					A14				
HPS			HPS_IDA_24	GPIO0_ID23,SPIM1_S50_N,SPIS0_MISO,UART0_RX,I2C0_SCL,NAND_ADQ15,USB1_DATA7,EMAC0_RXD3					D17				
HPS			HPS_IDB_1	GPIO1_IO0,SPIM1_CLK,UART0_CTS_N,NAND_ADQ1,EMAC1_TX_CLK					E19				
HPS			HPS_IDB_2	GPIO1_ID1,SPIM1_MOSI,UART0_RTS_N,NAND_ADQ1,EMAC1_TX_CTL					C18				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	FJ43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
HPS			HPS_I0B_3	GPIO1_I02,SPIM1_MISO,UART0_TX,I2C0_SDA,NAND_WE,N,EMAC1_RX,CLK					F18				
HPS			HPS_I0B_4	GPIO1_I03,SPIM1_S0,N,UART0_RX,I2C0_SCL,NAND_RE,N,EMAC1_RX,CTL					B18				
HPS			HPS_I0B_5	GPIO1_I04,SPIM1_S1,N,SPIS1_CLK,UART1_CTS,N,NAND_WP,N,EMAC1_TX,D0					E17				
HPS			HPS_I0B_6	GPIO1_I05,SPIS1_MOSI,UART1_RTS,N,NAND_ADQ2,EMAC1_TXD1					E20				
HPS			HPS_I0B_7	GPIO1_I06,SPIS1_S0,N,UART1_TX,I2C1_SDA,NAND_ADQ3,EMAC1_RX,D0					C16				
HPS			HPS_I0B_8	GPIO1_I07,SPIS1_MISO,UART1_RX,I2C1_SCL,NAND_CLE,EMAC1_RX,D1					D20				
HPS			HPS_I0B_9	GPIO1_I08,ITAG_TCK,SPIS0_CLK,MDIO2_MDIO,I2C_EMAC2_SDA,NAND_ADQ4,EMAC1_TX,D2					A18				
HPS			HPS_I0B_10	GPIO1_I09,ITAG_TMS,SPIS0_MOSI,MDIO2_MDC,I2C_EMAC2_SCL,NAND_ADQ5,EMAC1_TX,D3					E21				
HPS			HPS_I0B_11	GPIO1_I010,ITAG_TDO,SPIS0_S0,N,MDIO0_MDIO,I2C_EMAC0_SDA,NAND_ADQ6,EMAC1_RX,D2					D19				
HPS			HPS_I0B_12	GPIO1_I011,ITAG_TDI,SPIS0_MISO,MDIO0_MDC,I2C_EMAC0_SCL,NAND_ADQ7,EMAC1_RX,D3					F17				
HPS			HPS_I0B_13	GPIO1_I012,I2C1_SDA,NAND_ALE,SDMMC_DATA0,EMAC2_TX,CLK					F21				
HPS			HPS_I0B_14	GPIO1_I013,I2C1_SCL,NAND_RB,SDMMC_CMD,EMAC2_TX,CTL					D18				
HPS			HPS_I0B_15	GPIO1_I014,UART1_TX,NAND_CE,N,SDMMC_CCLK,EMAC2_RX,CLK					C15				
HPS			HPS_I0B_16	GPIO1_I015,UART1_RX,SDMMC_DATA1,EMAC2_RX,CTL					G19				
HPS			HPS_I0B_17	GPIO1_I016,UART1_CTS,N,NAND_ADQ8,SDMMC_DATA2,EMAC2_TX,D0					A17				
HPS			HPS_I0B_18	GPIO1_I017,SPIM0_S1,N,UART1_RTS,N,NAND_ADQ9,SDMMC_DATA3,EMAC2_TX,D1					F19				
HPS			HPS_I0B_19	GPIO1_I018,SPIM0_MISO,MDIO1_MDIO,I2C_EMAC1_SDA,NAND_ADQ10,SDMMC_DATA4,EMAC2_RX,D0					D15				
HPS			HPS_I0B_20	GPIO1_I019,SPIM0_S0,N,MDIO1_MDC,I2C_EMAC1_SCL,NAND_ADQ11,SDMMC_DATA5,EMAC2_RX,D1					G20				
HPS			HPS_I0B_21	GPIO1_I020,SPIM0_CLK,SPIS1_CLK,I2C_EMAC3_SDA,NAND_ADQ12,SDMMC_DATA6,EMAC2_TX,D2					E16				
HPS			HPS_I0B_22	GPIO1_I021,SPIM0_MOSI,SPIS1_MOSI,I2C_EMAC2_SCL,NAND_ADQ13,SDMMC_DATA7,EMAC2_TX,D3					B10				
HPS			HPS_I0B_23	GPIO1_I022,SPIM0_MISO,SPIS1_S0,N,MDIO0_MDIO,I2C_EMAC0_SDA,NAND_ADQ14,EMAC2_RX,D2					C20				
HPS			HPS_I0B_24	GPIO1_I023,SPIM0_S0,N,SPIS1_MISO,MDIO0_MDC,I2C_EMAC0_SCL,NAND_ADQ15,EMAC2_RX,D3					B11				
SDM			TD0						AV21				
SDM			TMS						AV20				
SDM			TCK						BA22				
SDM			TDI						AV18				
SDM			OSC_CLK_1						AP15				
SDM			SDM_I00	INIT_DONE,PWRMGT_SCL					AU20				
SDM			SDM_I01	AVSTx8_DATA2,AS_DATA1					AR19				
SDM			SDM_I05	INIT_DONE,AS_nCS00,MSEL0,CONF_DONE					AR15				
SDM			SDM_I03	AVSTx8_DATA3,AS_DATA2					AK15				
SDM			nCONFIG						AU19				
SDM			SDM_I04	AVSTx8_DATA1,AS_DATA0					AR20				
SDM			SDM_I02	AVSTx8_DATA0,AS_CLK					AT19				
SDM			SDM_I07	AS_nCS02,MSEL1					AK16				
SDM			SDM_I011	AVSTx8_VALID,PWRMGT_SDA					AM16				
SDM			nSTATUS						AL16				
SDM			SDM_I016	INIT_DONE,CONF_DONE,PWRMGT_SDA					AR16				
SDM			SDM_I013	AVSTx8_DATA5					AN16				
SDM			SDM_I09	AS_nCS01,MSEL2					AT16				
SDM			SDM_I06	AVSTx8_DATA4,AS_DATA3					AT18				
SDM			SDM_I010	AVSTx8_DATA7					AT17				
SDM			SDM_I08	AVST_READY,AS_nCS03					AU18				
SDM			SDM_I012	PWRMGT_SDA					AN15				
SDM			SDM_I015	AVSTx8_DATA6					AM15				
SDM			SDM_I014	AVSTx8_CLK,PWRMGT_SCL					AR17				
SDM			RREF_SDM						B821				
SDM			VSIGP_0						AW20				
SDM			VSIGN_0						AW19				
SDM			VSIGP_1						BA19				
SDM			VSIGN_1						B819				
10A			REFCLK_GXPL10A_CH0n						AD34				
10A			REFCLK_GXPL10A_CH0p						AD35				
10A			REFCLK_GXPL10A_CH2n						AB34				
10A			REFCLK_GXPL10A_CH2p						AB35				
			GND						AV20				
			GND						AV19				
			GND						Y8				
			GND						Y42				
			GND						Y41				
			GND						Y38				
			GND						Y37				
			GND						Y36				
			GND						Y35				
			GND						Y34				
			GND						Y32				
			GND						Y30				
			GND						Y3				
			GND						Y28				
			GND						Y23				
			GND						Y18				
			GND						Y13				
			GND						W6				
			GND						W40				
			GND						W39				
			GND						W38				
			GND						W37				
			GND						W34				
			GND						W33				
			GND						W32				
			GND						W31				
			GND						W26				
			GND						W21				
			GND						W16				
			GND						W11				
			GND						W1				
			GND						V9				
			GND						V42				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						V41				
			GND						V40				
			GND						V4				
			GND						V37				
			GND						V36				
			GND						V35				
			GND						V29				
			GND						V24				
			GND						V19				
			GND						V14				
			GND						U7				
			GND						U40				
			GND						U39				
			GND						U38				
			GND						U37				
			GND						U34				
			GND						U30				
			GND						U27				
			GND						U22				
			GND						U2				
			GND						U17				
			GND						U12				
			GND						T5				
			GND						T42				
			GND						T41				
			GND						T40				
			GND						T37				
			GND						T36				
			GND						T35				
			GND						T33				
			GND						T32				
			GND						T25				
			GND						T20				
			GND						T15				
			GND						T10				
			GND						R8				
			GND						R40				
			GND						R39				
			GND						R38				
			GND						R37				
			GND						R34				
			GND						R31				
			GND						R30				
			GND						R3				
			GND						R29				
			GND						R28				
			GND						R23				
			GND						R18				
			GND						R13				
			GND						P6				
			GND						P42				
			GND						P41				
			GND						P40				
			GND						P37				
			GND						P36				
			GND						P35				
			GND						P34				
			GND						P31				
			GND						P29				
			GND						P26				
			GND						P21				
			GND						P16				
			GND						P11				
			GND						P1				
			GND						N9				
			GND						N40				
			GND						N4				
			GND						N39				
			GND						N38				
			GND						N37				
			GND						N34				
			GND						N31				
			GND						N29				
			GND						N24				
			GND						N19				
			GND						N14				
			GND						M7				
			GND						M42				
			GND						M41				
			GND						M40				
			GND						M37				
			GND						M36				
			GND						M35				
			GND						M34				
			GND						M32				
			GND						M30				
			GND						M27				
			GND						M22				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						M2				
			GND						M17				
			GND						M12				
			GND						L5				
			GND						L40				
			GND						L39				
			GND						L38				
			GND						L37				
			GND						L34				
			GND						L31				
			GND						L29				
			GND						L25				
			GND						L20				
			GND						L15				
			GND						L10				
			GND						K8				
			GND						K42				
			GND						K41				
			GND						K40				
			GND						K37				
			GND						K36				
			GND						K35				
			GND						K34				
			GND						K32				
			GND						K30				
			GND						K3				
			GND						K28				
			GND						K23				
			GND						K18				
			GND						K13				
			GND						J6				
			GND						J40				
			GND						J39				
			GND						J38				
			GND						J37				
			GND						J34				
			GND						J31				
			GND						J29				
			GND						J26				
			GND						J21				
			GND						J16				
			GND						J11				
			GND						J1				
			GND						H9				
			GND						H42				
			GND						H41				
			GND						H40				
			GND						H4				
			GND						H37				
			GND						H36				
			GND						H35				
			GND						H34				
			GND						H31				
			GND						H29				
			GND						H24				
			GND						H19				
			GND						H14				
			GND						G7				
			GND						G40				
			GND						G39				
			GND						G38				
			GND						G37				
			GND						G34				
			GND						G33				
			GND						G32				
			GND						G31				
			GND						G30				
			GND						G29				
			GND						G27				
			GND						G22				
			GND						G2				
			GND						G17				
			GND						G12				
			GND						F5				
			GND						F42				
			GND						F41				
			GND						F40				
			GND						F37				
			GND						F36				
			GND						F35				
			GND						F34				
			GND						F31				
			GND						F25				
			GND						F20				
			GND						F15				
			GND						F10				
			GND						E8				
			GND						E40				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						E30				
			GND						E38				
			GND						E37				
			GND						E34				
			GND						E33				
			GND						E32				
			GND						E31				
			GND						E3				
			GND						E28				
			GND						E23				
			GND						E18				
			GND						E13				
			GND						D6				
			GND						D42				
			GND						D41				
			GND						D40				
			GND						D37				
			GND						D36				
			GND						D35				
			GND						D34				
			GND						D31				
			GND						D30				
			GND						D29				
			GND						D28				
			GND						D26				
			GND						D21				
			GND						D16				
			GND						D11				
			GND						D1				
			GND						C9				
			GND						C40				
			GND						C4				
			GND						C39				
			GND						C38				
			GND						C37				
			GND						C34				
			GND						C33				
			GND						C32				
			GND						C31				
			GND						C28				
			GND						C24				
			GND						C19				
			GND						C14				
			GND						C1				
			GND						BB7				
			GND						BB41				
			GND						BB37				
			GND						BB32				
			GND						BB3				
			GND						BB27				
			GND						BB22				
			GND						BB2				
			GND						BB17				
			GND						BB12				
			GND						BA5				
			GND						BA42				
			GND						BA40				
			GND						BA35				
			GND						BA30				
			GND						BA25				
			GND						BA20				
			GND						BA15				
			GND						BA10				
			GND						BA1				
			GND						B7				
			GND						B42				
			GND						B41				
			GND						B40				
			GND						B37				
			GND						B36				
			GND						B35				
			GND						B34				
			GND						B31				
			GND						B30				
			GND						B29				
			GND						B28				
			GND						B27				
			GND						B22				
			GND						B17				
			GND						B12				
			GND						B1				
			GND						AY8				
			GND						AY38				
			GND						AY33				
			GND						AY3				
			GND						AY28				
			GND						AY23				
			GND						AY18				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AY13				
			GND						AY1				
			GND						AW6				
			GND						AW41				
			GND						AW36				
			GND						AW31				
			GND						AW26				
			GND						AW21				
			GND						AW16				
			GND						AW11				
			GND						AW1				
			GND						AV9				
			GND						AV4				
			GND						AV39				
			GND						AV34				
			GND						AV29				
			GND						AV24				
			GND						AV19				
			GND						AV14				
			GND						AU7				
			GND						AU41				
			GND						AU40				
			GND						AU39				
			GND						AU38				
			GND						AU37				
			GND						AU36				
			GND						AU35				
			GND						AU34				
			GND						AU32				
			GND						AU27				
			GND						AU22				
			GND						AU2				
			GND						AU17				
			GND						AU12				
			GND						AT5				
			GND						AT42				
			GND						AT41				
			GND						AT38				
			GND						AT37				
			GND						AT34				
			GND						AT30				
			GND						AT25				
			GND						AT20				
			GND						AT15				
			GND						AT10				
			GND						AR8				
			GND						AR40				
			GND						AR39				
			GND						AR36				
			GND						AR35				
			GND						AR34				
			GND						AR33				
			GND						AR3				
			GND						AR28				
			GND						AR23				
			GND						AR18				
			GND						AR13				
			GND						AP6				
			GND						AP42				
			GND						AP41				
			GND						AP38				
			GND						AP37				
			GND						AP34				
			GND						AP31				
			GND						AP26				
			GND						AP21				
			GND						AP16				
			GND						AP11				
			GND						AN7				
			GND						AN40				
			GND						AN4				
			GND						AN39				
			GND						AN36				
			GND						AN35				
			GND						AN34				
			GND						AN29				
			GND						AN24				
			GND						AN19				
			GND						AN14				
			GND						AM7				
			GND						AM42				
			GND						AM41				
			GND						AM38				
			GND						AM37				
			GND						AM34				
			GND						AM32				
			GND						AM27				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AM22				
			GND						AM2				
			GND						AM17				
			GND						AM12				
			GND						AL5				
			GND						AL40				
			GND						AL39				
			GND						AL36				
			GND						AL35				
			GND						AL34				
			GND						AL30				
			GND						AL25				
			GND						AL20				
			GND						AL15				
			GND						AL10				
			GND						AK8				
			GND						AK42				
			GND						AK41				
			GND						AK38				
			GND						AK37				
			GND						AK34				
			GND						AK33				
			GND						AK3				
			GND						AK28				
			GND						AK23				
			GND						AK18				
			GND						AK13				
			GND						AJ6				
			GND						AJ40				
			GND						AJ39				
			GND						AJ36				
			GND						AJ35				
			GND						AJ34				
			GND						AJ31				
			GND						AJ26				
			GND						AJ21				
			GND						AJ16				
			GND						AJ11				
			GND						AJ1				
			GND						AH9				
			GND						AH42				
			GND						AH41				
			GND						AH4				
			GND						AH38				
			GND						AH37				
			GND						AH34				
			GND						AH32				
			GND						AH29				
			GND						AH24				
			GND						AH19				
			GND						AH14				
			GND						AG7				
			GND						AG40				
			GND						AG39				
			GND						AG36				
			GND						AG35				
			GND						AG34				
			GND						AG33				
			GND						AG31				
			GND						AG27				
			GND						AG22				
			GND						AG2				
			GND						AG17				
			GND						AG12				
			GND						AF5				
			GND						AF42				
			GND						AF41				
			GND						AF38				
			GND						AF37				
			GND						AF34				
			GND						AF32				
			GND						AF30				
			GND						AF25				
			GND						AF20				
			GND						AF15				
			GND						AF10				
			GND						AE8				
			GND						AE40				
			GND						AE39				
			GND						AE36				
			GND						AE35				
			GND						AE34				
			GND						AE31				
			GND						AE3				
			GND						AE29				
			GND						AE28				
			GND						AE23				
			GND						AE18				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AE13				
			GND						AD6				
			GND						AD42				
			GND						AD41				
			GND						AD38				
			GND						AD37				
			GND						AD36				
			GND						AD32				
			GND						AD30				
			GND						AD29				
			GND						AD26				
			GND						AD21				
			GND						AD16				
			GND						AD11				
			GND						AD1				
			GND						AC9				
			GND						AC40				
			GND						AC4				
			GND						AC39				
			GND						AC36				
			GND						AC35				
			GND						AC34				
			GND						AC31				
			GND						AC29				
			GND						AC24				
			GND						AC19				
			GND						AC14				
			GND						AB7				
			GND						AB42				
			GND						AB41				
			GND						AB38				
			GND						AB37				
			GND						AB36				
			GND						AB32				
			GND						AB30				
			GND						AB27				
			GND						AB22				
			GND						AB2				
			GND						AB17				
			GND						AB12				
			GND						AA5				
			GND						AA40				
			GND						AA39				
			GND						AA36				
			GND						AA35				
			GND						AA34				
			GND						AA31				
			GND						AA29				
			GND						AA25				
			GND						AA20				
			GND						AA15				
			GND						AA10				
			GND						A5				
			GND						A41				
			GND						A40				
			GND						A39				
			GND						A38				
			GND						A37				
			GND						A34				
			GND						A33				
			GND						A32				
			GND						A31				
			GND						A3				
			GND						A28				
			GND						A25				
			GND						A20				
			GND						A2				
			GND						A15				
			GND						A10				
			GNDSENSE						V21				
			VCC						Y26				
			VCC						Y25				
			VCC						Y24				
			VCC						Y22				
			VCC						Y21				
			VCC						Y20				
			VCC						Y19				
			VCC						Y17				
			VCC						Y16				
			VCC						Y15				
			VCC						Y14				
			VCC						Y12				
			VCC						W25				
			VCC						W13				
			VCC						W12				
			VCC						V26				
			VCC						V25				
			VCC						V13				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC						V12				
			VCC						U26				
			VCC						U25				
			VCC						U13				
			VCC						T26				
			VCC						T24				
			VCC						T23				
			VCC						T22				
			VCC						T21				
			VCC						T19				
			VCC						T18				
			VCC						T17				
			VCC						T16				
			VCC						T14				
			VCC						T13				
			VCC						T12				
			VCC						R25				
			VCC						R24				
			VCC						R22				
			VCC						R21				
			VCC						R20				
			VCC						R19				
			VCC						R17				
			VCC						R16				
			VCC						R15				
			VCC						R14				
			VCC						R12				
			VCC						P25				
			VCC						P24				
			VCC						P22				
			VCC						P20				
			VCC						P19				
			VCC						P18				
			VCC						P17				
			VCC						P14				
			VCC						P13				
			VCC						P12				
			VCC						N26				
			VCC						N25				
			VCC						N22				
			VCC						N21				
			VCC						N20				
			VCC						N18				
			VCC						N17				
			VCC						N16				
			VCC						N13				
			VCC						N12				
			VCC						M25				
			VCC						M24				
			VCC						M21				
			VCC						M20				
			VCC						M19				
			VCC						M18				
			VCC						M16				
			VCC						M14				
			VCC						M13				
			VCC						L26				
			VCC						L24				
			VCC						L23				
			VCC						L22				
			VCC						L21				
			VCC						L19				
			VCC						L18				
			VCC						L17				
			VCC						L16				
			VCC						L14				
			VCC						L13				
			VCC						L12				
			VCC						K26				
			VCC						K25				
			VCC						K22				
			VCC						K20				
			VCC						K19				
			VCC						K16				
			VCC						K15				
			VCC						K12				
			VCC						AH21				
			VCC						AH20				
			VCC						AH18				
			VCC						AH15				
			VCC						AH13				
			VCC						AH12				
			VCC						AG26				
			VCC						AG25				
			VCC						AG23				
			VCC						AG20				
			VCC						AG19				
			VCC						AG15				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC						AG13				
			VCC						AF26				
			VCC						AF24				
			VCC						AF23				
			VCC						AF22				
			VCC						AF21				
			VCC						AF19				
			VCC						AF18				
			VCC						AF14				
			VCC						AF13				
			VCC						AF12				
			VCC						AE26				
			VCC						AE25				
			VCC						AE24				
			VCC						AE22				
			VCC						AE21				
			VCC						AE20				
			VCC						AE19				
			VCC						AE17				
			VCC						AE16				
			VCC						AE15				
			VCC						AE14				
			VCC						AE12				
			VCC						AD25				
			VCC						AD24				
			VCC						AD22				
			VCC						AD20				
			VCC						AD19				
			VCC						AD18				
			VCC						AD17				
			VCC						AD14				
			VCC						AD13				
			VCC						AD12				
			VCC						AC26				
			VCC						AC25				
			VCC						AC22				
			VCC						AC21				
			VCC						AC20				
			VCC						AC18				
			VCC						AC17				
			VCC						AC16				
			VCC						AC13				
			VCC						AC12				
			VCC						AB26				
			VCC						AB25				
			VCC						AB24				
			VCC						AB23				
			VCC						AB21				
			VCC						AB20				
			VCC						AB19				
			VCC						AB18				
			VCC						AB16				
			VCC						AB14				
			VCC						AB13				
			VCC						AA26				
			VCC						AA24				
			VCC						AA23				
			VCC						AA22				
			VCC						AA21				
			VCC						AA19				
			VCC						AA18				
			VCC						AA17				
			VCC						AA16				
			VCC						AA14				
			VCC						AA13				
			VCC						AA12				
			VCCPT						W24				
			VCCPT						W23				
			VCCPT						W22				
			VCCPT						W20				
			VCCPT						W19				
			VCCPT						W18				
			VCCPT						W17				
			VCCPT						W15				
			VCCPT						W14				
			VCCPT						V23				
			VCCPT						V16				
			VCCPT						V15				
			VCCPT						U24				
			VCCPT						U23				
			VCCPT						U21				
			VCCPT						U20				
			VCCPT						U19				
			VCCPT						U18				
			VCCPT						U16				
			VCCPT						U15				
			VCCPT						U14				
			DNU						M29				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			DNU						L28				
			DNU						M28				
			DNU						V28				
			DNU						AY42				
			DNU						AH31				
			DNU						AH30				
			DNU						AJ33				
			DNU						AL32				
			DNU						BA37				
			DNU						AY37				
			DNU						BB39				
			DNU						AV35				
			DNU						AV36				
			DNU						BB40				
			DNU						AV37				
			DNU						AV38				
			DNU						AW40				
			DNU						AV40				
			DNU						BA41				
			DNU						AY41				
			DNU						BB38				
			DNU						AV41				
			DNU						AW42				
			DNU						AV42				
			DNU						AU42				
			DNU						BA38				
			DNU						AW37				
			DNU						AW38				
			DNU						AY29				
			DNU						AW39				
			DNU						BA39				
			DNU						AY40				
			DNU						AH33				
			DNU						Y29				
			DNU						AA28				
			DNU						A7				
			DNU						A6				
			DNU						BA21				
			DNU						BB20				
			DNU						BB18				
			DNU						BA18				
			TEMPDIODE0n						AY21				
			TEMPDIODE0p						AW18				
			TEMPDIODE1n						AC28				
			TEMPDIODE1p						AD28				
			TEMPDIODE3n						J28				
			TEMPDIODE3p						H28				
			VCCBAT						AH16				
			VCCA_PLL						V22				
			VCCA_PLL						V18				
			VCCA_PLL						V17				
			VCCIO2A						AJ23				
			VCCIO2A						AH23				
			VCCIO2A						AH22				
			VCCIO2B						AH27				
			VCCIO2B						AH26				
			VCCIO2B						AH25				
			VCCIO2M						J18				
			VCCIO2M						J17				
			VCCIO2M						H17				
			VCCIO2N						J25				
			VCCIO2N						J24				
			VCCIO2N						J23				
			VCCIO3A						AJ15				
			VCCIO3A						AJ14				
			VCCIO3A						AJ13				
			VCCIO3B						AH11				
			VCCIO3B						AG11				
			VCCIO3B						AF11				
			VCCIO3C						AE11				
			VCCIO3C						AC11				
			VCCIO3C						AB11				
			VCCIO3D						V11				
			VCCIO3D						V11				
			VCCIO3D						AA11				
			VCCIO3I						U11				
			VCCIO3I						T11				
			VCCIO3I						R11				
			VCCIO3I						N11				
			VCCIO3I						M11				
			VCCIO3J						L11				
			VCCIO3K						J14				
			VCCIO3K						J13				
			VCCIO3K						H13				
			VCCIO3L						J15				
			VCCIO3L						H16				
			VCCIO3L						H15				
			VCCIO_HPS						H18				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCIO_HPS						G18				
			VCCIO_SDM						AF17				
2A		VREFB2ANO	VREFB2AND						AK31				
2B		VREFB2BNO	VREFB2BND						AJ24				
2M		VREFB2MNO	VREFB2MND						F16				
2N		VREFB2NNO	VREFB2NND						H27				
3A		VREFB3ANO	VREFB3AND						AJ12				
3B		VREFB3BNO	VREFB3BND						AH10				
3C		VREFB3CNO	VREFB3CND						AE10				
3D		VREFB3DNO	VREFB3DND						AC10				
3I		VREFB3INO	VREFB3IND						AB10				
3J		VREFB3JNO	VREFB3JND						P10				
3K		VREFB3KNO	VREFB3KND						K11				
3L		VREFB3LNO	VREFB3LND						J12				
			NC						BB28				
			NC						BB26				
			NC						BB25				
			NC						BB24				
			NC						BB23				
			NC						BA28				
			NC						BA27				
			NC						BA26				
			NC						BA24				
			NC						BA23				
			NC						AY27				
			NC						AY26				
			NC						AY25				
			NC						AY24				
			NC						AY22				
			NC						AW25				
			NC						AW24				
			NC						AW23				
			NC						AW22				
			NC						AV25				
			NC						AV23				
			NC						AV22				
			NC						AU25				
			NC						AU24				
			NC						AU23				
			NC						AI21				
			NC						AT24				
			NC						AT23				
			NC						AT22				
			NC						AT21				
			NC						AR24				
			NC						AR22				
			NC						AR21				
			NC						AP24				
			NC						AP23				
			NC						AP22				
			NC						AP20				
			NC						AP19				
			NC						AP18				
			NC						AP17				
			NC						AN23				
			NC						AN22				
			NC						AN21				
			NC						AN20				
			NC						AN18				
			NC						AN17				
			NC						AM23				
			NC						AM21				
			NC						AM20				
			NC						AM19				
			NC						AM18				
			NC						AL22				
			NC						AL21				
			NC						AL19				
			NC						AL18				
			NC						AL17				
			NC						AK22				
			NC						AK21				
			NC						AK20				
			NC						AK19				
			NC						AK17				
			NC						AJ22				
			NC						AJ20				
			NC						AJ19				
			NC						AJ18				
			VCCRTPLL_GXEL3						M31				
			VCCRTPLL_GXEL3						K31				
			VCCRT_GXEL3						R33				
			VCCRT_GXEL3						R32				
			VCCRT_GXEL3						P33				
			VCCRT_GXEL3						P32				
			VCCRT_GXEL3						N33				
			VCCRT_GXEL3						N32				
			VCCRT_GXEL3						M33				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	JF43	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCRT_GXEL3						L33				
			VCCRT_GXEL3						L32				
			VCCRT_GXEL3						K33				
			VCCRT_GXEL3						J33				
			VCCRT_GXEL3						J32				
			VCCRT_GXEL3						H33				
			VCCRT_GXEL3						H32				
			VCCRT_GXPL1						V33				
			VCCRT_GXPL1						AF33				
			VCCRT_GXPL1						AE33				
			VCCRT_GXPL1						AE32				
			VCCRT_GXPL1						AD33				
			VCCRT_GXPL1						AC33				
			VCCRT_GXPL1						AC32				
			VCCRT_GXPL1						AB33				
			VCCRT_GXPL1						AA33				
			VCCRT_GXPL1						AA32				
			ID_AUX_RREF10_P						AG32				
			ID_AUX_RREF12						K29				
			RREF_SIPALXD						AB29				
			VCCADC						A117				
			VCCCLK_GXEL3						U31				
			VCCCLK_GXPL1						AG30				
			VCCCLK_GXPL1						AG29				
			VCCERAM						V27				
			VCCERAM						T27				
			VCCERAM						R27				
			VCCERAM						R26				
			VCCERAM						P27				
			VCCERAM						N27				
			VCCERAM						M26				
			VCCERAM						L27				
			VCCERAM						K27				
			VCCERAM						K24				
			VCCERAM						K21				
			VCCERAM						K17				
			VCCERAM						K14				
			VCCERAM						J27				
			VCCERAM						AG24				
			VCCERAM						AG21				
			VCCERAM						AG18				
			VCCERAM						AG14				
			VCCERAM						V27				
			VCCERAM						W28				
			VCCERAM						W27				
			VCCERAM						AF28				
			VCCERAM						AF27				
			VCCERAM						AE27				
			VCCERAM						AD27				
			VCCERAM						AC27				
			VCCERAM						AB28				
			VCCERAM						AA27				
			VCCFUSEWR_SDM						AH17				
			VCCFUSE_GXP						AF29				
			VCCCH_GXEL3						P30				
			VCCCH_GXEL3						N30				
			VCCCH_GXEL3						L30				
			VCCCH_GXEL3						J30				
			VCCCH_GXEL3						H30				
			VCCCH_GXPL1						V31				
			VCCCH_GXPL1						AF31				
			VCCCH_GXPL1						AE30				
			VCCCH_GXPL1						AD31				
			VCCCH_GXPL1						AC30				
			VCCCH_GXPL1						AB31				
			VCCCH_GXPL1						AA30				
			VCCLENSSE						V20				
			VCCLENSSE						J22				
			VCCLENSSE						H22				
			VCCLENSSE						H21				
			VCCLENSSE						H20				
			VCCLENSSE						G21				
			VCCP						P23				
			VCCP						P15				
			VCCP						N23				
			VCCP						N15				
			VCCP						M23				
			VCCP						M15				
			VCCP						AD33				
			VCCP						AD15				
			VCCP						AC23				
			VCCP						AC15				
			VCCP						AB15				
			VCCPLLDIG_HPS						J19				
			VCCPLLDIG_SDM						AF16				
			VCCPLL_HPS						J20				
			VCCPLL_SDM						AG16				
			U10_P_ID_RESREF_0						AH28				

July 2019	2019.07.08	Initial release.
August 2019	2019.08.30	Updated pins in the U10_WHR banks.
December 2019	2019.12.26	Removed NAND_* and PWRMGT_PWM0 pins from banks 3A and 3D.
October 2020	2020.10.27	Removed SD/MMC configuration mode support from Intel Stratix 10 devices.

(1) For more information about pin definition and pin connection guidelines, refer to the [Intel® Stratix® 10 Device Family Pin Connection Guidelines](#)