



请注意：本文档不再进行更新。本文档可能包含旧内容和过时的商标。

请参考英文版本以获取最新更新

<https://www.intel.com/content/www/us/en/programmable/documentation/lit-index.html>

Please take note that this document is no longer being maintained. It may contain legacy content and trademarks which may be outdated.

Please refer to English version for latest update at

<https://www.intel.com/content/www/us/en/programmable/documentation/lit-index.html>


硬核处理器系统 (HPS) 组件是一个可以在 Cyclone® V SoC FPGA 的 FPGA 架构中例化的软组件。它使得其它软组件能够与 HPS 硬逻辑相连接。HPS 组件本身在 FPGA 架构中占用很小空间，因为它的唯一目的是使软逻辑能够连接 HPS 中的扩展硬逻辑。

要了解关于 HPS 和它与片上系统 (SoC) 集成的详细说明，请参考 *Cyclone V Device Datasheet*。要了解关于 HPS 系统体系结构和功能的详细说明，请参考 *Cyclone V 器件手册* 第 3 卷的 *Introduction to the Hard Processor* 章节以及 *Cyclone V 器件手册* 第 3 卷的 *CoreSight Debug and Trace* 章节。

要了解关于单独的外设体系结构和功能的详细说明，请参考以下章节和部分：

- *Cyclone V 器件手册* 第 3 卷的 *Introduction to the Hard Processor* 章节中的“HPS 结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *Clock Manager* 章节中的“时钟管理器结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *Reset Manager* 章节中的“复位管理器结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *Interconnect* 章节中的“互联结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *HPS-FPGA AXI Bridges* 章节中的“AXI 桥接结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *Cortex-A9 Microprocessor Unit Subsystem* 章节中的“Cortex-A9 MPU 子系统结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *CoreSight Debug and Trace* 章节中的“CoreSight 调试和跟踪结构图以及系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *SDRAM Controller Subsystem* 章节中的“SDRAM 控制器子系统结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *On-Chip Memory* 章节中的“片上 RAM 结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *On-Chip Memory* 章节中的“Boot ROM 结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *NAND Flash Controller* 章节中的“NAND 闪存控制器结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *SD/MMC Controller* 章节中的“SD/MMC 控制器结构图和系统集成”。
- *Cyclone V 器件手册* 第 3 卷的 *Quad SPI Flash Controller* 章节中的“Quad SPI 闪存控制器结构图和系统集成”。

- Cyclone V 器件手册第 3 卷的 *FPGA Manager* 章节中的 “FPGA 管理器结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *System Manager* 章节中的 “系统管理器结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *Scan Manager* 章节中的 “扫描管理器结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *DMA Controller* 章节中的 “DMA 控制器结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *Ethernet Media Access Controller* 章节中的 “EMAC 结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *USB 2.0 OTG Controller* 章节中的 “USB OTG 控制器结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *SPI Controller* 章节中的 “SPI 结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *I²C Controller* 章节中的 “I²C 控制器结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *UART Controller* 章节中的 “UART 控制器结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *General-Purpose I/O Interface* 章节中的 “通用 I/O 接口结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *Timer* 章节中的 “计时器结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *Watchdog Timer* 章节中的 “看门狗计时器结构图和系统集成”。
- Cyclone V 器件手册第 3 卷的 *CAN Controller* 章节中的 “CAN 控制器结构图和系统集成”。

 地址映射和寄存器定义位于该手册卷附带的 [hps.html](#) 文件中。点击链接以打开文件。

要查看指定外设的说明和基地址，找到并且点击外设模块名字的连接。

然后要查看寄存器和域说明，找到并且点击寄存器名称。寄存器地址是相对于每个模块实例的基地址的偏移地址。

文档修订历史

表 26 - 1 显示了该文档的修订历史。

表 26 - 1. 文档修订历史

日期	版本	修订内容
2012 年 6 月	1.0	首次发布。
2012 年 5 月	0.1	初稿。

