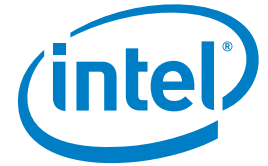


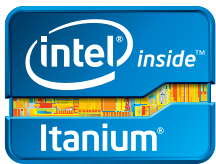
ホワイトペーパー

インテル® Itanium® プロセッサ 9500 製品ファミリー
ミッション・クリティカル・コンピューティング



ミッション・クリティカル・アプリケーションの信頼性を向上

インテル® インストラクション・リプレイ・テクノロジー



Steve Bostian
インテル コーポレーション



インテル® Itanium® プロセッサ・ファミリーは、今日の極めて要求の厳しいミッション・クリティカル環境におけるメインフレーム・クラスのコンピューティング・システムの基盤を支えるプラットフォームです。最新のインテル® Itanium® プロセッサ 9500 製品ファミリー² (開発コード名: Poulson) では、前世代のインテル® Itanium® プロセッサ 9300 製品ファミリーの機能を拡張して、ミッション・クリティカル向けの能力を大幅に高めています。

このホワイトペーパーでは、インテル® Itanium® プロセッサ 9500 製品ファミリーの最大の特長である最新の RAS 機能、インテル® インストラクション・リプレイ・テクノロジーについて説明しています。この新しいテクノロジーでは、プロセッサの命令パイプラインにおけるエラーの自動検出、訂正を行う機能が強化されています。この機能によって幅広く潜在的なエラーを検出できるだけでなく、ほぼ瞬時にエラーを訂正できるので、サーバー上で実行中のソフトウェアでは動作の遅延はほとんど感じられません。インテル® インストラクション・リプレイ・テクノロジーは、この新しいプロセッサ・ファミリーのその他の強化された RAS 機能とともに、極めて過酷なミッション・クリティカル・コンピューティング要件にも対応できる強固な基盤を提供します。



重要なアプリケーションの稼動時間を改善

この新しいプロセッサ・ファミリーでは、主なパフォーマンスの向上だけでなく、RAS（信頼性、可用性、保守性）機能の大幅な向上により、データの完全性と稼動時間がさらに改善されました。プラットフォーム全体にわたってハードウェア・ベースのエラー予防 / 検出 / 訂正機能が拡張、強化されています。さらにファームウェアも進化しており、潜在的なエラーイベント・カバー範囲の拡大、ログ機能の改善による可用性の向上、リカバリーの高速化、障害予測機能の改善を実現しています。加えて、ハードウェア、ファームウェア、オペレーティング・システム (OS) のエラー処理と連携するインテル® Itanium® プロセッサの高度なマシン・チェック・アーキテクチャー (MCA) によって、極めて高いレベルの可用性とデータの完全性がもたらされます。

プラットフォーム全体にわたる高度なエラー訂正機能

シリコンベースのコンピューター・チップは、自然界に存在する宇宙線や放射線といったバックグラウンド放射に対して脆弱性を持っており、たった 1 つのアルファ粒子がレジスターや配列内のデータの値を変えてしまうことがあります。また、ごくごくまれに、電氣的なノイズや電源の変動によっても同様の影響を受ける可能性があります。データが変更されることなく同じ場所に留まる時間が長くなるほど、こうした一時的な事象によってデータが変化し、「ソフトエラー」が発生する確率は増加します。このソフトエラーに対処するハードウェア設計にはさまざまな方策が考えられますが、最も理想的なハードウェア設計では、ファームウェア、OS、アプリケーションの介入なしにソフトエラーを自動的に検出、訂正して、データの完全性とシステムの可用性を確保します。

インテル® Itanium® プロセッサ・ファミリーには、ソフトエラーをハードウェア・レベルで自動的に検出、訂正する機能が幅広く採用されています。以下に、その一例を紹介します。

- 大容量のキャッシュや配列内のエラーは、エラー訂正コード (ECC) によって自動的に検出、訂正されます。
- 小容量のキャッシュ、バッファ、および配列内のエラーは、パリティビットによって検出されます。こうした一時的エラーは、「再試行」によって訂正が可能です。再試行とは、エラー発生前の状態に戻り、エラーが発生しなかったものとして処理を続行することです。

- パイプライン内のエラーは、剰余 (算術演算時に計算) またはパリティビット (パイプライン内をデータや命令とともに移動) によって検出されます。パイプライン内で一時的エラーが検出された場合も、再試行によって訂正できます。このメカニズムは、小容量のキャッシュ、バッファ、配列内のエラーを訂正する場合と同様です。

インテル® インストラクション・リプレイ・テクノロジー¹ が実現する最新の RAS 機能

最新のインテル® Itanium® プロセッサ・ファミリーでは、プラットフォーム全体にわたってソフトエラーの検出、訂正機能が強化されています。新しい RAS 機能の中で最も重要なものの 1 つがインテル® インストラクション・リプレイ・テクノロジーです。このテクノロジーは、プロセッサ内で最もパフォーマンスを左右する機能ブロックの 1 つである命令パイプラインにおいて、ソフトエラーからの超高速リカバリーを可能にしています。インテル® インストラクション・リプレイ・テクノロジーの仕組みについて理解するには、まずパイプライン自体の仕組みについて理解する必要があります。

通常 (エラー未発生時) のパイプライン実行

インテル® Itanium® プロセッサのメモリー階層はキャッシュ、バッファ、レジスターで構成されており、処理を待つデータと、実行を待つプログラム命令が格納されます。メインメモリー内のソフトウェア・プログラムは、プログラムの実行に必要な部分をプロセッサのキャッシュ内に移動することによって実行されます。次に、命令がキャッシュからバッファに移動し、パイプラインに送られて実行されます。同様にデータもメインメモリーからキャッシュ、さらにバッファへと送られ、レジスターに到達した時点で、特定の命令が特定のデータに対して処理を行います。

エンタープライズ・ワークロードでのパフォーマンスを高速化

最新のインテル® Itanium® プロセッサ・ファミリーは、ミッション・クリティカル・ワークロードでのパフォーマンスが飛躍的に向上しています。インテル® Itanium® プロセッサ 9300 製品ファミリーに比べてコア数が 4 コアから 8 コアに倍増したほか、12 命令の発行に対応した新たなアーキテクチャーの採用により、各コアでの 1 サイクル当たりの命令リタイアメント数が最大 2 倍になりました。このほかにもさまざまな強化が施されており、既存のコードのままでもパフォーマンスは劇的に向上します。さらに、今回追加された新機能を有効利用するためにソフトウェアを再コンパイルすれば、より一層のパフォーマンス向上が実現します。

マイクロプロセッサのパイプラインは、組み立てラインのベルトコンベアに似ています（図 1）。パイプラインは複数のステージに分割でき、それぞれのステージでは異なる処理が実行されます。ソフトウェア・プログラムの命令はパイプライン内に入ると、データやその他の入力内容に対して直接処理を行えます。また、メモリー、キャッシュ、レジスタの各階層間のデータを移動して、適切なデータを適切なタイミングで利用することで、効率的な処理を実現できます。

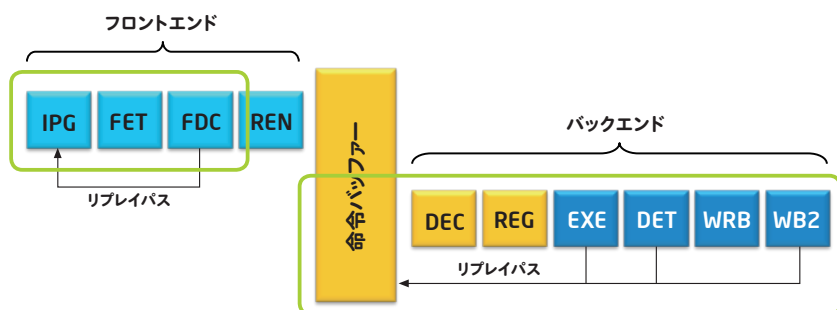
インテル® Itanium® プロセッサの各コアは、主に以下の 3 つのセクションで構成されています。

- 命令フェッチ・パイプライン: メインメモリーにアクセスして、必要な命令をプロセッサのキャッシュに移動します。また、次に実行する命令セットを命令バッファに送ります。
- 命令実行パイプライン: 命令バッファから命令を読み出して実行し、演算処理などを行います。
- データ・メモリー・アクセス・パイプライン: 必要なデータをメインメモリーからプロセッサのキャッシュに移動し、必要に応じて処理したデータをローカル・データ・キャッシュ経由でメモリーに書き込みます。

リプレイ: リソースハザードを解決し、さまざまなソフトエラーを訂正

パイプライン内で処理されている命令は、「リソースハザード」に遭遇してすぐに実行できないというケースが起こり得ます。こうした状況は、実行ユニットが必要としているデータやリソースが使用できる状態になっていない場合に発生します。リソースハザードはパイプラインで検出され、リプレイによって解決することができます。

リプレイ機能では、命令がリソースハザードに遭遇すると、後続するすべての命令とともにパイプラインから削除されます。次に、命令が命令バッファから再度読み出され、パイプラインの先頭から再開されます。後続の命令もすべて、バッファから再度読み出されます。パイプライン内でリソースハザードに遭遇したすべての命令に対して確実にリプレイが行われるように、命令がパイプラインを正常に通過して不要になるまで、各命令のコピーが命令バッファ内に保持されます。命令のリプレイは、必要に応じて複数回実行できます。



IPG : 命令ポインタの生成
 FET : 命令フェッチ
 FDC : 命令フェッチのデコード
 REN : レジスタのリネーム

DEC : 命令のデコード
 REG : レジスタアクセス
 EXE : 命令の実行
 DET : 例外の検出
 WRB : ライトバック、生成のコミット
 WB2 : ライトバック 2、リタイア

図 1. リプレイ・パイプライン。インテル® Itanium® プロセッサ 9500 製品ファミリーは、ハザード回避とエラー訂正のために複数のリプレイバスを備えています。



ミッション・クリティカル・アプリケーションの信頼性を向上

インテル® インストラクション・リプレイ・テクノロジーは上記のリプレイプロセスにエラー検出メカニズムを組み合わせたものであり、パイプライン内のソフトウェアを極めて低いパフォーマンス・オーバーヘッドで迅速に自動訂正することができます(図1)。

ソフトウェア検出器は、命令実行パイプラインの複数のステージに配置され、パリティ、剰余、ECCをチェックします。命令がパイプラインを通過中に一時的エラーが発生した場合は、影響を受けた命令に対してリプレイを行うだけで、エラーが訂正され、命令バッファから命令を正しく読み直した上で、エラーが発生しなかったものとして、パイプライン全体を先頭からやり直します。命令が適切に実行されると、正しい結果が得られ、処理が正常に終了します。

一時的エラーは、データをキャッシュからパイプラインに読み出す際に発生したり、データの読み出し前にキャッシュ内で発生することもあります。通常、L1 データキャッシュからの読み出しはシングルサイクルで実行されます。キャッシュからの読み出し時にパリティチェックによってソフトウェアエラーが検出されると、不正なキャッシュエントリがキャッシュから削除され、影響を受けた命令に対してリプレイが行われます。これによって命令は再度パイプラインを通過し、L1 データキャッシュではなくL2 データキャッシュから必要なデータを読み出します。このようにしてエラーが訂正され、命令が正常に終了します。

こうした命令リプレイメカニズムは、ソフトウェアからの超高速なリカバリーを可能にします。このメカニズムによって生じる遅延は、命令実行パイプラインの長さと同じわずか7 コア・クロック・サイクルです。これは極めて短時間の遅延であり、ソフトウェア上で認識されることはありません。

再フェッチ:その他の大部分のソフトウェアエラーを検出、訂正

命令実行パイプラインで検出されたソフトウェアエラーの中には、リプレイで解決できないものもあります。例えば、命令バッファ自体でソフトウェアエラーが発生した場合がそれに当たります。影響を受けた命令をリプレイするためにバッファからパイプラインに読み出す際、不正なビットが命令に含まれていると、適切な実行が妨げられます。

最新のインテル® Itanium® プロセッサでは、影響を受けた命令に対しリプレイではなく「再フェッチ」を行うことによってこの課題を解決しています。再フェッチが行われると、命令実行パイプライン、命令バッファ、命令フェッチ・パイプラインからすべての命令が削除されます(図2)。次に、影響を受けた命令と後続の命令がキャッシュから再度読み出されます。これによりソフトウェアエラーが除外されて、プログラムの実行が正常に続行されます。再フェッチはリプレイの2倍程度の時間しか必要とせず、リプレイと同様の機能を果たします。ソフトウェアの実行に影響を与えることなく、ハードウェア自身が問題を検出、訂正します。

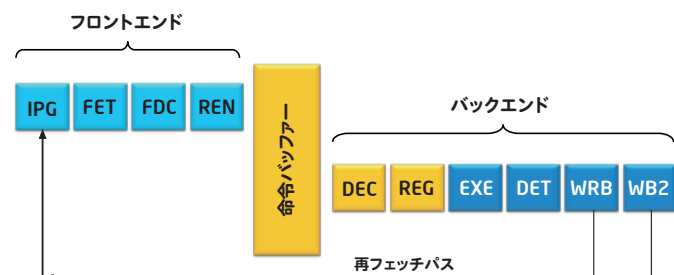


図2. 再フェッチ・パイプライン。インテル® Itanium® プロセッサ 9500 製品ファミリーでは、ソフトウェアに影響を与えることなくソフトウェアの影響を受けた命令の無効化と再フェッチが可能です。

再フェッチは、命令キャッシュで発生した大部分のソフトウェアエラーにも対処します。L1 命令キャッシュのパリティエラーや、L2 命令キャッシュのシングルビット/ダブルビット ECC エラーも解決できます。ソフトウェアの影響を受けた命令がキャッシュから削除された後、下位層レベルのキャッシュまたはメインメモリからフェッチが行われます。下位層レベルのキャッシュやメインメモリでは一時的エラーが発生しないので、ソフトウェアを中断することなく、わずかな実行遅延のみでソフトウェアエラーを訂正できます。



リステア:ハードウェアで修正できない、まれに発生するエラーを訂正

ソフトエラーの中には、ハードウェアによる直接修正が不可能でも、プロセッサ・ファームウェアによって検出、訂正が可能なものもあります。こうしたエラーは、「リステア」操作によって処理します。リステアとは、OS やアプリケーションへの割り込みによってプロセッサ・ファームウェアがエラー訂正を行う一連の作業です。ファームウェアは適切な処理によってハードウェアからエラーを取り除いた後、OS やアプリケーションを中断箇所から再開します。

リステアは、トランスレーション・ルックアサイド・バッファ (TLB) や汎用レジスタ / 浮動小数点レジスタファイルのソフトエラーの訂正などに使用されます。ただし、こうしたエラーはまれにしか発生しません。最新のインテル® Itanium® プロセッサで発生するソフトエラーの大半は、ハードウェアのみによる訂正が可能であり、ソフトウェアの介入は必要ありません。

まとめ

インテル® Itanium® プロセッサ 9500 製品ファミリーでは、前世代のインテル® Itanium® プロセッサ 9300 製品ファミリーで提供されていたメインフレーム・クラスの機能が拡充されています。パフォーマンスやスループットが大幅に向上しただけでなく、強化、拡張された新しい RAS 機能の採用によってデータの完全性も向上し、ミッション・クリティカル・コンピューティング環境におけるシステムの耐障害性も高まりました。

強化された RAS 機能の主な例として挙げられるのが、命令パイプラインのソフトエラーを自動的に検出、訂正するインテル® インストラクション・リプレイ・テクノロジーです。このテクノロジーを利用すると、ソフトエラーをわずか 7 クロックサイクルという速さで検出、訂正できるため、プラットフォームで実行中のソフトウェアにおいてその影響が認識されることはありません。このほかにもプラットフォーム全体で多くの点が強化されたインテル® Itanium® プロセッサ 9500 製品ファミリーは、ミッション・クリティカル・コンピューティング向けの機能と価値で、また一歩大きな飛躍を遂げています。

インテル® Itanium® プロセッサ 9500 製品ファミリーの詳細については、
<http://www.intel.co.jp/itanium/> をご覧ください。



- 一部の機能はシリコンレベルでサポートされており、自動的かつ透過的に実行されます。それ以外の機能には別途ファームウェア、プラットフォーム、OS によるサポートが必要であり、一部システムでは利用できないことがあります。
- インテル・プロセッサ・ナンバーはパフォーマンスの指標ではありません。プロセッサ・ナンバーは同一プロセッサ・ファミリー内の製品の機能を区別します。異なるプロセッサ・ファミリー間の機能の区別には用いません。詳細については、<http://www.intel.com/content/www/jp/ja/processors/processor-numbers.html> を参照してください。

性能に関するテストや評価は、特定のコンピューター・システム、コンポーネント、またはそれらを組み合わせて行ったものであり、このテストによるインテル製品の性能の概算の値を表しているものです。システム・ハードウェア、ソフトウェアの設計、構成などの違いにより、実際の性能は掲載された性能テストや評価とは異なる場合があります。システムやコンポーネントの購入を検討される場合は、ほかの情報も参考にして、パフォーマンスを総合的に評価することをお勧めします。インテル製品の性能評価についてさらに詳しい情報をお知りになりたい場合は、「インテル・パフォーマンス・ベンチマークの限界」<http://www.intel.co.jp/content/www/jp/ja/benchmarks/resources-benchmark-limitations.html> を参照してください。

本資料に掲載されている情報は、インテル製品の概要説明を目的としたものです。本資料は、明示されているか否かにかかわらず、また禁反言によるものとらずにかかわらず、いかなる知的財産権のライセンスも許諾するものではありません。製品に付属の売買契約書『Intel's Terms and Conditions of Sale』に規定されている場合を除き、インテルはいかなる責任を負うものではなく、またインテル製品の販売や使用に関する明示または黙示の保証（特定目的への適合性、商品適格性、あらゆる特許権、著作権、その他知的財産権の非侵害性への保証を含む）に関してもいかなる責任も負いません。インテルによる書面での合意がない限り、インテル製品は、その欠陥や故障によって人身事故が発生するようなアプリケーションでの使用を想定した設計は行われていません。

インテル製品は、予告なく仕様や説明が変更されることがあります。機能または命令の一覧で「留保」または「未定義」と記されているものがありますが、その「機能が存在しない」あるいは「性質が留保付である」という状態を設計の前提にしないでください。これらの項目は、インテルが将来のために留保しているものです。インテルが将来これらの項目を定義したことにより、衝突が生じたり互換性が失われたりしても、インテルは一切責任を負いません。この情報は予告なく変更されることがあります。この情報だけに基づいて設計を最終的なものとししないでください。

本書で説明されている製品には、エラッタと呼ばれる設計上の不具合が含まれている可能性があり、公表されている仕様とは異なる動作をする場合があります。現在確認済みのエラッタについては、インテルまでお問い合わせください。最新の仕様をご希望の場合や製品をご注文の場合は、お近くのインテルの営業所または販売代理店にお問い合わせください。本書で紹介されている注文番号付きのドキュメントや、インテルのその他の資料を入手するには、1-800-548-4725（アメリカ合衆国）までご連絡いただくか、<http://www.intel.co.jp/> を参照してください。

Intel、インテル、Intel ロゴ、Itanium、Itanium Inside は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。

- * その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル株式会社
〒100-0005 東京都千代田区丸の内 3-1-1
<http://www.intel.co.jp/>

©2013 Intel Corporation. 無断での引用、転載を禁じます。
2013年1月

328101-001JA
JPN/1301/PDF/SE/MKTG/YM

