

基幹業務環境の インテル® アーキテクチャーへの移行

インテル IT 部門は、段階的なアプローチと経験から得られたベスト・プラクティスの実践により、さまざまなリスクをゼロまたは最小限に抑え込み、重要な業務をほとんど中断することなく、各基幹業務環境の移行に成功しました。

David Aires

ファクトリー・オートメーション担当
ジェネラル・マネージャー

Elwood Coslett

インテル IT 部門
データセンター・エンジニアリング・
ディレクター

Gerald T. Seaman

インテル IT 部門
シニア・インテグレーション ERP
アーキテクト

概要

1992 年、インテル IT 部門は、複数年にわたる戦略の一環として基幹業務のコンピューティング環境を根本から見直し、独自規格に基づくシステムからインテル® アーキテクチャーへの移行に着手しました。インテルの基幹業務環境は、半導体の設計、製造、世界規模の ERP など構成されます。

インテルの企業業績はこうした基幹業務環境に大幅に依存しているため、移行作業は慎重に計画されました。結果的には、移行は当初の予定よりも順調に進み、得られた利益は予想を上回るものでした。インテル IT 部門は、段階的なアプローチと経験から得られたベスト・プラクティスの実践により、さまざまなリスクをゼロまたは最小限に抑え込み、重要な業務をほとんど中断することなく、各基幹業務環境の移行に成功しました。

成功の要因はいくつかあります。各環境の移行プロセスを管理しやすいフェーズに分割したことや、基幹業務システムのアップグレードのタイミングに合わせて、移行のスケジュールを決めたこと。さらには、すべての技術的ノウハウを集約するセンターを構築して、全体的な戦略の策定および実行の指揮、必要なガイダンスの提供をそのセンターに任せられたことが挙げられます。

それぞれの基幹業務環境が、独自のビジネス要件に対応した異なる戦略を必要としましたが、ベスト・プラクティスの実践によって、安心して新しいインテルベースのプラットフォームの導入を進めることができました。と同時に、以下に示すような多岐にわたる恩恵とビジネス価値が得られました。

- システム・パフォーマンスの向上により、生産性の向上とインテル製品の開発サイクルの短縮を実現
- 業界標準規格に基づくサーバーとクライアントへの移行により、投資収益率の向上と運用コストの削減を実現
- インテルのオープンな標準規格により、どのインテルベースのプラットフォーム上でも同じ OS が利用可能となり、ワークロードに最適なハードウェアの選択肢が充実
- サーバーのスペース効率と電力効率の向上により、データセンターの設置面積を削減
- 5 年間で 14 億米ドル以上のコスト削減を達成¹

今回、基幹業務環境のインテル® アーキテクチャーへの移行が成功したことで、インテルベースのプラットフォームには基幹業務環境に必要な信頼性、可用性、拡張性が備わっており、ダウンタイムや重要な業務の中断を最小限に抑えながら移行を実施できることが証明されました。

目次

概要.....	1
背景.....	2
ソリューション	2
半導体設計環境.....	2
製造環境	5
ERP 環境.....	6
適切なハードウェアの選択.....	7
移行のためのベスト・プラクティス	7
まとめ.....	8
略語.....	8

IT@Intel

IT@Intel は IT プロフェッショナル、マネージャー、エグゼクティブが、インテル IT 部門のスタッフや数多くの業界 IT リーダーを通じ、今日の困難な IT 課題に対して成果を発揮してきたツール、手法、戦略、ベスト・プラクティスについて詳しく知るための情報源です。詳細については、<http://www.intel.co.jp/jp/go/itatintel/> を参照してください。あるいは御社担当のインテル社員までお問い合わせください。

背景

インテル IT 部門がハードウェア・プラットフォームを選ぶ場合、処理能力、信頼性、拡張性など、自分たちのビジネスニーズに基づいて製品を選択します。例えば、かつてのインテルの半導体設計環境および製造環境では、独自規格に基づく RISC ベースのプラットフォームが使われていました。これは、インテルのハイペースな製品開発サイクルに応えられるだけのパフォーマンスと安定性を備えたコンピューティング・アーキテクチャーが、RISC アーキテクチャー以外には存在しなかったためです。

しかし、1990 年代初頭には、インテルベースのシステムもエンタープライズ・クラスのワークロードに対応し、独自規格に基づくハードウェアに相当するパフォーマンスが実現されるようになりました。その結果、インテル® アーキテクチャーは、半導体設計、製造、ERP などのインテルの基幹業務環境向けプラットフォームの選択肢のひとつになりました。インテルベースのシステムを採用すれば、Microsoft* Windows* や Linux* などの業界標準規格に基づくオープンソース OS の利用も可能になります。

インテル® アーキテクチャー上で基幹業務環境を運用した場合、以下の 2 つの重要なビジネス上の恩恵が得られると、インテル IT 部門は判断しました。

- **パフォーマンスの向上による製品開発サイクルの短縮**：インテルの基幹業務環境では、製品設計サイクルの短縮とインテル製品の複雑性の増大に対応するために、プロセッサ性能の継続的な向上が要求されます。12 ~ 18 か月ごとに定期的にパフォーマンスが向上するインテル® アーキテクチャーの改善サイクルに比べて、独自規格に基づくハードウェアの改善サイクルは不安定で遅い傾向がありました。
- **プラットフォームとソフトウェアのコスト削減**：インテルベースのシステムにはコストとパフォーマンス両面でのアドバンテージがあり、独自規格に基づくハードウェアから移行した場合、総保有コスト (TCO) の大幅な削減と生産性の向上が期待できます。さらに、Microsoft* Windows* と Linux* を採用すれば、標準的なビルディング・ブロックの活用が可能となり、既存のツールおよびサポートスタッフの価値と効率性を最大化するというインテルのエンタープライズ戦略に対応できます。

ソリューション

半導体設計、製造、ERP などの基幹業務環境の移行は大規模なプロジェクトであるため、複数年にわたる段階的な戦略を策定した上で、実際のインテル® アーキテクチャーへの移行作業に取り組みました。IT 部門では、移行作業の進捗とともに、ベスト・プラクティスを定義しました。特にダウンタイムを最小限に抑えられたことにより、移行によるビジネス価値を最大化することができました。

インテル IT 部門は、1992 年、ERP 環境において独自規格に基づくメインフレームの置き換えを、1998 年には半導体設計環境から RISC プロセッサ搭載サーバーの撤去を開始しました。一般的な製造環境においても、2012 年末までに、ほぼすべての RISC プロセッサ搭載サーバーをインテル® プロセッサ搭載サーバーで置き換える予定です。²

それぞれの基幹業務環境の移行には、独自のビジネス要件に合わせて最適化した、多少異なる戦略を採用しました。こうして各環境をインテル® アーキテクチャーに移行した結果、大幅なコスト削減と処理能力の向上を実現できました。

表 1 は移行作業をまとめたものです。現在は製造環境の移行の最終段階にあります。

半導体設計環境

半導体設計エンジニアリング・チームは、次世代のインテル® プロセッサの開発ために高度な処理能力を必要とします。半導体設計チームは、アプリケーション・バイナリーとプロジェクト・データに迅速かつ確実にアクセスする必要があります。ダウンタイムやパフォーマンスの不足が生産性の低下に直結するため、処理需要の増大を見越した拡張性を持つ、可用性の高い安定したシステムを必要としています。

1998 年の時点で、インテルの半導体設計環境では、世界中の 45 か所以上の設計施設で働く 16,000 名の技術者から成るコミュニティが構成されていました。当時、インテルの半導体設計環境は次のような課題に直面していました。

- ハードウェアとソフトウェアの加速度的な複雑化により、各世代のインテル® アーキテクチャーの開発に必要な処理能力が 10 倍にも増大

表 1. 基幹業務環境のインテル® アーキテクチャーへの移行

環境	移行の理由	移行前のプラットフォーム	移行後のプラットフォーム	期間
半導体設計	<ul style="list-style-type: none"> 必要な処理能力の急激な増大 RISC ベースのプラットフォームのコスト増大 	<ul style="list-style-type: none"> 独自規格に基づく UNIX* を搭載した RISC ベースのサーバー 	<ul style="list-style-type: none"> インテル® Itanium® プロセッサ搭載サーバーとインテル® Xeon® プロセッサ搭載サーバーを組み合わせて Linux* を運用 	1998 年～2004 年
製造	<ul style="list-style-type: none"> 既存ハードウェアの供給メーカーのサポート終了 トランザクション処理の高速化が必要 	<ul style="list-style-type: none"> OpenVMS* と UNIX* を搭載した RISC ベースのサーバー 	<ul style="list-style-type: none"> OpenVMS* または UNIX* を搭載したインテル® Itanium® プロセッサ搭載サーバー Microsoft* Windows* を搭載したインテル® Xeon® プロセッサ搭載サーバー 	ウェハー製造工場: 2004 年～2008 年 組立・検査工場: 2010 年～2012 年
ERP	<ul style="list-style-type: none"> 既存インフラストラクチャーの供給メーカーのサポート終了 インメモリー処理と並列処理の強化によるトランザクションの高速化が必要 	<ul style="list-style-type: none"> 独自規格に基づく OS を搭載したメインフレーム 	<ul style="list-style-type: none"> 独自規格に基づく OS を搭載したインテル® Pentium® プロセッサ搭載サーバー Microsoft* Windows* を搭載した高性能なインテル® プロセッサ搭載サーバー 	ステージ 1 : 1992 年～1996 年 ステージ 2 : 2004 年～2008 年

- 同時進行の設計数の増加による、製品開発期間の圧縮
- 設計チームの生産性向上に必要な投資と、コスト抑制要請との競合

半導体設計用のオープンソース OS とプラットフォーム

インテル IT 部門は、半導体設計環境のコンピューティング要件を徹底的に検証した後、Linux* を搭載したインテル® アーキテクチャーの利用を前提とした調査を行うことにしました。

Linux* を選択した理由は、インテル® アーキテクチャー向けに開発、最適化された OS であることと、従来の UNIX* OS および既存のツールとの互換性があることです。また、ベンダーとの密接な協力により、必要なアプリケーションの不足している部分を特定し、ソフトウェアの可用性と互換性を向上させることで、特に Electronic Design Automation (EDA) 環境における Linux* の利用に関する業界全体の機運の盛り上がりを見守りました。

独自規格に基づく RISC ベースのプラットフォームとは異なり、このオープンな標準規格の下では、インテル® アーキテクチャーベースのプラットフォームでさえあれば、どのハードウェア・メーカーの製品でも同じ OS を利用できます。これにより、長期的な視点から、最適なハードウェアの選択が可能となりました。このプラットフォームの採用によるコスト・パフォーマンス上のメリットは非常に大きく、高速なインテル® プロセッサによって多くのアプリケーションのパフォーマンスが向上する一方、全体的なコスト削減の可能性は高まりました。

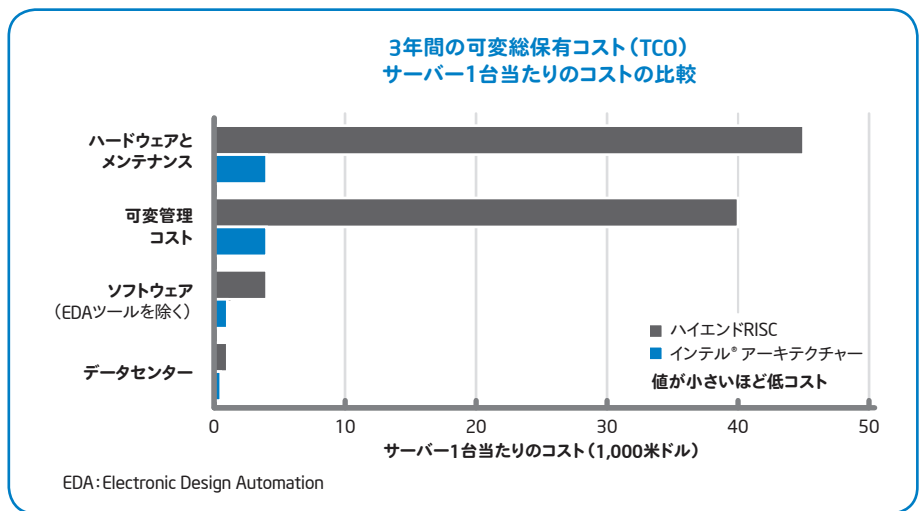


図 1. インテル® アーキテクチャーベースのシステムと RISC ベースのシステムの総保有コスト (TCO) を比較した結果、インテル® アーキテクチャーでは 3 年間で数億米ドルのコストを削減できることがわかりました。

概念実証と TCO の分析

インテル IT 部門は、Linux* を搭載したインテル® アーキテクチャーの利点を実証するために、1998 年に約 50 日の概念実証 (PoC) を実施しました。そして、演算量の多いアプリケーション、バッチツール、パブリックドメイン・スクリプトおよびツールの Linux* への移植、半導体設計環境への Linux* の統合、すべての必要なスクリプトのテストなど、さまざまな作業をこの PoC 期間内に無事完了することができました。Linux* を搭載したインテル® アーキテクチャーは、十分な処理能力を設計チームに提供しました。また、RISC ベースのプラットフォームと比べて、インテルベースのプラットフォーム上では設計ツールがより高速に動作することもわかりました。

インテル IT 部門は、EDA についてインテル® アーキテクチャーと RISC ベースのプラットフォームのコスト・パフォーマンスを比較す

る TCO 調査を行いました。テストの結果、Linux* を搭載したインテルベースのプラットフォームは、テストに使用した最も高速な RISC ベースのプラットフォームよりも 90% 高いパフォーマンスを発揮することがわかりました。この結果に基づいて、半導体設計エンジニアリング用に購入するサーバーの台数は 47% 削減されました。

インテルベースのシステムの TCO は、同レベルの RISC ベースのシステムの約 6% に収まりました。これは 3 年間で数億米ドルのコスト削減効果に相当します。サーバー 1 台当たりのコストでは、RISC ハードウェア、OS、データセンター・スペースなどにかかるコストの 88% を削減できました。図 1 はこれらの結果を示しています。³

この分析の結果に基づいて、インテル IT 部門は、インテル® アーキテクチャーへの半導体設計環境の移行を決定しました。

半導体設計環境の3フェーズの移行計画

インテル IT 部門は、半導体設計環境の移行にあたって3つのフェーズからなるアプローチを採用し、まずは最も優先度の高いアプリケーションと設計ステップに焦点を合わせました。各フェーズを定義し、優先順位をつけるにあたっては、設計技術者にとっての重要性、移行の容易さ、投資収益率 (ROI) を基準としてそれぞれの設計ツールを評価しました。

フェーズ 1 : 図 2 の半導体設計プロセスの概要フローチャートに示すように、最も優先度の高いステップは、製品開発のアーキテクチャー設計ステップとロジック設計ステップでした。これらのステップは半導体設計の演算処理の 70% を占め、大部分はバッチ処理されます。

フェーズ 2 : フルチップ検証ステップとテラアウト・ステップの移行を行いました。これらのステップに必要なアプリケーションの数は多くありませんが、各アプリケーションは大量の演算処理およびメモリー処理リソースを消費します。インテル® アーキテクチャーはこれらの要求に対応することができました。

フェーズ 3 : 回路設計ステップと物理レイアウト・ステップの移行を行いました。これらのステップで使用されるアプリケーションは、インタラクティブ処理とバッチ処理の両方を使用し、グラフィックス処理を多用します。

Linux* の導入

新しい OS を世界規模で導入するために、スムーズな移行に役立つと考えられるさまざまな手法が採用されました。

- **少人数のエキスパートからなるチーム :** OS ロードマップの作成、バッチの適用、ハードウェア互換性テスト、全体的なリリース手法など、OS の配布の管理を担当するチームを結成しました。
- **パイロットユーザー :** 移行開始の時点で、およそ 20,000 人のユーザーをインテルベースのプラットフォームに移行する必要がありました。このプロセスを容易にし、環境の変化に対するユーザー側の抵抗感を減らすために、少人数のボランティアからなるグループに協力を求めました。彼らには、新しいプラットフォーム上でワーク

ロードを実行してもらい、その体験に関するフィードバックを返してもらいました。このフィードバックを利用して、全体的なユーザー体験の改善を行いました。

- **インテル・アーキテクチャー・ラボにおける協力関係 :** インテル IT 部門は、さまざまなチームと協力して、各チームのアプリケーションとテスト条件をインテル・アーキテクチャー・ラボ内のシステムに再現しました。そして、ラボ内で各アプリケーションの実行方法とベンチマーク測定方法を確認した後、その結果をユーザーに提供しました。ユーザーがシステムまたはアプリケーションの不具合を見つけた場合は、IT 部門がその不具合に対処しました。その結果、彼らが自分たちのローカル環境でテストを実行する時点では、そうしたエラーが発生することはありませんでした。インテル・アーキテクチャー・ラボは戦略推進のための拠点になりました。新しいプラットフォームを実稼動環境に投入する前に、数百時間のワークロードを実行することで、前世代のプラットフォームと比べてどの程度パフォーマンスが向上しているかを確認することが可能となります。

- **ユーザーとの協力 :** ユーザーにフィードバックを要請することで、多くの問題を解決できただけでなく、移行チームとユーザーの間にある程度の信頼関係を築くことができました。また、ユーザーは、システム移行に伴うコストの一部を IT 部門が負担することに感謝しました。

半導体設計環境の移行の結果

半導体設計環境の RISC アーキテクチャーからの移行は、2004 年までに完了しました。インテル® アーキテクチャーは世代を経るごとにアーキテクチャーと製造プロセスが大幅に向上するため、そのコスト・パフォーマンス面でのアドバンテージは移行後も継続的に利益を生み出します。図 3 は、インテルの半導体設計シミュレーションで最も使用頻度の高いバッチ・アプリケーションのパフォーマンスの向上をワークロード数で示しています。

インテル® アーキテクチャーへのインテルの半導体設計環境の移行は、コスト効率とサーバーの管理効率の領域でも大きな恩恵をもたらしました。

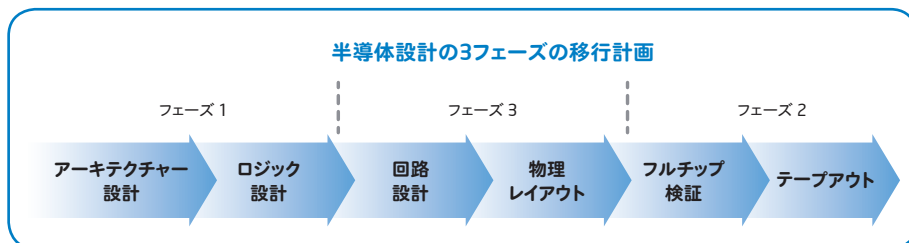


図 2. 半導体設計環境の移行プロセスの優先度については、まず最も必要性が高く、最も投資収益率が高いアプリケーションに焦点を合わせました。

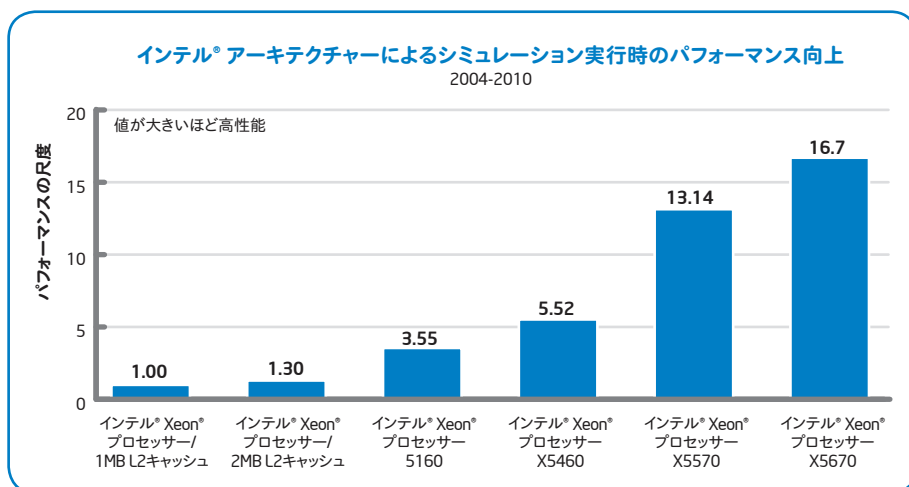


図 3. インテル® プロセッサは世代ごとにパフォーマンスが向上しています。2004 年から 2010 年までの間に、インテル® Xeon® プロセッサのパフォーマンスは、極めて演算量の多いシミュレーション・アプリケーションで約 16 倍に向上しています。インテル社内での測定値 (2007 年 5 月、2007 年 11 月、2009 年 2 月、2010 年 3 月)。

コスト効率

同等の RISC ベースのプラットフォームに比べて、インテルベースのプラットフォームははるかに低コストであるため、設備投資の大幅な削減が可能となります。これにより、2000 年～2005 年の 6 年間で 14 億米ドルのコストが削減されました。図 4 に示すように、この数字には、ソフトウェア、ハードウェア、さらにはデータセンターのコスト削減額が含まれています。例えば、この移行により、必要なデータセンターの面積は 20,000 平方フィートも削減されました。

サーバーの運用管理とデータセンターの効率

インテル® アーキテクチャーに標準化したことで、サーバーの管理効率は大幅に向上しました。オープンソース・プラットフォームを利用して、多くの運用管理プロセスを自動化しました。新しいプロセッサや Linux* のバージョンがリリースされるたびに、アップグレードとツールの移植を素早く簡単に実行でき、パフォーマンスの向上を直ちに活用できるようになりました。それ以前は、複数のメーカーが提供した独自規格に基づく RISC ベースのプラットフォームを使用していたため、こうした効率化は不可能でした。

図 5 に示すように、標準化のおかげで、IT サポート技術者 1 人当たりの管理対象サーバー数は、1998 年時点の 20 台から現在の 300 台へと増加しました。

製造環境

2004 年前半、インテルの製造環境では、2 つの切迫したビジネス要件が顕在化していました。

- 従来の RISC ベースのプラットフォームの使用終了が迫る一方で、RISC システムのメーカーは自社製品のサポートを打ち切っていました。こうした状況の下、インテルの製造環境の高可用性と信頼性が危機に瀕していました。
- データ量とトランザクションの増大に対応して、パフォーマンスの増強が必要になっていました。

この時点で、半導体設計環境におけるインテル® アーキテクチャーへ移行するメリット（パフォーマンスの向上、TCO の削減、サーバー運用管理の向上など）はすでに明らかになっていました。インテル IT 部門は、製造環境においても、

RISC ベースのプラットフォームからインテルベースのプラットフォームへの移行によって上記の問題に対処できると判断しました。

しかし、インテルの製造環境におけるハードウェアの大規模な移行は、工場の生産スケジュールを混乱させるおそれがありました。したがって、予定外のダウンタイムを回避する必要がありました。成功の条件とは、製造環境全体を新しいアーキテクチャーに移行するだけでなく、切り替え時のダウンタイムを予定通りの限られた時間内に抑えて、工場の生産に影響を与えないことでした。

製造環境の移行の概要

インテルは以下の 2 種類の工場を運用しています。

- **ウエハー製造工場**：これらの工場は半導体ウエハーを大量生産しています。1 枚の

ウエハーから多くの IC チップが製造されます。

- **組立・検査工場**：これらの工場では、ウエハーから個別の IC チップを切り出して、最終パッケージに組み立てています。製品の品質と機能のテストも行われます。

ウエハー製造工場と組立・検査工場のいずれでも、製造プロセスのすべての要素は、非常に複雑な製造実行システム (MES) によって管理されています。MES は数百のアプリケーションとスクリプトで構成され、すべての材料、経路、生産ステップを監視しています。製造プロセスが正しく機能するためには、これらのアプリケーションとスクリプトが不可欠です。インテルの移行戦略では、すべてのツールとスクリプトが新しいプラットフォーム上で中断されることなく、正常に動作することを確認する必要がありました。

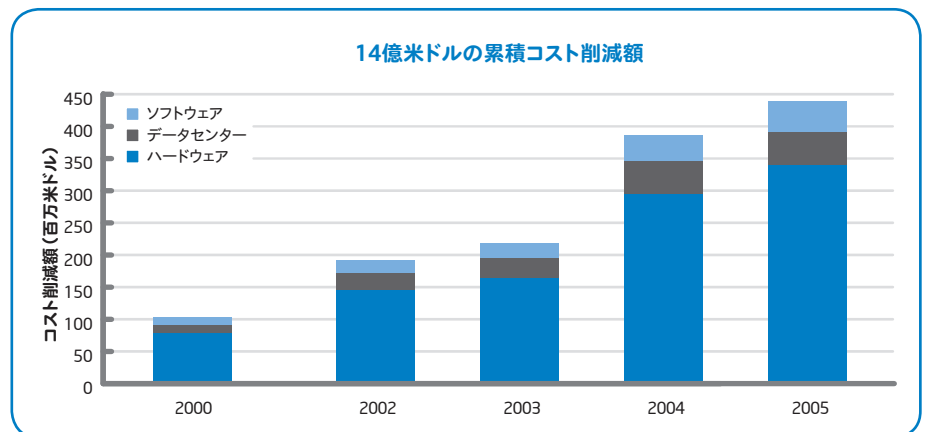


図 4. RISC アーキテクチャーからインテル® アーキテクチャーへの半導体設計環境の移行により、インテルは 6 年間で 14 億米ドル以上のコストを削減しました。出典：「Intel Takes the RISC Out of Computing」, Premier IT Magazine (2007 年冬号)。

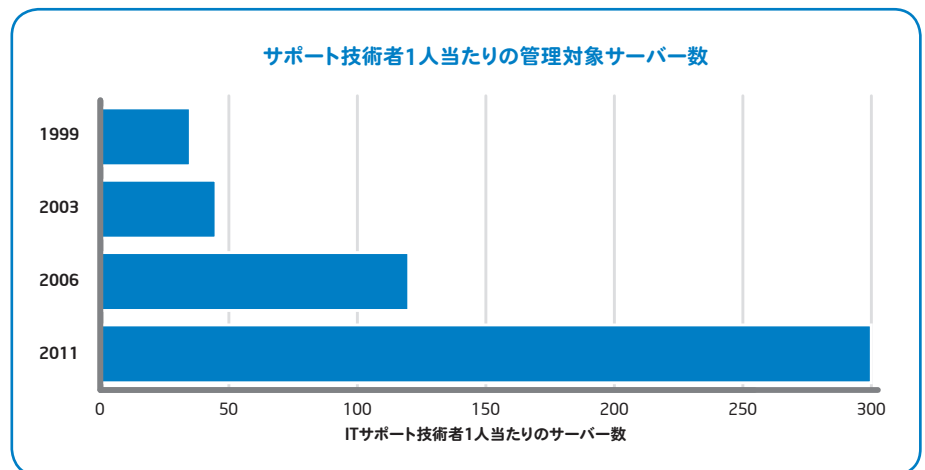


図 5. インテル® アーキテクチャーへの標準化により、サポート技術者 1 人当たりの管理対象サーバー数を尺度とするサーバー運用管理の効率は大幅に向上しました。

インテル IT 部門は、こうした 2 種類の工場の異なる要件に応じて、2 つの戦略を策定しました。まずウエハー製造工場の移行に取り組み、新しい 300mm ウエハー製造装置の導入にタイミングを合わせて新しい MES プラットフォームを導入しました。リスクを最小限に抑えるため、新技術を使用した新しいプラットフォームの導入は、新しいウエハー製造工場のみで立ち上げプロセスの一部として行い、新旧両方のプラットフォームを並行して運用しました。組立・検査工場では、現在、実稼動 MES 環境へのインテル® アーキテクチャーの導入が段階的に進められています。

ウエハー製造工場の移行

ウエハー製造工場のインテル® アーキテクチャーへの移行戦略における、2 つの重要な要素を以下に示します。

- **タイミング:** 2004 年、65nm プロセス技術の導入に合わせて、ウエハー製造工場へのインテル® アーキテクチャーの導入を開始しました。アーキテクチャーの移行と製造プロセスの切り替えを同時に実施することで、各ウエハー製造工場に 2 回の負担を強いることを避け、ビジネス継続性と生産性をできる限り高いレベルに維持しました。
- **徹底した制御:** 移行に伴う影響を最小限に抑えるため、新しい MES の開発は、インテルの開発工場でのインテル® プロセッサ・ベースの新しいプラットフォームを使用して行いました。この新しいプラットフォームの開発と検証には 2 年を要しました。この作業の完了後、緻密かつ体系的な「Intel Copy Exactly (完璧な複製)」技術を適用し、新しいプラットフォームを大量製造環境に移転しました。「Intel Copy Exactly」とは、施設間で既知の製造手法を移転する際に、半導体チップ製造の再現性、効率性、信頼性を維持するために使用される手法です。

「Intel Copy Exactly」プロセスには 6 カ月を要しましたが、製造プロセスに影響を与える可能性があるすべての箇所(ハードウェアおよびソフトウェア・コンポーネントを含む)を忠実に再現することにより、大量製造環境でのエラーや問題発生リスクを最小限に抑えることができました。

現在では、プラットフォームをアップグレードしてもコスト効率が上がらない一部の古い工場を除いて、インテルのすべてのウエハー製造工場がインテル® アーキテクチャー上で運用されています。

組立・検査工場の移行

インテルの組立・検査工場では、工場のフル生産体制を維持しながら、RISC ベースのプラットフォームの置き換えに着手しました。こうした移行戦略を可能にするため、技術開発グループが既存のレガシー MES と関連するソフトウェア・コンポーネント(OS を含む)のアップグレードおよび検証を行い、古い RISC プラットフォームと新しいインテル® Itanium® プロセッサ・ベースのプラットフォームの両方で動作するようにしました。

RISC アーキテクチャーとインテル® アーキテクチャーの両方において検証済みのソフトウェア・スタックが構築された段階で、マルチノード構成内のサーバーごとに、RISC サーバーからインテル® プロセッサ搭載サーバーへの置き換えを開始しました。こうしたプロセスは現在も進行中であり、2011 年前半に最初の組立・検査工場の移行が完了しました。そして、2012 年末までには、世界中のインテルの組立・検査工場でのインテル® アーキテクチャーへの移行が完了する見通しです。

製造環境の移行の結果

製造環境におけるインテル® アーキテクチャーへの移行は、さまざまな恩恵をもたらしました。

- ウエハー製造工場は、業界標準規格に基づく信頼性の高いハードウェアを使用して、より大量のデータとトランザクションをより短時間で処理できるようになりました。
- 組立・検査工場は、サポートが終了した旧式のハードウェアに依存する必要がなくなりました。これにより、ビジネスの継続性と生産性が向上しました。さらに、インテル社内での測定では、アプリケーションやトランザクションごとのパフォーマンスが 10% ~ 50% 向上しました。リソースの使用率も 50% 以上低下しました。

ERP 環境

企業内部および企業外部のあらゆる管理情報を自動的に統合するインテルの ERP システムは、ビジネス運用に不可欠です。ERP システムは、発注管理や人事など、すべての部門間の情報の円滑な流れを管轄しており、ERP システムの中断はビジネスの継続性に影響を及ぼすおそれがあります。

当初、インテルの ERP システムは、独自規格に基づくプロセッサ・アーキテクチャーを採用したメインフレーム上で運用されていました。インテル IT 部門では、1992 年から 1996 年にかけて、メインフレーム上の ERP 環境を、独自規格に基づく OS を搭載したインテル® Pentium® プロセッサ搭載サーバーに移行しました。

2004 年、インテル IT 部門は二重の難題に直面しました。

- サーバーメーカーが買収され、新しい会社はインテルで使用しているサーバーシリーズの生産終了を決定しました。アップグレードやサポートの打ち切りが迫り、インテルの基幹業務 ERP 環境のビジネス継続性が脅かされていました。
- インテルで利用しているサプライチェーン用インメモリ・データベース・アプリケーションが、当時のプラットフォーム上で利用可能な容量を超える大容量メモリを必要としていました。

したがって、インテル IT 部門は、新しいインテル® アーキテクチャーへの移行と同時に OS、データベース、ソフトウェアのソリューション・スタックのアップグレードも決定しました。

2008 年の ERP 環境移行のステージ 2 の完了以来、インテル IT 部門は定期的な ERP 環境のアップグレードを継続し、マルチスレッド処理やマルチコア・プロセッサなど、新世代のインテル® アーキテクチャーの性能向上や技術革新を活用しています。

ERP 環境の移行戦略

プラットフォーム移行の真のコストは、ハードウェアの調達ではなく、ビジネスのダウンタイムによって発生します。そのため、ソフトウェ

アおよびハードウェア・プラットフォームを一度にまとめてアップグレードし、システムの稼働停止回数を最小限に抑えることにしました。そのためには、並行して行われる複数の変更のポイントを、確実に監視する必要がありました。

プロセス全体がスムーズに進むように、あらかじめプロジェクト計画を作成し、目標とそのため的手法を定義しました。半導体設計環境の移行と同じように、焦点を絞った無駄のないアプローチが採用されました。また、社内と外部のエキスパートからなるチームを結成し、移行プロセスの指導と最適化を依頼しました。

移行プロセスは、調査、計画とリファレンス・デザイン、テスト、導入の4フェーズに分けられました。これにより、ソリューション・スタックに問題が発生しそうな箇所の評価とテストを、フェーズごとに実行することができました。最後のステップである導入フェーズに到達した時点では、潜在的な問題の解決とソフトウェア・スタックの検証が完了していたため、安心してソリューションを導入できました。

ERP 環境移行のステージ 2 の結果

インテル IT 部門は、ベンダーのコンサルタントを含む技術的エキスパートのチームを結成し、緻密なマルチフェーズ方式を採用することで、ERP 環境の移行に成功しました。

- テスト、検証、導入を含む移行プロセス全体は 12 カ月で完了しました。合計ダウンタイムは予定した 18 時間以内に抑えられました。
- 完全にサポートされるプラットフォームと OS への移行により、システムの信頼性が向上しました。
- 新しいインテル® アーキテクチャーへの移行により、ERP データベースとユーザー・インターフェイスへの多言語機能の導入、並列処理の利用、データベースへの大容量メモリーモデルの導入が可能になりました。
- 業界標準規格に基づくサーバーへの移行により、データベース層とアプリケーション層の統合が可能になり、TCO を大幅に削減できました。

- システム・パフォーマンス、トランザクション応答時間、バッチ実行時間が向上しました。

適切なハードウェアの選択

インテルベースのプラットフォームにはハードウェアの幅広い選択肢が用意されているため、各基幹業務環境の移行時には、さまざまなシステム・コンポーネントにどの世代のインテル® アーキテクチャーを使用するかを慎重に決めることができました。この手法により、ワークロードの種類に応じて最適化されたサーバーの使用が可能となりました。

例えば、製造データベースのように、スケールアップ手法が効果的な環境では、インテル® Itanium® プロセッサ・ベースのソリューションを選択しました。一方、ERP 環境など、スケールアウト・ソリューションの方が効果的な環境では、インテル® Xeon® プロセッサ・ベースのソリューションを選択しました。

また、スケールアップとスケールアウトのどちらが最適な手法であるかによって、2-way サーバーと 4-way サーバーを組み合わせることで基幹業務システムを構成しました。ERP データベースはマルチスレッド処理を利用できるため、スケールアップが効果的でした。したがって、ERP データベースは 4-way サーバー上に導入し、並列処理を活用してトランザクション速度を向上させました。一方、半導体設計用サーバーなどは、スケールアウトの方がコンピューティング要件に適していました。この場合、必要な数の 2-way サーバーをコンピューティング・クラスターに追加するだけで、パフォーマンス要件に対応できました。

移行のためのベスト・プラクティス

インテル IT 部門は、各環境独自の要件に合わせて異なる移行戦略を策定する一方、基幹業務プラットフォーム全体への適用が可能な、一連のベスト・プラクティスを定義しました。

- **ビジネス目標との整合性の確保:** この移行プロジェクトは、パフォーマンスの向上、設備投資の削減、生産性の向上、ハード

ウェアまたはソフトウェア製品の使用終了が迫った段階での完全にサポートされるプラットフォームへの移行など、多岐にわたるビジネス課題に対処しました。

- **緻密な導入計画による継続性の向上:** プラットフォーム移行の複雑性を軽減するため、移行プロセスを管理しやすい複数のフェーズに分割し、各フェーズの終了時点で成否を迅速かつ明確に検証しました。
- **適切なハードウェアとソフトウェアの選択:** 各環境のビジネス要件に最適なハードウェアとソフトウェアの組み合わせを評価し、選択しました。
- **ソリューション・スタックの調整:** ハードウェアの変更と OS またはアプリケーション・スタックの変更など、複数の変更が必要な場合は、すべてを一度に実行することで、基幹業務の中断を最小限に抑えました。
- **技術的ノウハウを集めたセンターの構築:** 技術的ノウハウを集めたセンターの構築に投資し、移行戦略の策定および実施にあたっては、そのセンターがリーダーシップとガイドラインを提供しました。
- **そのほかの利害関係者の参加:** インテル IT 部門は、移行プロセスの初期から各ベンダーと協力し、エンドツーエンドの観点から、移行に必要なアプリケーション・スイート内の不完全な部分を特定し、移行目的の全体的な成功に貢献できるようにしました。半導体設計環境などの移行では、ユーザーにも移行プロセスへの参加を促し、パイロット・プロジェクトへの参加とフィードバックを依頼しました。
- **ビジネス価値の定量化と追跡:** メリットを定量化するため、移行がもたらすビジネス価値を継続的に測定し、追跡しました。
- **テストと検証、「copy exact」の実行:** 新しいプラットフォームを徹底的にテストした後、その環境を凍結し、影響を受けるすべての環境にそのまま導入しました。

インテルの半導体設計環境、製造環境、ERP環境の移行スケジュール

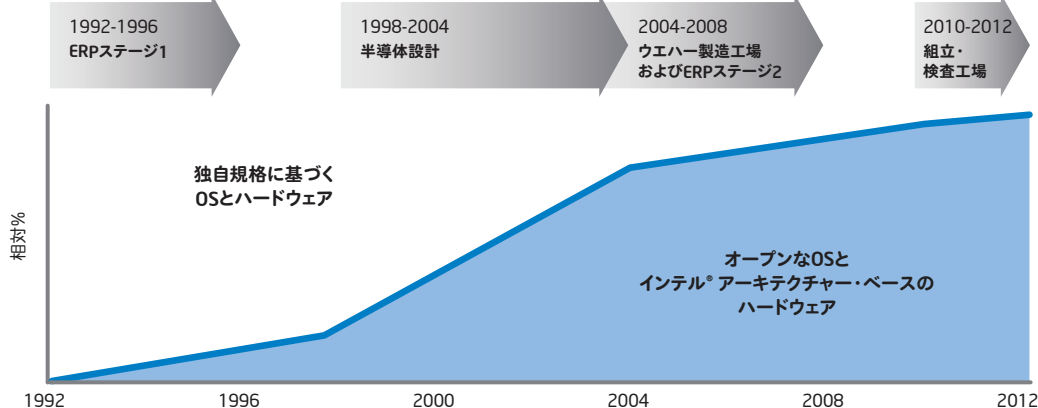


図 6. 複数年にわたる戦略で基幹業務システムをインテル® アーキテクチャーに移行したことで、重要なビジネスプロセスを中断せずに、パフォーマンスの向上と総保有コストの削減を実現できました。

まとめ

インテルの基幹業務環境（半導体設計、少数の古い工場を除く製造工程、世界規模のERP）の大半は、図 6 に示すように、2012 年末には完全にインテル® アーキテクチャー上で運用される見通しです。インテルの企業業績はできあがったシステムに左右されるため、IT 部門は慎重にこの移行プロセスに着手しました。今回の経験からは、ベスト・プラクティスの実践が円滑な移行の成功につながり、最大限のビジネス継続性とビジネス価値をもたらすことがわかりました。

ベスト・プラクティスを活用することで、インテル® アーキテクチャーへの基幹業務システムの移行に伴うさまざまなリスクをゼロまたは最小限に抑えられ、次のような恩恵を得ることができました。

- システム・パフォーマンスの向上により、生産性の向上とインテル製品の製品開発サイクルの短縮を実現
- 業界標準規格に基づくサーバーとクライアントへの移行により、投資収益率の向上と運用コストの削減を実現

- インテルのオープンな標準規格により、どのインテル® アーキテクチャー・ベースのプラットフォーム上でも同じ OS が利用可能となり、ワークロードに最適なハードウェアの選択肢が充実
- サーバーのスペース効率と電力効率の向上により、データセンターの設置面積を削減
- 5 年間で 14 億米ドル以上のコスト削減を達成

インテルの半導体設計環境、大部分の製造環境、ERP 環境の運用をインテルベースのプラットフォームに移行した結果として、インテル® アーキテクチャーには基幹業務アプリケーションに必要なパフォーマンスと信頼性が備わっており、ダウンタイムや主要なビジネスプロセスの中断を最小限に抑えて移行を実施できることが証明されました。

インテル IT 部門のベスト・プラクティスの詳細については、<http://www.intel.co.jp/jp/go/itatintel/> を参照してください。

協力者

Ajay Chandramouly

インテル IT 部門
業界エンゲージメント・マネージャー

略語

EDA	Electronic Design Automation
ERP	Enterprise Resource Planning
MES	製造実行システム
nm	ナノメートル
PoC	概念実証
ROI	投資収益率
TCO	総保有コスト

¹ 「Intel Takes the RISC Out of Computing」、Premier IT Magazine (2007 年冬号)。

² インテルの古い工場で使用されている旧式の RISC ベースのプラットフォームは、置き換えてもコスト効率が上がらないため、工場の閉鎖まで同じハードウェアとソフトウェア上で運用する予定です。

³ 「Migrating from RISC to Intel® Architecture: Total cost of ownership (TCO) analysis」(2003 年 5 月)。

この文書は情報提供のみを目的としています。この文書は現状のまま提供され、いかなる保証もいたしません。ここにいう保証には、商品適格性、他者の権利の非侵害性、特定目的への適合性、また、あらゆる提案書、仕様書、見本から生じる保証を含みますが、これらに限定されるものではありません。インテルはこの仕様の情報の使用に関する特許、著作権、知的財産権の侵害を含む、いかなる責任も負いません。また、明示されているか否かにかかわらず、また禁反言によるとよらずにかかわらず、いかなる知的財産権のライセンスも許諾するものではありません。

Intel、インテル、Intel ロゴ、Itanium、Pentium、Xeon は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。

Microsoft、Windows、Windows ロゴは、米国 Microsoft Corporation および/またはその関連会社の商標です。

* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

インテル株式会社

〒100-0005 東京都千代田区丸の内 3-1-1

<http://www.intel.co.jp/>

©2012 Intel Corporation. 無断での引用、転載を禁じます。
2012 年 2 月

325335-001JA
JPN/1202/PDF/SE/IT/NT

